
MẠCH ĐIỆN TỬ

TRƯƠNG VĂN TÁM

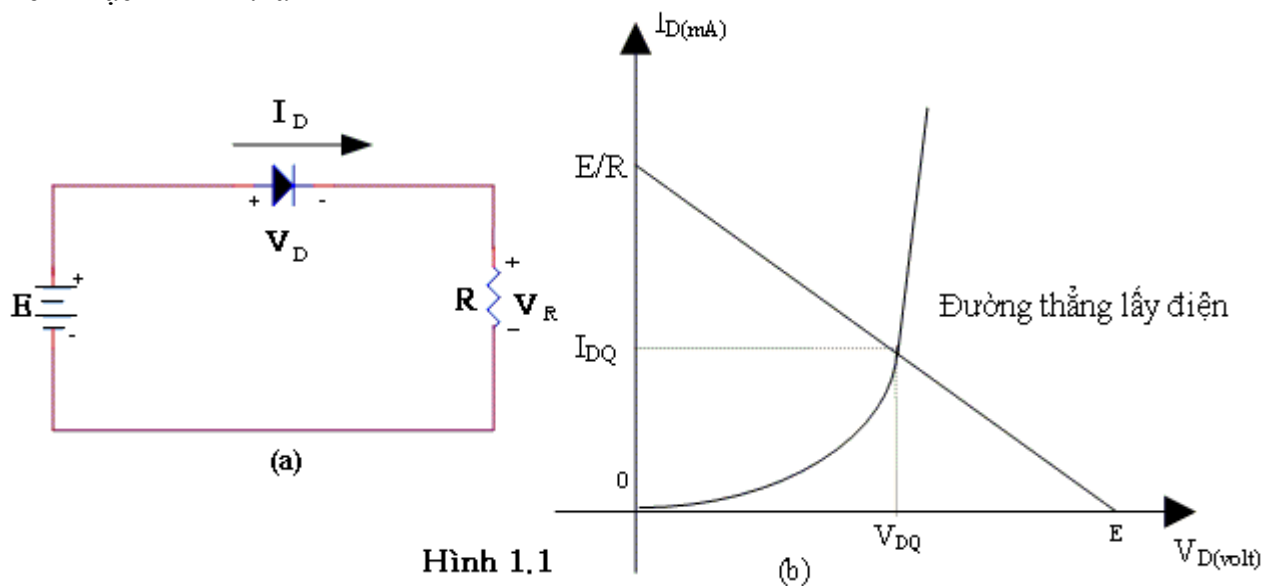
CHƯƠNG I

MẠCH DIODE

Trong chương này, chúng ta khảo sát một số mạch ứng dụng căn bản của diode bán dẫn (giới hạn ở diode chỉnh lưu và diode zener - Các diode đặc biệt khác sẽ được bàn đến lúc cần thiết). Tùy theo nhu cầu ứng dụng, các mô hình lý tưởng, gần đúng hay thực sẽ được đưa vào trong công việc tính toán mạch.

1.1 ĐƯỜNG THẲNG LẤY ĐIỆN (LOAD LINE):

Xem mạch hình 1.1a



Hình 1.1

Nguồn điện một chiều E mắc trong mạch làm cho diode phân cực thuận. Gọi I_D là dòng điện thuận chạy qua diode và V_D là hiệu thế 2 đầu diode, ta có:

$$I_D = I_0 \left[\exp \frac{V_D}{\eta V_T} - 1 \right] \quad (1.1)$$

Trong đó: I_0 là dòng điện rỉ nghịch

$$V_T = \frac{kT}{e} \approx 0,026 \text{ V ở nhiệt độ bình thường (300}^0\text{K)}$$

$\eta=1$ khi I_D lớn (vài mA trở lên)

$\eta=1$ Khi I_D nhỏ và diode cấu tạo bằng Ge

$\eta=2$ Khi I_D nhỏ và diode cấu tạo bằng Si

Ngoài ra, từ mạch điện ta còn có:

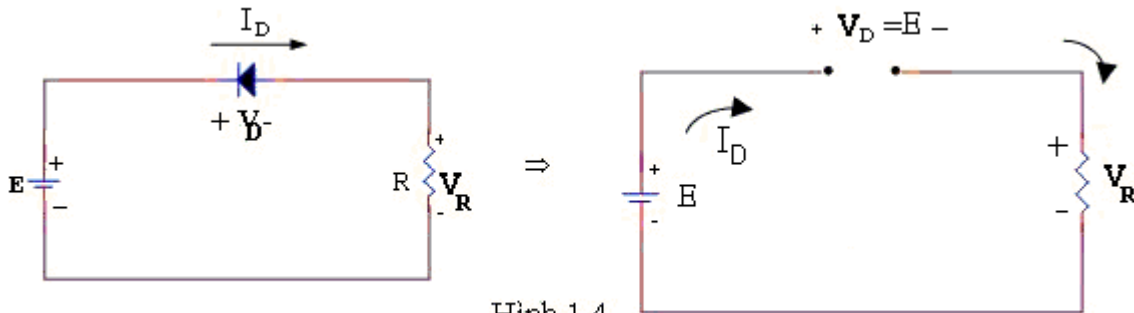
$$\begin{aligned} E - V_D - V_R &= 0 \\ \text{Tức } E &= V_D + RI_D \end{aligned} \quad (1.2)$$

Phương trình này xác định điểm làm việc của diode tức điểm điều hành Q, được gọi là phương trình đường thẳng lấy điện. Giao điểm của đường thẳng này với đặc tuyến của diode $I_D = f(V_D)$ là điểm điều hành Q.

1.2. DIODE TRONG MẠCH ĐIỆN MỘT CHIỀU

- Ngược lại khi $E < V_K$, mạch được xem như hở, nên:

$$I_D = I_R = 0\text{mA} \quad ; \quad V_R = R \cdot I_R = 0\text{V} \quad ; \quad V_D = E - V_R = E$$



Hình 1.4

1.3. DIODE TRONG MẠCH ĐIỆN XOAY CHIỀU - MẠCH CHỈNH LƯU

Mạch chỉnh lưu là ứng dụng thông dụng và quan trọng nhất của diode bán dẫn, có mục đích đổi từ điện xoay chiều (mà thường là dạng Sin hoặc vuông) thành điện một chiều.

1.3.1. Khái niệm về trị trung bình và trị hiệu dụng

1.3.1.1. Trị trung bình: Hay còn gọi là trị một chiều

Trị trung bình của một sóng tuần hoàn được định nghĩa bằng tổng đại số trong một chu kỳ của diện tích nằm trên trục 0 (dương) và diện tích nằm dưới trục 0 (âm) chia cho chu kỳ.

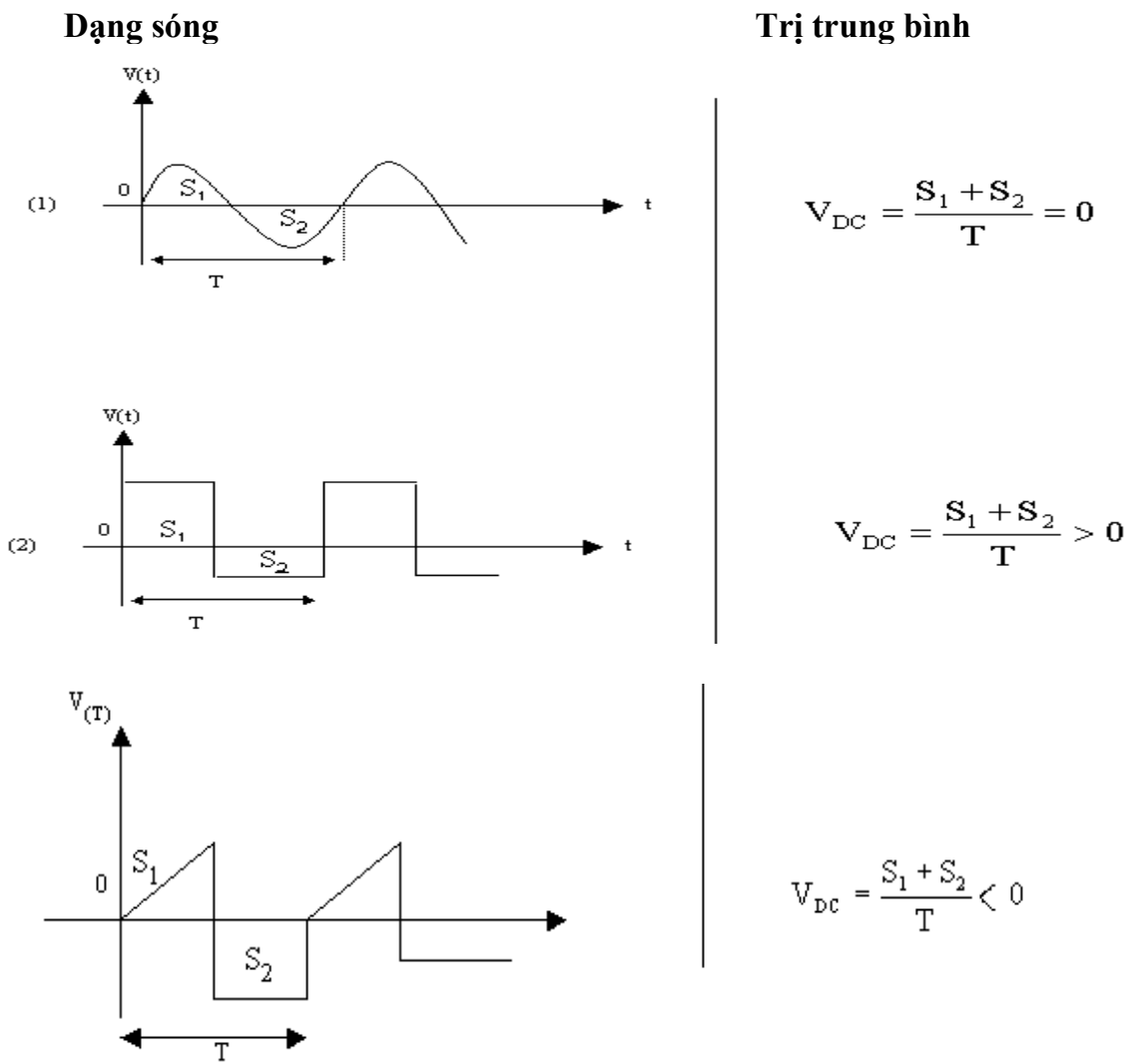
Một cách tổng quát, tổng đại số diện tích trong một chu kỳ T của một sóng tuần hoàn $v(t)$ được tính bằng công thức:

$$S = \int_0^T v(t) \cdot dt$$

Do đó trị trung bình được tính bằng công thức:

$$V_{DC} = \frac{1}{T} \int_0^T v(t) \cdot dt \quad (1.3)$$

Một vài ví dụ:



Hình 1.5

1.3.1.2. Trị hiệu dụng:

Người ta định nghĩa trị hiệu dụng của một sóng tuần hoàn(thí dụ dòng điện) là trị số tương đương của dòng điện một chiều I_{DC} mà khi chạy qua một điện trở R trong một chu kì sẽ có năng lượng tỏa nhiệt bằng nhau.

$$RI_{DC}^2 T = \int_0^T R.i^2(t).dt$$

Như vậy:
$$I_{DC}^2 = \frac{1}{T} \int_0^T i^2(t) \cdot dt$$

Trị hiệu dụng được ký hiệu là:

$$I_{rms}^2 = \frac{1}{T} \int_0^T i^2(t) \cdot dt$$

Do đó:

$$I_{rms} = \sqrt{\frac{1}{T} \int_0^T i^2(t) \cdot dt} \quad (1.4)$$

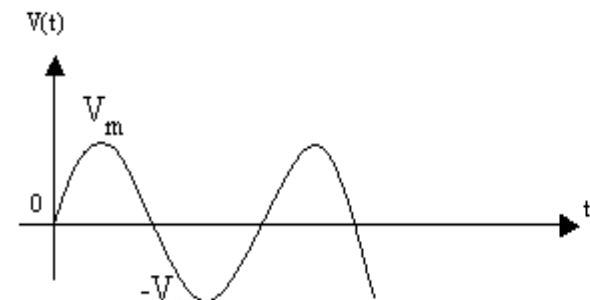
Nếu là điện thế ta cũng có:

$$V_{rms} = \sqrt{\frac{1}{T} \int_0^T v^2(t) \cdot dt} \quad (1.5)$$

Vài thí dụ:

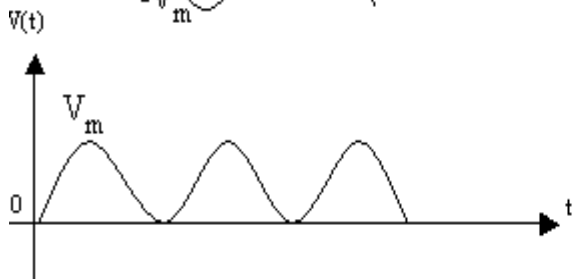
Dạng sóng

Trị trung bình và hiệu dụng



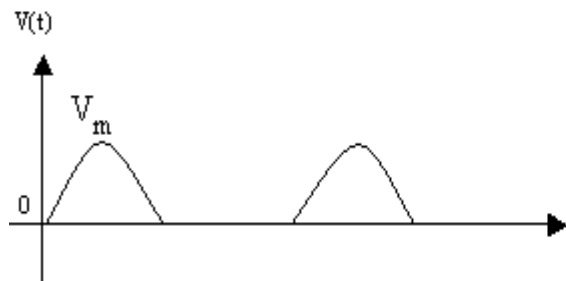
$$V_{DC} = 0$$

$$V_{rms} = \frac{V_m}{\sqrt{2}}$$



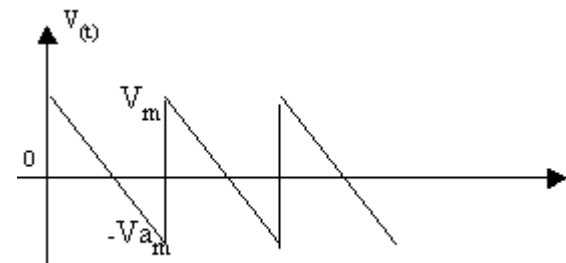
$$V_{DC} = \frac{2V_m}{\pi} \approx 0,637V_m$$

$$V_{rms} = \frac{V_m}{\sqrt{2}}$$



$$V_{DC} = \frac{V_m}{\pi} \approx 0,318V_m$$

$$V_{rms} = \frac{V_m}{2}$$



Tam giác

$$V_{DC} = 0$$

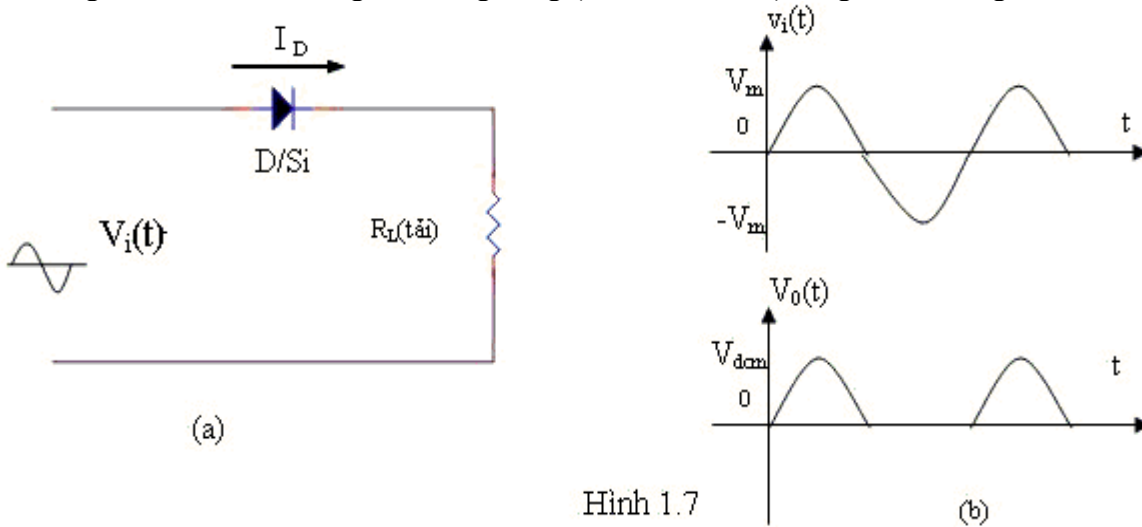
$$V_{rms} = \frac{V_m}{\sqrt{3}}$$

Hình 1.6

1.3.2. Mạch chỉnh lưu nửa sóng (một bán kỳ)

Trong mạch này ta dùng kiểu mẫu lý tưởng hoặc gần đúng của diode trong việc phân tích mạch.

Dạng mạch căn bản cùng các dạng sóng (thí dụ hình sin) ở ngõ vào và ngõ ra như hình 1.7



Hình 1.7

Diode chỉ dẫn điện khi bán kỳ dương của $v_i(t)$ đưa vào mạch

Ta có:

- Biên độ đỉnh của $v_o(t)$

$$V_{dcm} = V_m - 0.7V \tag{1.6}$$

- Điện thế trung bình ngõ ra:

$$V_{DC} = \frac{V_{dcm}}{\pi} = 0,318V_{dcm} \tag{1.7}$$

- Dòng điện trung bình qua tải:

$$I_{DC} = \frac{V_{DC}}{R_L} = \frac{V_{dcm}}{\pi R_L} = \frac{I_m}{\pi}$$

Trong đó:

$$I_m = \frac{V_{dcm}}{R_L} \quad : \text{Trị đỉnh của dòng điện qua tải}$$

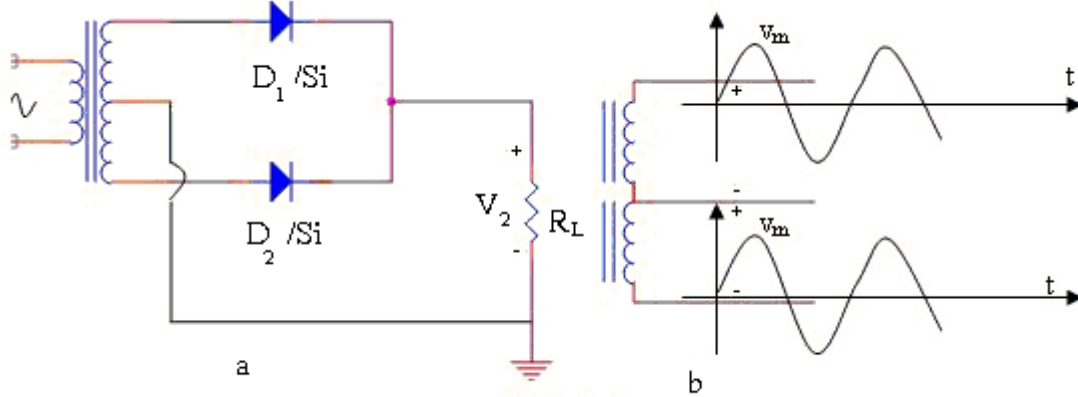
- Điện thế đỉnh phân cực nghịch của diode là:

$$V_{RM} = V_m \tag{1.8}$$

Ta cũng có thể chỉnh lưu lấy bán kỳ âm bằng cách đổi đầu diode.

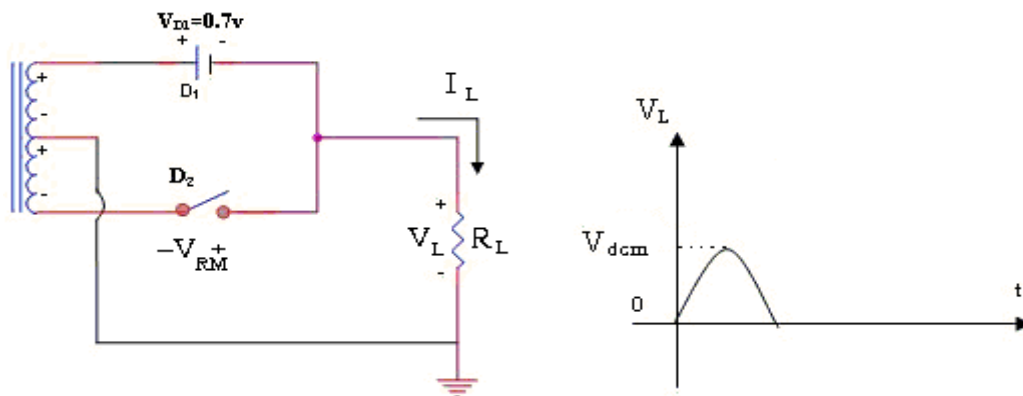
1.3.3. Chỉnh lưu toàn sóng với biến thế có điểm giữa

Mạch cơ bản như hình 1.8a; Dạng sóng ở 2 cuộn thứ cấp như hình 1.8b



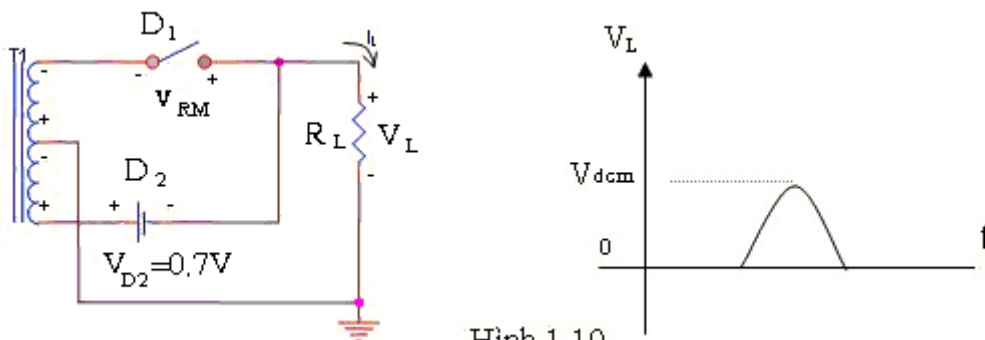
Hình 1.8

- Ở bán kỳ dương, diode D_1 phân cực thuận và dẫn điện trong lúc diode D_2 phân cực nghịch nên xem như hở mạch (hình 1.9)



Hình 1.9

- Ở bán kỳ âm, diode D_2 phân cực thuận và dẫn điện trong lúc diode D_1 phân cực nghịch nên xem như hở mạch (Hình 1.10)



Hình 1.10

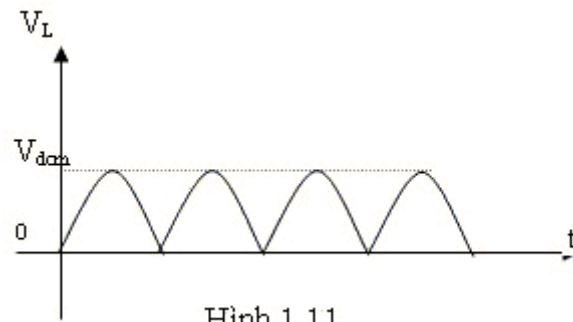
Đề ý là trong 2 trường hợp, I_L đều chạy qua R_L theo chiều từ trên xuống và dòng điện đều có mặt ở hai bán kỳ. Điện thế đỉnh ở 2 đầu R_L là:

$$V_{dcm} = V_m - 0,7V \tag{1.9}$$

Và điện thế đỉnh phân cực nghịch ở mỗi diode khi ngưng dẫn là:

$$V_{RM} = V_{dcm} + V_m = 2V_m - 0,7V \tag{1.10}$$

- Dạng sóng thường trực ở 2 đầu R_L được diễn tả ở hình 1.11



- Điện thế trung bình ở hai đầu R_L là:

$$V_{DC} = 2 \frac{V_{dcm}}{\pi} = 0,637 V_{dcm} \quad (1.11)$$

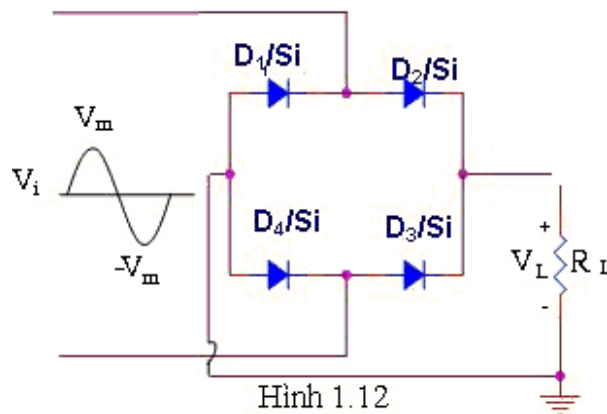
- Dòng điện trung bình qua R_L

$$I_{DC} = \frac{V_{DC}}{R_L}$$

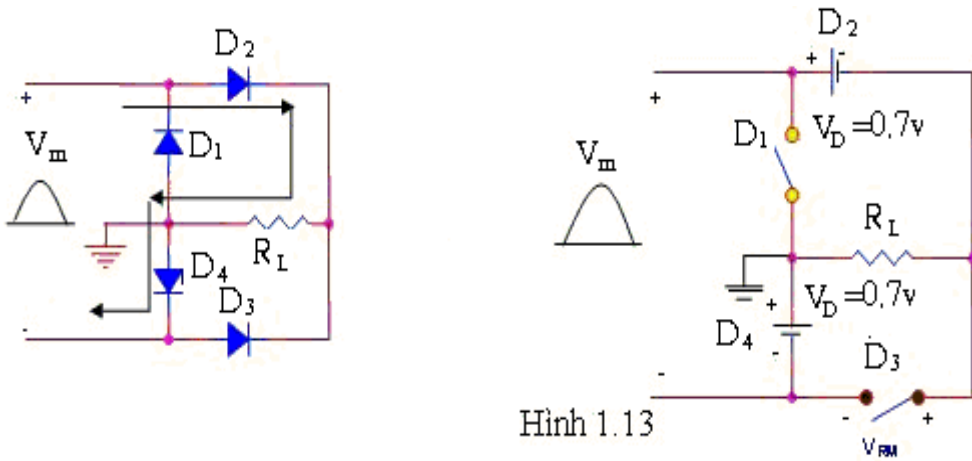
Người ta cũng có thể chỉnh lưu để tạo ra điện thế âm ở 2 đầu R_L bằng cách đổi cực của 2 diode lại.

1.3.4. Chỉnh lưu toàn sóng dùng cầu diode

Mạch cơ bản

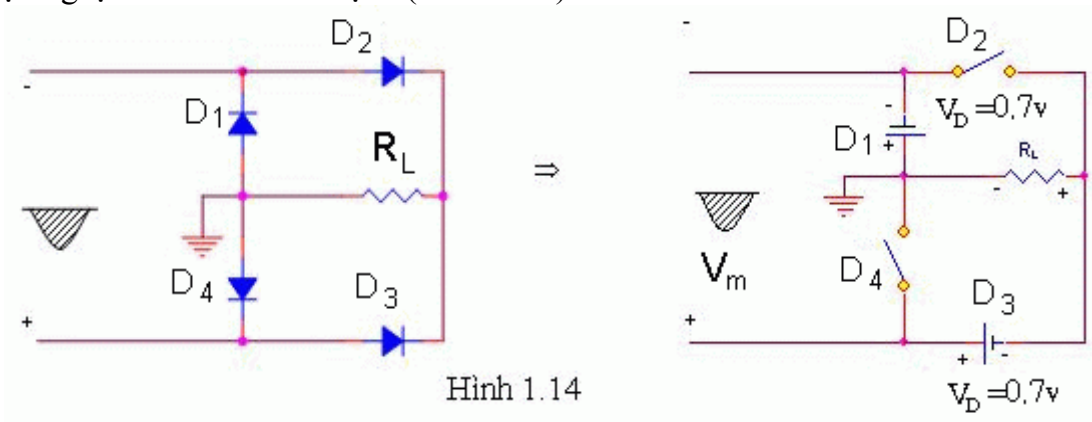


- Ở bán kỳ dương của nguồn điện, D_2 và D_4 phân cực thuận và dẫn điện trong lúc D_1 và D_3 phân cực nghịch xem như hở mạch. Dùng kiểu mẫu điện thế ngưỡng, mạch điện được vẽ lại như hình 1.13



Hình 1.13

- Ở bán kỳ âm của nguồn điện, D₁ và D₃ phân cực thuận và dẫn điện trong lúc D₂, D₄ phân cực nghịch xem như hở mạch (Hình 1.14)



Hình 1.14

Từ các mạch tương đương trên ta thấy:

- Điện thế đỉnh V_{dcm} ngang qua hai đầu R_L là:

$$V_{dcm} = V_m - 2V_D = V_m - 1.4V \quad (1.12)$$

- Điện thế đỉnh phân cực nghịch V_{RM} ở mỗi diode là:

$$\begin{aligned} V_{RM} &= V_{dcm} + V_D = V_m - V_D \\ V_{RM} &= V_m - 0.7V \end{aligned} \quad (1.13)$$

- Điện thế trung bình ở 2 đầu R_L là:

$$V_{DC} = \frac{2V_{dcm}}{\pi} \quad (1.14)$$

- Dòng điện trung bình qua R_L là:

$$I_{DC} = \frac{2I_m}{\pi} = \frac{2V_{dcm}}{\pi R_L} \quad (1.15)$$

Trong đó: $I_m = \frac{V_{dcm}}{R_L}$

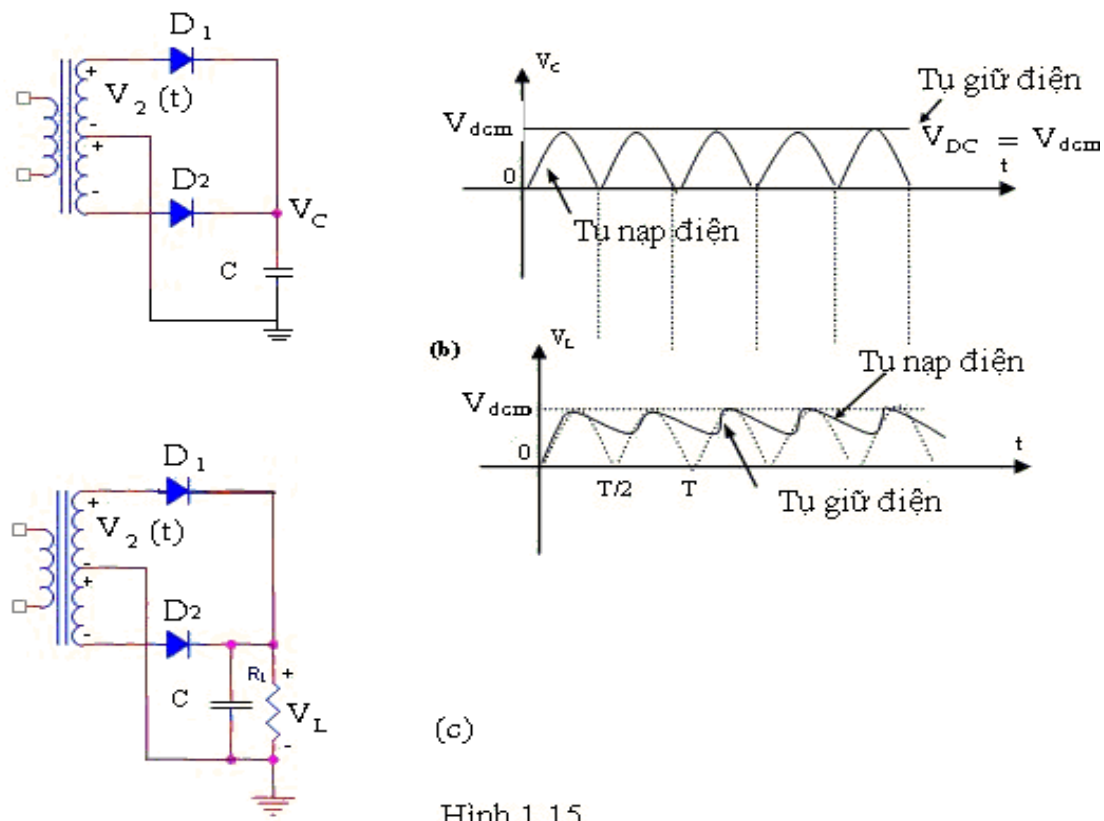
Đề ý là dòng điện trung bình chạy qua mỗi cặp diode khi dẫn điện chỉ bằng 1/2 dòng điện trung bình qua tải.

1.3.5. Chỉnh lưu với tụ lọc

Ta xem lại mạch chỉnh lưu toàn sóng với biên thế có điêm giữa. Như kết quả phân trên:

- Điện thế đỉnh ở 2 đầu R_L là: $V_{dcm} = V_m - 0,7V$
- Điện thế trung bình ở 2 đầu R_L là: $V_{DC} = 0,637V_{dcm}$

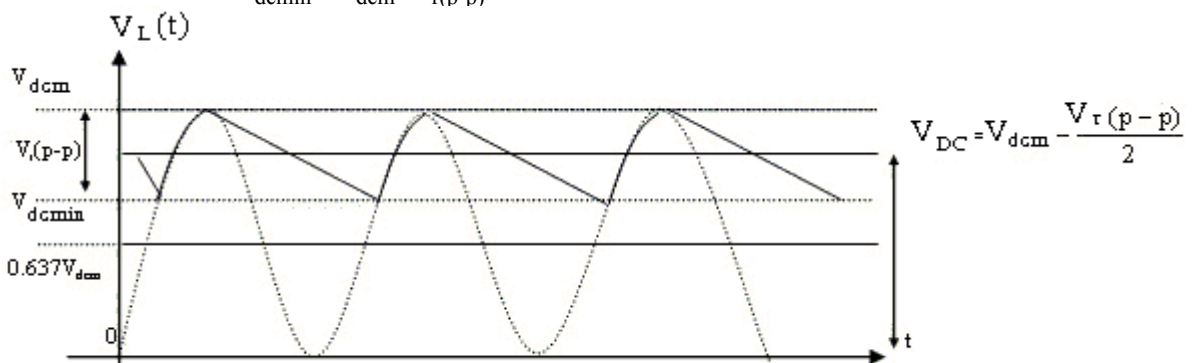
Nếu ta thay R_L bằng 1 tụ điện có điện dung C . Trong thời điêm từ $t=0$ đến $t=T/4$, tụ C sẽ nạp nhanh đến điện thế đỉnh V_{dcm} . Nếu dòng rỉ của tụ điện không đáng kể, tụ C sẽ không phóng điện và điện thế 2 đầu tụ được giữ không đổi là V_{dcm} . Đây là trường hợp lý tưởng. Thực tế, điện thế trung bình thay đổi từ $0,637V_{dcm}$ đến V_{dcm} . Thực ra nguồn điện phải cung cấp cho tải, thí dụ R_L mắc song song với tụ C . Ở bán kỳ dương tụ C nạp điện đến trị V_{dcm} . Khi nguồn điện bắt đầu giảm, tụ C phóng điện qua R_L cho đến khi gặp bán kỳ kế tiếp tụ C mới nạp điện lại đến V_{dcm} và chu kỳ này cứ lặp đi lặp lại. Hình 1.16 mô tả chi tiết dạng sóng ở 2 đầu tụ C (tức R_L). Hiệu thế sóng dư đỉnh đối đỉnh được ký hiệu là $V_{r(p-p)}$.



Hình 1.15

Do điện thế đỉnh tối đa là V_{dcm} nên điện thế trung bình tối thiểu là

$$V_{dcmmin} = V_{dcm} - V_{r(p-p)}$$



Hình 1.16

Khi chưa mắc tụ C vào, trị trung bình là:

$$V_{dc} = \frac{2V_{dcm}}{\pi} = 0,637V_{dcm}$$

Khi có tụ lọc C:

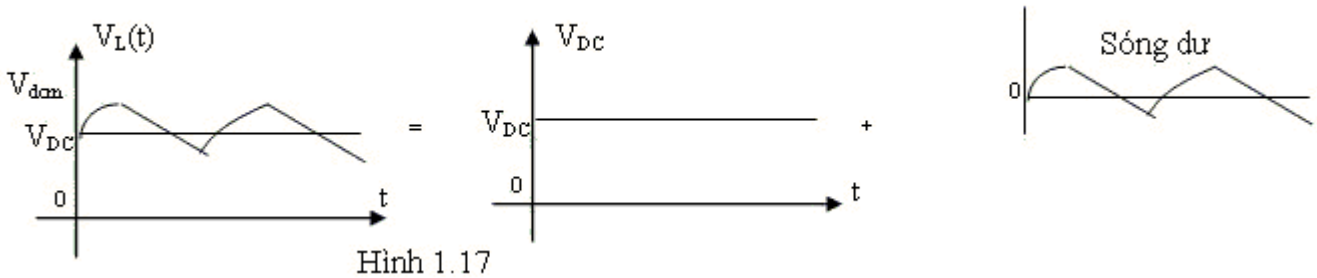
$$V_{dcmin} = V_{dcm} - V_{r(p-p)}$$

Nên trị trung bình ở ngõ ra:

$$V_{DC} = V_{dcm} - \frac{V_{r(p-p)}}{2}$$

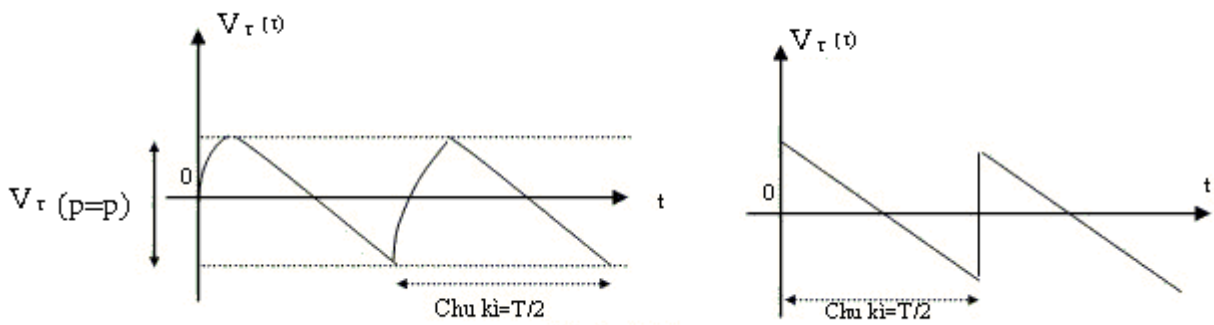
*** Hệ số sóng dư: (ripple factor)**

Ta xem lại dạng sóng ở 2 đầu R_L . Bằng nguyên lý chồng chất, ta có thể xem như điện thế 2 đầu tải bằng tổng của thành phần một chiều V_{DC} với thành phần sóng dư xoay chiều có tần số gấp đôi tần số của nguồn điện chỉnh lưu.



Hình 1.17

Vì thời gian nạp điện thường rất nhỏ so với thời gian phóng điện nên dạng của thành phần sóng dư có thể xem gần đúng như dạng tam giác



Hình 1.18

Như vậy trị hiệu dụng của sóng dư là:

$$V_{r(\text{rms})} = \frac{V_{r(\text{p-p})}}{2\sqrt{3}} \quad (1.17)$$

Người ta định nghĩa hệ số sóng dư:

$$r = \frac{V_{r(\text{rms})}}{V_{\text{DC}}} \quad (1.18)$$

Hoặc:

$$r\% = \frac{V_{r(\text{rms})}}{V_{\text{DC}}} \cdot 100\%$$

Hệ số sóng dư quyết định chất lượng của mạch chỉnh lưu.

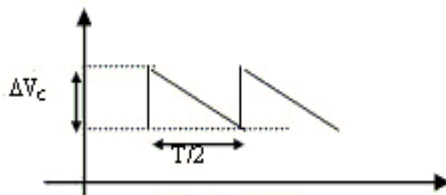
*** Phương trình điện thế sóng dư**

Nếu gọi i_c là dòng phóng điện của tụ điện có điện dung C và V_c là điện thế 2 đầu tụ điện thì:

$$i_c = C \frac{dV_c}{dt} \approx C \frac{\Delta V_c}{\Delta t}$$

Nếu sự thay đổi điện thế 2 đầu tụ là tuyến tính thì dòng điện i_c là dòng điện một chiều.

Nếu coi sóng dư có dạng tam giác thì dòng phóng của tụ là hằng số và ký hiệu là I_{DC} . Đó chính là dòng điện qua tải



$$I_{\text{DC}} = C \frac{\Delta V_c}{\Delta t} = C \frac{V_{r(\text{p-p})}}{\frac{T}{2}} = 2C \frac{V_{r(\text{p-p})}}{T}$$

$$\Rightarrow I_{\text{DC}} = 2fC V_{r(\text{p-p})}$$

$$\text{Hay } V_{r(\text{p-p})} = \frac{I_{\text{DC}}}{2fC} \quad (1.20)$$

Với f là tần số của nguồn điện chỉnh lưu.

Nếu gọi f_r là tần số sóng dư, ta có

$$V_{r(\text{p-p})} = \frac{I_{\text{DC}}}{f_r C} \quad (1.21)$$

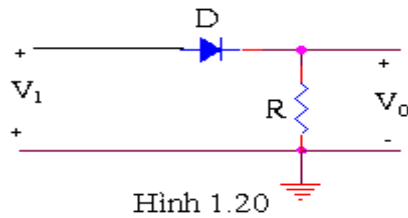
Như vậy sóng dư tỉ lệ thuận với dòng điện trung bình qua tải và tỉ lệ nghịch với điện dung C . Sóng dư sẽ tăng gấp đôi khi chỉnh lưu nửa sóng vì lúc đó $f=f_r$

1.4. MẠCH CẮT (Clippers)

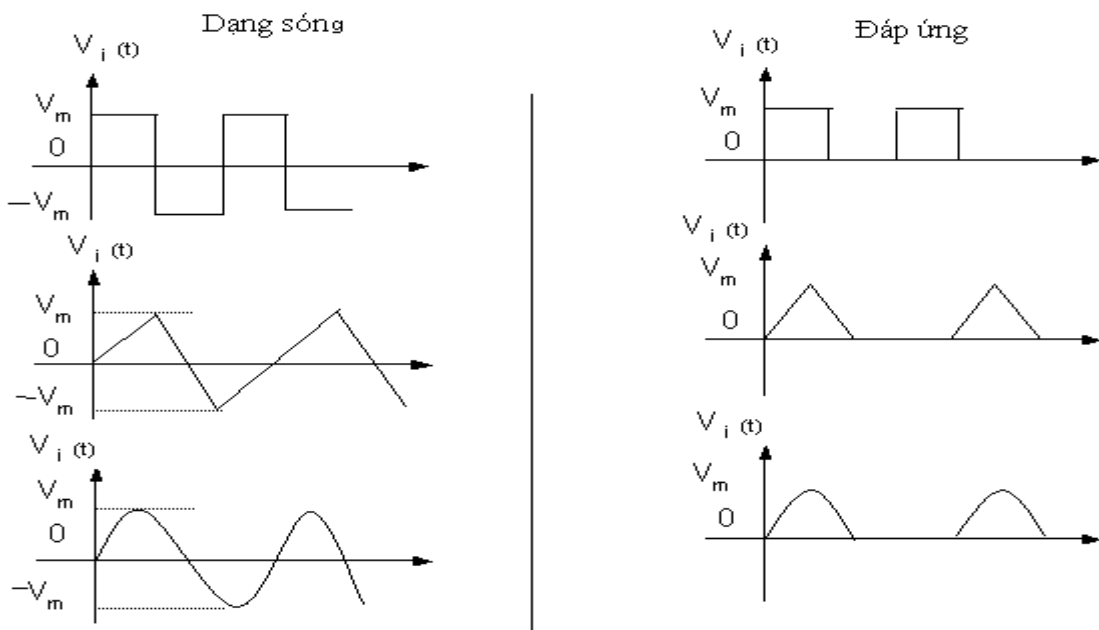
Mạch này dùng để cắt một phần tín hiệu xoay chiều. Mạch chỉnh lưu nửa sóng là một thí dụ đơn giản về mạch cắt.

1.4.1. Mạch cắt nối tiếp

Dạng căn bản như hình 1.20. Hình 1.21 cho thấy đáp ứng của mạch cắt căn bản đối với các dạng sóng thông dụng khi coi diode là lý tưởng.

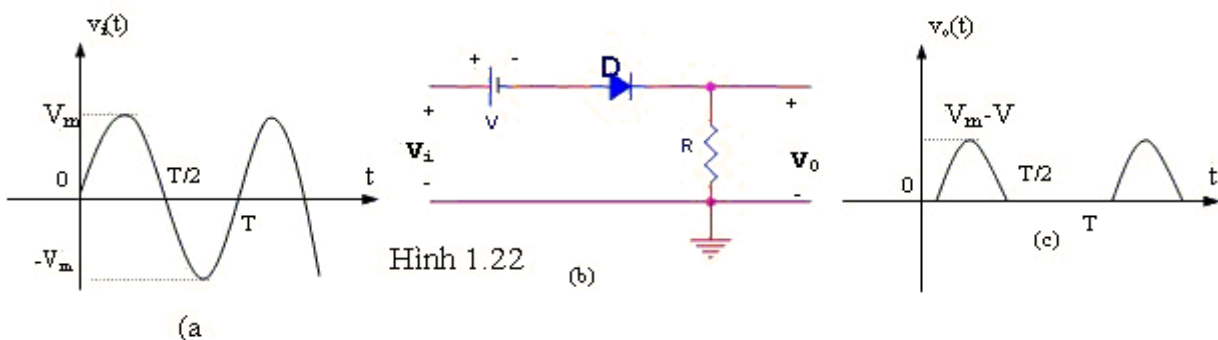


Hình 1.20



Hình 1.21

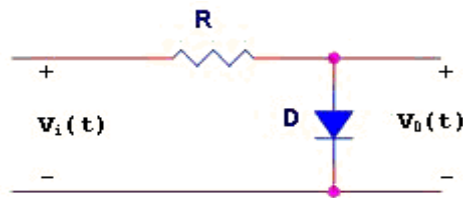
Bây giờ nếu ta mắc thêm một nguồn điện thế một chiều V nối tiếp với diode như hình 1.22b. Nếu tín hiệu vào $v_i(t)$ có dạng hình sin với điện thế đỉnh là V_m thì ngõ ra sẽ có dạng như hình vẽ 1.22c với điện thế đỉnh $V_m - V$ tức $V_0 = V_i - V$ (coi diode lý tưởng)



Hình 1.22 (b)

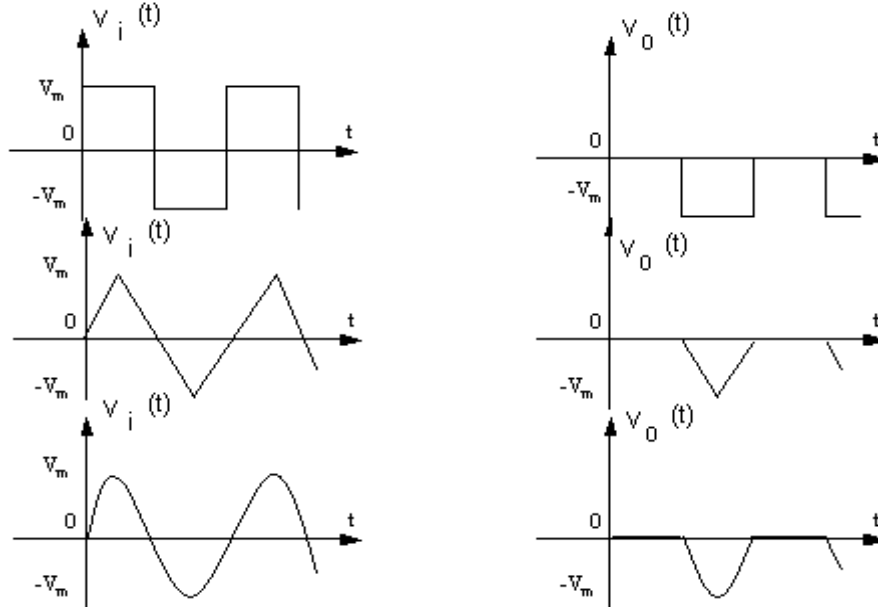
1.4.2. Mạch cắt song song

* Mạch căn bản có dạng



Hình 1.23

Hình 1.24 là đáp ứng của mạch cắt song song căn bản với các dạng sóng thông dụng (diode lý tưởng)

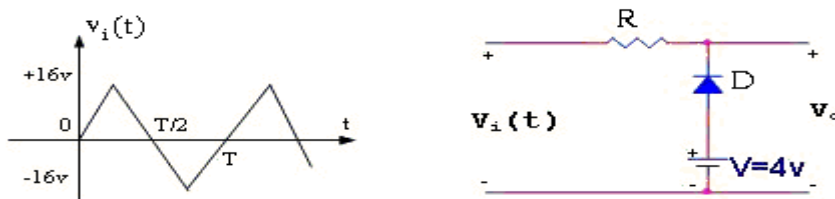


Hình 1.24

*** Mạch có phân cực**

Ta cũng có thể mắc thêm một nguồn điện thế 1 chiều V nối tiếp với diode. Dạng sóng ngõ ra sẽ tùy thuộc vào cực tính của nguồn điện một chiều và diode.

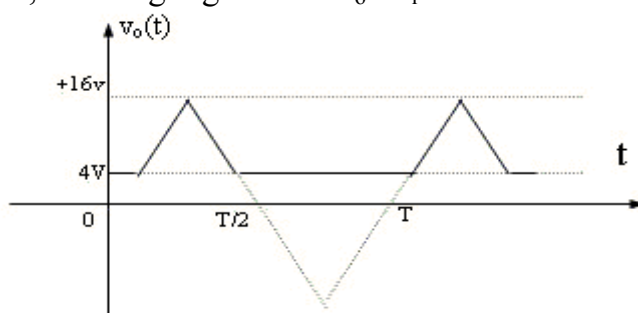
Thí dụ: ta xác định v_o của mạch điện hình 1.25 khi v_i có dạng tam giác và diode xem như lý tưởng



Hình 1.25

- Khi diode dẫn điện: $v_o = V = 4V$
- Khi $v_i = V = 4V$, Diode đổi trạng thái từ ngưng dẫn sang dẫn điện hoặc ngược lại
- Khi $v_i < V = 4V$, diode dẫn điện $\Rightarrow v_o = V = 4V$
- Khi $v_i > V = 4V$, diode ngưng dẫn $\Rightarrow v_o = v_i$

Hình của ngõ ra

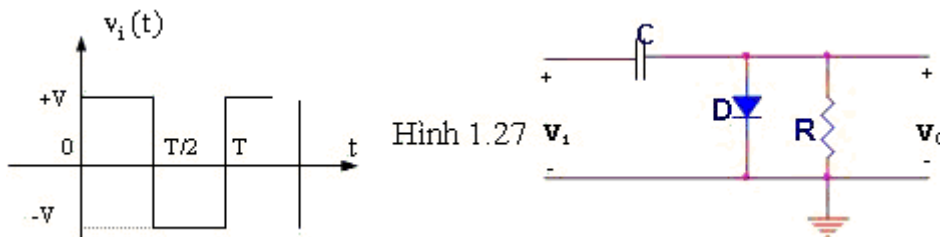


1.26 là dạng và biên độ v_o

Hình 1.26

1.5. MẠCH GHIM ÁP (Mạch kẹp - clampers)

Đây là mạch đổi mức DC (một chiều) của tín hiệu. Mạch phải có một tụ điện, một diode và một điện trở. Nhưng mạch cũng có thể có một nguồn điện thế độc lập. Trị số của điện trở R và tụ điện C phải được lựa chọn sao cho thời hằng $\tau=RC$ đủ lớn để hiệu thế 2 đầu tụ giảm không đáng kể khi tụ phóng điện (trong suốt thời gian diode không dẫn điện). Mạch ghim áp căn bản như hình 1.27

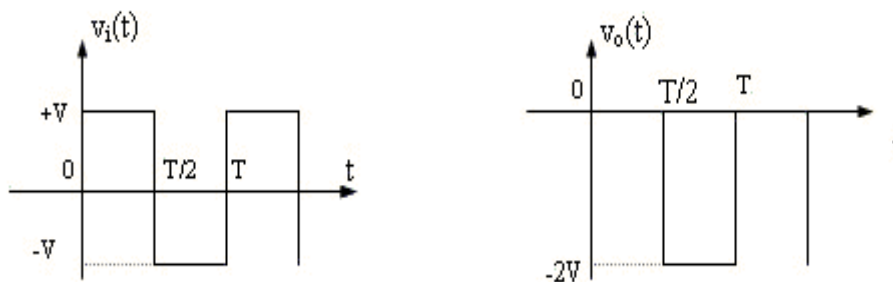


Hình 1.27

Dùng kiểu mẫu diode lý tưởng ta thấy:

- Khi $t: 0 \rightarrow T/2$ diode dẫn điện, tụ C nạp nhanh đến trị số V và $v_0=0V$
- Khi $t: T/2 \rightarrow T$, diode ngưng, tụ phóng điện qua R. Do $\tau=RC$ lớn nên C xả điện không đáng kể, (thường người ta chọn $T \leq 10\tau$).

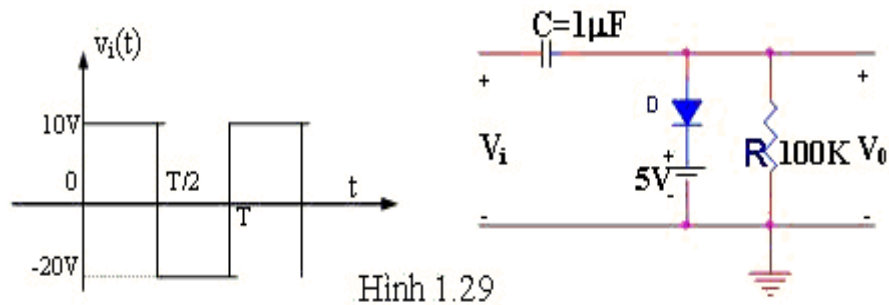
Lúc này ta có: $v_0=-2V$



Hình 1.28

Điểm cần chú ý là trong mạch ghim áp biên độ đỉnh đối đỉnh của v_i và v_o luôn bằng nhau.

Sinh viên thử xác định v_0 của mạch điện hình 1.29



Hình 1.29

1.6. MẠCH DÙNG DIODE ZENER:

Cũng tương tự như diode chỉnh lưu, với diode zener ta cũng dùng kiểu mẫu gần đúng trong việc phân giải mạch: Khi dẫn điện diode zener tương đương với một nguồn điện thế một chiều v_z (điện thế zener) và khi ngưng nó tương đương với một mạch hở.

1.6.1. Diode zener với điện thế ngõ vào v_i và tải R_L cố định

Mạch căn bản dùng diode zener có dạng như hình 1.30

Khi v_i và R_L cố định, sự phân tích mạch có thể theo 2 bước:

- Xác định trạng thái của diode zener bằng cách tháo rời diode zener ra khỏi mạch và tính hiệu thế V ở hai đầu của mạch hở

$$V = V_i \frac{R_L}{R + R_L} \quad (1.22)$$

* Nếu $V \geq V_Z$ diode zener dẫn điện $\Rightarrow V_0 = V_Z$

* Nếu $V < V_Z$ diode zener không dẫn điện $\Rightarrow V_0 = V; I_Z = 0; I_R = I_L = \frac{V_i}{R + R_L}$

- Dùng mạch tương đương thích hợp để tìm các thông số chưa biết.

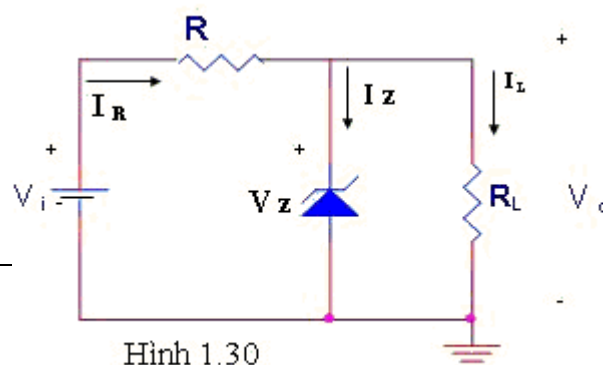
Khi dẫn điện, dòng điện I_Z chạy qua diode zener được xác định bởi:

$$I_Z = I_R - I_L$$

Trong đó:

$$I_R = \frac{V_i - V_Z}{R}$$

$$I_L = \frac{V_Z}{R_L}$$



Hình 1.30

Công suất tiêu tán bởi diode zener được xác định bởi

$$P_z = V_z \cdot I_z \quad (1.23)$$

Công suất này phải nhỏ hơn công suất tối đa $P_{ZM} = V_z I_{ZM}$ của diode zener (I_{ZM} : dòng điện tối đa qua zener mà không làm hỏng)

Diode zener thường được dùng trong các mạch điều hòa điện thế để tạo điện thế chuẩn. Mạch hình 1.30 là 1 mạch điều hòa điện thế đơn giản để tạo ra điện thế không đổi ở 2 đầu R_L . Khi dùng tạo điện thế chuẩn, điện thế zener như là một mức chuẩn để so sánh với một mức điện thế khác. Ngoài ra diode zener còn được sử dụng rộng rãi trong các mạch điều khiển, bảo vệ...

1.6.2. Nguồn V_i cố định và R_L thay đổi

Khi V_i cố định, trạng thái ngưng hoặc dẫn của diode zener tùy thuộc vào điện trở tải R_L

Xem lại mạch hình 1.30

$$V = \frac{R_L}{R + R_L} V_i$$

Trị số tối thiểu của R_L để cho zener có thể dẫn điện ứng với $V = V_z$

Vậy:

$$V_z = \frac{R_{Lmin}}{R + R_{Lmin}} V_i \Rightarrow R_{Lmin} = \frac{R V_z}{V_i - V_z} \quad (1.24)$$

Ứng với $R_L = R_{Lmin}$, dòng qua tải R_L sẽ cực đại và là I_{Lmax}

$$I_{Lmax} = \frac{V_0}{R_{Lmin}} = \frac{V_z}{R_{Lmin}} \quad (1.25)$$

Do R cố định, khi Diode zener dẫn điện, điện thế V_R ngang qua điện trở R sẽ cố định:
 $V_R = V_i - V_z$

Do đó dòng I_R cũng cố định:

$$I_R = \frac{V_R}{R}$$

$$\Rightarrow I_z = I_R - I_L$$

Dòng I_z sẽ nhỏ nhất khi I_L lớn nhất. Dòng I_z được giới hạn bởi I_{ZM} do nhà sản xuất cho biết, do đó dòng điện nhỏ nhất qua R_L là I_{Lmin} phải thỏa mãn:

$$I_{ZM} = I_R - I_{Lmin}$$

$$\Rightarrow I_{Lmin} = I_R - I_{ZM}$$

Sẽ ứng với R_L lớn nhất R_{Lmax}

$$R_{Lmax} = \frac{V_z}{I_{Lmin}} \quad (1.26)$$

Cuối cùng khi V_i cố định, R_L phải được chọn trong khoảng R_{Lmin} và R_{Lmax}

1.6.3. Tải RL cố định, điện thế ngõ vào V_i thay đổi

Xem lại hình 1.30

Nếu ta giữ R_L cố định, vi phải đủ lớn thì zener mới dẫn điện. Trị số tối thiểu của V_i để zener có thể dẫn điện được xác định bởi:

$$V = V_z = V_0 = \frac{R_L}{R + R_L} V_{min}$$

$$\Rightarrow V_{min} = \frac{R + R_L}{R_L} V_z \quad (1.27)$$

Trị số tối đa của V_i được giới hạn bởi dòng tối đa I_{ZM} qua zener

Vi: $I_Z = I_R - I_L$

$$I_{Rmax} = I_{ZM} + I_L$$

$$\Rightarrow I_{Rmax} = I_{ZM} + \frac{V_z}{R_L}$$

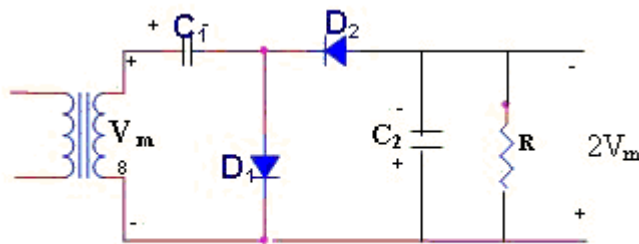
Vậy: $V_{imax} = V_{rmax} + V_z$

$$V_{imax} = R \cdot I_{Rmax} + V_z \quad (1.28)$$

1.7. MẠCH CHỈNH LƯU BỘI ÁP

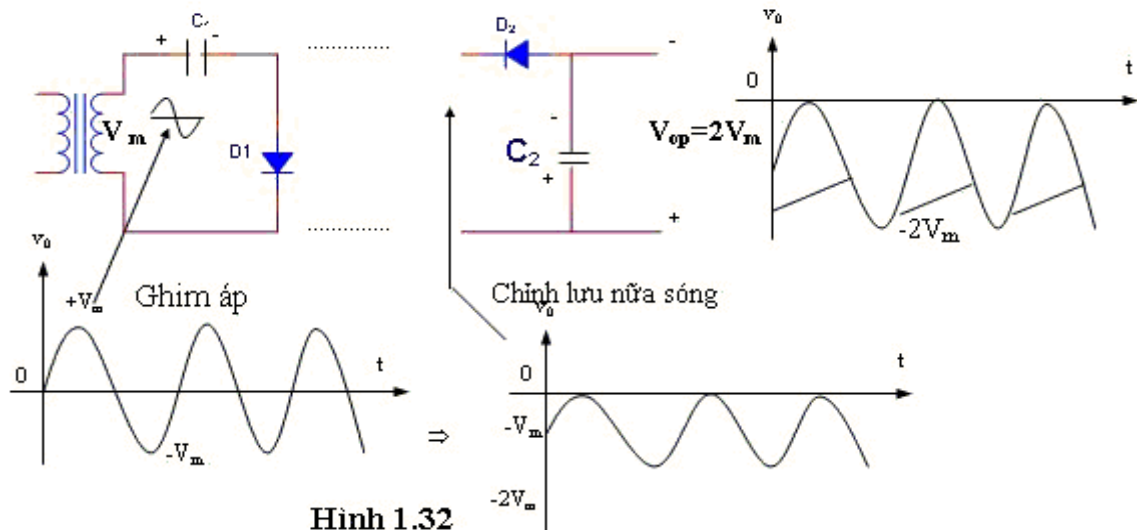
1.7.1. Chỉnh lưu tăng đôi điện thế

Hình 1.31 mô tả một mạch chỉnh lưu tăng đôi điện thế một bán kỳ

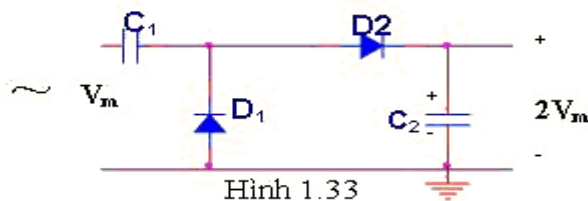


Hình 1.31

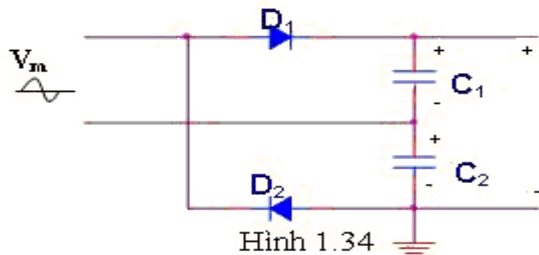
- Ở bán kỳ dương của nguồn điện, D_1 dẫn, D_2 ngưng. Tụ C_1 nạp điện đến điện thế đỉnh V_m
- Ở bán kỳ âm D_1 ngưng và D_2 dẫn điện. Tụ C_2 nạp điện đến điện thế $C_2 = V_m + V_{C1} = 2V_m$
- Bán kỳ dương kế tiếp, D_2 ngưng, C_2 phóng điện qua tải và đến bán kỳ âm kế tiếp C_2 lại nạp điện $2V_m$. Vì thế mạch này gọi là mạch chỉnh lưu tăng đôi điện thế một bán kỳ. Điện thế đỉnh nghịch ở 2 đầu diode là $2V_m$.
- Ta cũng có thể dùng mạch ghim áp để giải thích hoạt động của mạch chỉnh lưu tăng đôi điện thế.



- Ta cũng có thể mắc mạch chỉnh lưu tăng đôi điện thế theo chiều dương

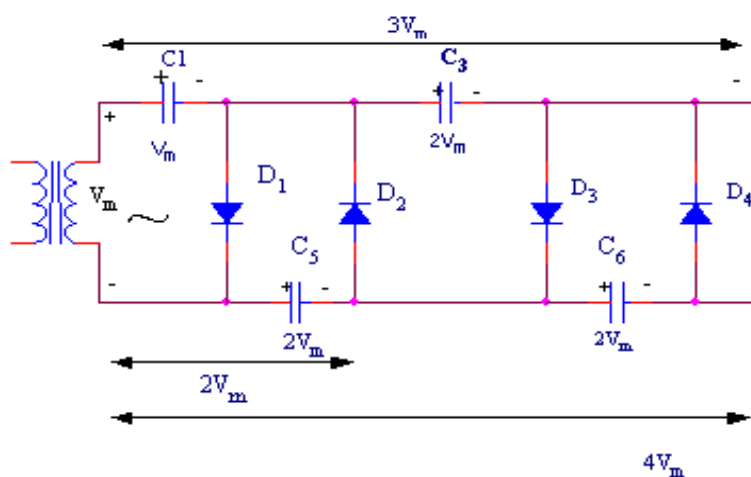


Hình 1.34 là mạch chỉnh lưu tăng đôi điện thế 2 bán kỳ dùng rất phổ biến.



- Ở bán kỳ dương của nguồn điện D_1 dẫn, C_1 nạp điện $V_{C1}=V_m$ trong lúc D_2 ngưng.
- Ở bán kỳ âm D_2 dẫn, C_2 nạp điện $V_{C2}=V_m$ trong lúc D_1 ngưng.
- Điện thế ngõ ra $V_0=V_{C1}+V_{C2}=2V_m$

1.7.2. Mạch chỉnh lưu tăng ba, tăng bốn



Đầu tiên C_1 nạp điện đến $V_{C1}=V_m$ khi D_1 dẫn điện ở bán kỳ dương. Bán kỳ âm D_2 dẫn điện, C_2 nạp điện đến $V_{C2}=2V_m$ (tổng điện thế đỉnh của cuộn thứ cấp và tụ C_1). Bán kỳ dương kế tiếp D_2 dẫn, C_3 nạp điện đến $V_{C3}=2V_m$ (D_1 và D_2 dẫn, D_2 ngưng nên điện thế $2V_m$ của C_2 nạp vào C_3). Bán kỳ âm kế tiếp D_2, D_4 dẫn, điện thế $2V_m$ của C_3 nạp vào C_4 ...

Điện thế 2 đầu C_2 là $2V_m$

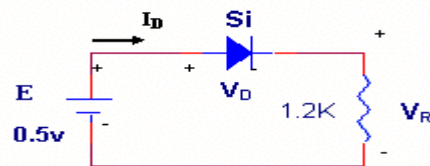
2 đầu C_1+C_2 là $3V_m$

2 đầu C_2+C_4 là $4V_m$

BÀI TẬP CUỐI CHƯƠNG 1

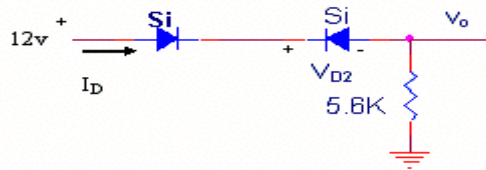
Dùng kiểu mẫu điện thế ngưỡng để giải các bài tập từ 1 đến 8

Bài 1: Xác định V_D, V_R và I_D trong mạch điện hình 1.36



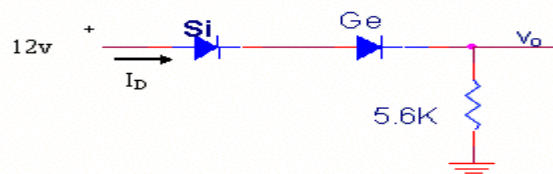
Hình 1.36

Bài 2: Xác định V_{D2} và I_D trong mạch điện hình 1.37



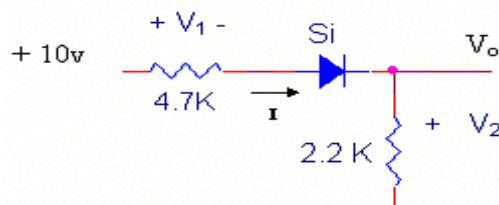
Hình 1.37

Bài 3: Xác định V_o , và I_D trong mạch điện hình 1.38



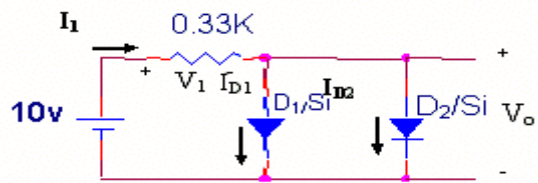
H. 1.38

Bài 4: Xác định I, V_1, V_2 và V_o trong mạch hình 1.39



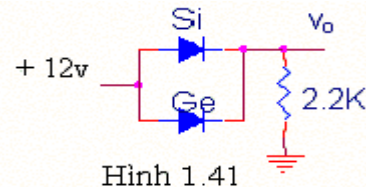
Hình 1.39

Bài 5: Xác định V_o, V_1, I_{D1} và I_{D2} trong mạch hình 1.40



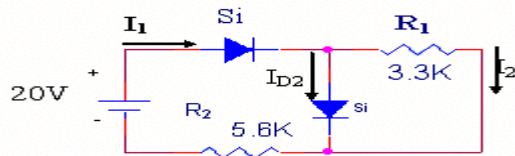
Hình 1.40

Bài 6: Xác định V_o trong mạch hình 1.41



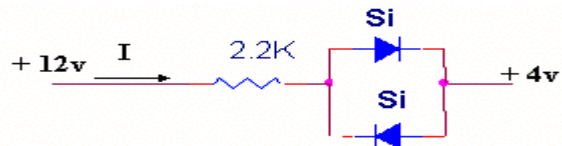
Hình 1.41

Bài 7: Xác định I_1, I_2, I_{D2} trong mạch hình 1.42



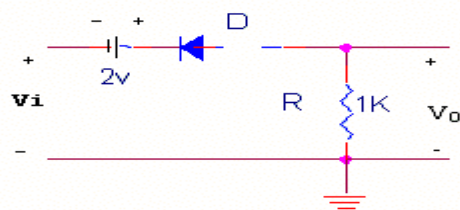
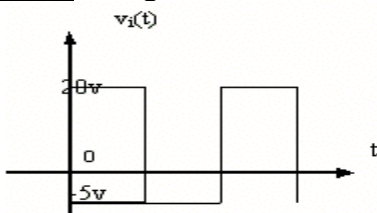
Hình 1.42

Bài 8: Xác định dòng điện I trong mạch hình 1.43

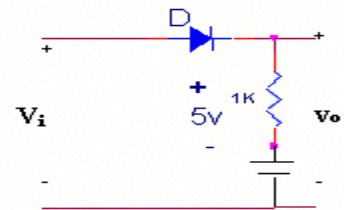


Hình 1.43

Bài 9: Dùng kiểu mẫu diode lý tưởng, xác định V_o trong 2 mạch hình 1.44a và 1.44b



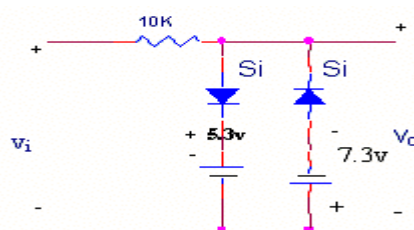
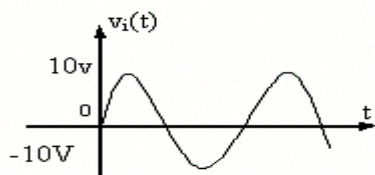
(a)



(b)

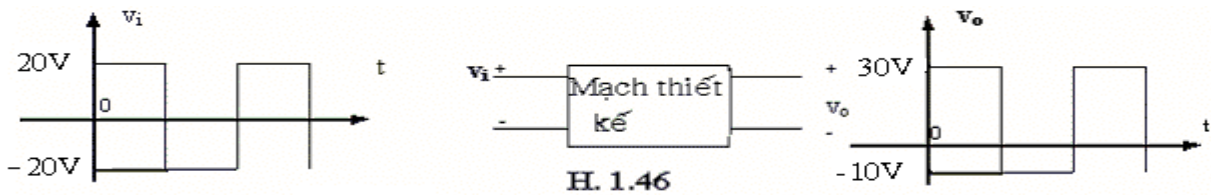
Hình 1.44

Bài 10: Dùng kiểu mẫu điện thế ngưỡng, xác định v_o trong mạch hình 1.45

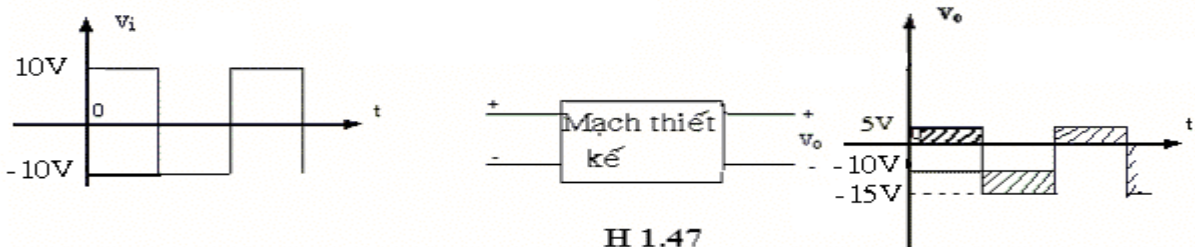


Hình 1.45

Bài 11: Thiết kế mạch ghép áp có đặc tính như hình 1.46 và hình 1.47

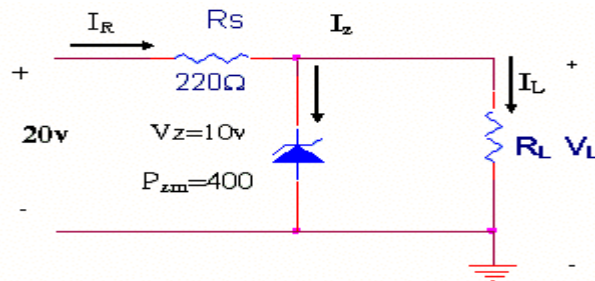


H. 1.46



H 1.47

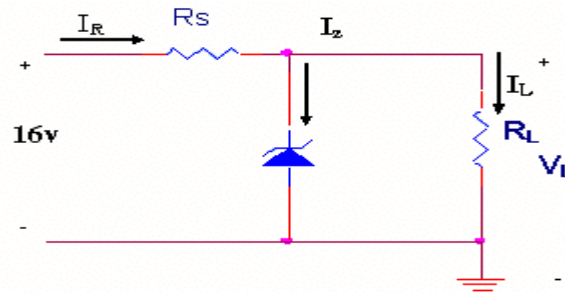
Bài 12: Cho mạch điện hình 1.48



Hình 1.48

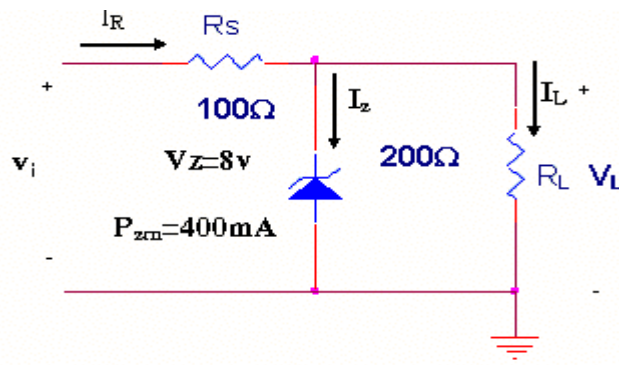
- Xác định V_L , I_L , I_Z và I_R nếu $R_L = 180 \Omega$
- Xác định giá trị của R_L sao cho diode zener hoạt động không quá công suất
- Xác định giá trị tối thiểu của R_L để zener có thể hoạt động được.

Bài 13: a. Thiết kế hệ thống mạch có dạng hình 1.49 biết rằng $V_L = 12V$ khi I_L thay đổi từ 0 đến 200mA. Xác định R_S và V_Z
 b. Xác định P_{ZM} của zener.



Hình 1.49

Bài 14: Trong mạch điện hình 1.50, xác định khoảng thay đổi của v_i sao cho $V_L = 8V$ và diode zener hoạt động không quá công suất.



Hình 1.50

Chương II

MẠCH PHÂN CỰC VÀ KHUẾCH ĐẠI TÍN HIỆU NHỎ DÙNG BJT

Ta biết BJT có thể hoạt động trong 3 vùng:

- **Vùng tác động: (Vùng khuếch đại hay tuyến tính)**

với nối B-E phân cực thuận
nối B-C phân cực nghịch

- **Vùng bão hòa: Nối B-E phân cực thuận**

Nối B-C phân cực thuận

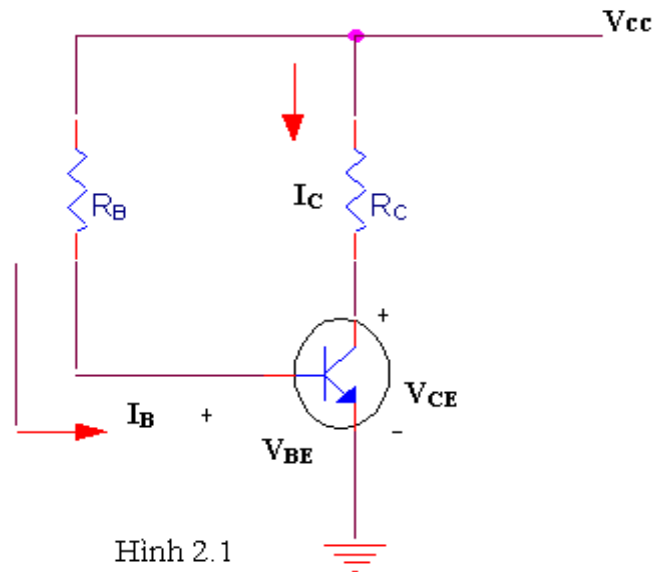
- **Vùng ngưng: Nối B-E phân cực nghịch**

Tùy theo nhiệm vụ mà hoạt động của transistor phải được đặt trong vùng nào. Như vậy, phân cực transistor là đưa các điện thế một chiều vào các cực của transistor như thế nào để transistor hoạt động trong vùng mong muốn. Dĩ nhiên người ta còn phải thực hiện một số biện pháp khác để ổn định hoạt động transistor nhất là khi nhiệt độ của transistor thay đổi.

Trong chương này, ta khảo sát chủ yếu ở BJT NPN nhưng các kết quả và phương pháp phân tích vẫn đúng với BJT PNP, chỉ cần chú ý đến chiều dòng điện và cực tính của nguồn điện thế 1 chiều.

2.1. PHÂN CỰC CỐ ĐỊNH: (FIXED-BIAS)

Mạch cơ bản như hình 2.1



Hình 2.1

Phương pháp chung để phân giải mạch phân cực gồm ba bước:

- **Bước 1** : Dùng mạch điện ngõ vào để xác định dòng điện ngõ vào (I_B hoặc I_E).
- **Bước 2**: Suy ra dòng điện ngõ ra từ các liên hệ $I_C = \beta I_B$ $I_C = \alpha I_E$

- **Bước 3:** Dùng mạch điện ngõ ra để tìm các thông số còn lại (điện thế tại các chân, giữa các chân của BJT...)

Áp dụng vào mạch điện hình 2.1

- Mạch ngõ vào nền - phát:
 $+V_{CC} - R_B I_B - V_{BE} = 0$

$$\Rightarrow I_B = \frac{V_{CC} - V_{BE}}{R_B} \quad (2.1)$$

Với $V_{BE}=0.7V$ nếu BJT là Si và $V_{BE}=0.3V$ nếu là Ge

- Suy ra: $I_C = \beta I_B$

- Mạch ngõ ra thu - nền:

$$V_{CC} = R_C I_C + V_{CE}$$

Hay $V_{CE} = V_{CC} - R_C I_C$ (2.2)

Đây là phương trình đường thẳng lấy điện.

*** Sự bảo hòa của BJT:**

Sự liên hệ giữa I_C và I_B sẽ quyết định BJT có hoạt động trong vùng tuyến tính hay không. Để BJT hoạt động trong vùng tuyến tính thì nối thu - nền phải phân cực nghịch. Ở BJT NPN và cụ thể ở hình 2.1 ta phải có:

$$\begin{aligned} V_C > V_B &\Rightarrow V_C > V_B = V_{BE} \\ &\Rightarrow V_C = V_{CC} - R_C I_C = V_{CE} > V_{BE} = 0.7V \\ &\Rightarrow I_C < \frac{V_{CC} - 0.7V}{R_C} \end{aligned} \quad (2.3)$$

$$\text{Nếu } I_C \rightarrow \frac{V_{CC} - 0.7V}{R_C}$$

thì BJT sẽ đi dần vào hoạt động trong vùng bão hòa. Từ điều kiện này và liên hệ $I_C = \beta I_B$ ta tìm được trị số tối đa của I_B , từ đó chọn R_B sao cho thích hợp.

$$\text{Nếu } I_C \neq \frac{V_{CC}}{R_C} \text{ tức } V_{CE} \neq 0V \text{ (thực ra khoảng } 0.2V)$$

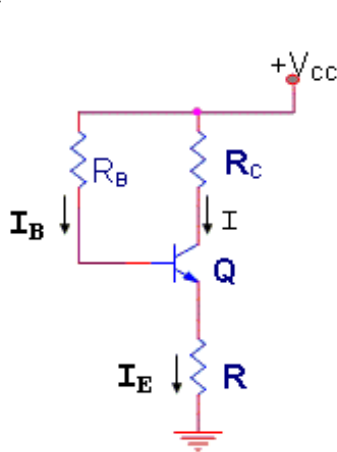
thì $V_C < V_B$, nối thu - nền phân cực thuận, BJT hoàn toàn nằm trong vùng bão hòa và dòng điện

$$I_C = \frac{V_{CC}}{R_C} \text{ được gọi là dòng cực thu bão hòa } I_{C_{sat}}$$

$$I_{C_{sat}} = \frac{V_{CC}}{R_C} \quad (2.4)$$

2.2. PHÂN CỰC ỔN ĐỊNH CỰC PHÁT: (EMITTER - STABILIZED BIAS)

Mạch cơ bản giống mạch phân cực cố định, nhưng ở cực phát được mắc thêm một điện trở R_E xuống mass. Cách tính phân cực cũng có các bước giống như ở mạch phân cực cố định.



- Ta có: $V_{CC} = R_B I_B + V_{BE} + R_E I_E$
Thay $I_E = (1 + \beta) I_B$

$$\Rightarrow I_B = \frac{V_{CC} - V_{BE}}{R_B + (1 + \beta) R_E} \quad (2.5)$$

(Suy ra I_C từ liên hệ: $I_C = \beta I_B$)

- Ở mạch thu - phát:
 $V_{CC} = R_C I_C + V_{CE} + R_E I_E$
Trong đó $I_E = I_B + I_C \approx I_C$
 $\Rightarrow V_{CE} = V_{CC} - (R_C + R_E) I_C \quad (2.6)$

* Sự bảo hòa của BJT:

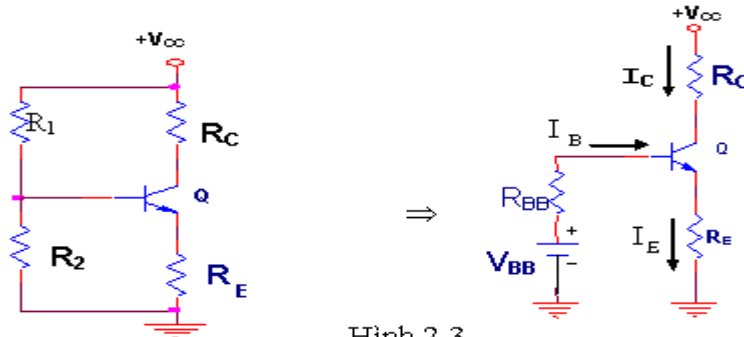
Tương tự như trong mạch phân cực cố định, bằng cách cho nối tắt giữa cực thu và cực phát ta tìm được dòng điện cực thu bảo hòa $I_{C_{sat}}$

$$I_{C_{sat}} = \frac{V_{CC}}{R_C + R_E} \quad (2.7)$$

Ta thấy khi thêm R_E vào, $I_{C_{sat}}$ nhỏ hơn trong trường hợp phân cực cố định, tức BJT dễ bão hòa hơn.

2.3. PHÂN CỰC BẰNG CẦU CHIA ĐIỆN THẾ: (VOLTAGE - DIVIDER BIAS)

Mạch cơ bản có dạng hình 2.3. Dùng định lý Thevenin biến đổi thành mạch hình 2.3b



Hình 2.3

Trong đó:

$$R_{BB} = R_1 // R_2 = \frac{R_1 R_2}{R_1 + R_2} \quad (2.8)$$

$$V_{BB} = V_{CC} \frac{R_2}{R_1 + R_2} \quad (2.9)$$

- Mạch nền - phát:

$$V_{BB} = R_{BB} I_B + V_{BE} + R_E I_E$$

$$\text{Thay: } I_E = (1 + \beta) I_B$$

$$\text{Suy ra: } I_B = \frac{V_{BB} - V_{BE}}{R_{BB} + (1 + \beta) R_E} \quad (2.10)$$

- Suy ra I_C từ liên hệ: $I_C = \beta I_B$

- Mạch thu - phát:

$$V_{CE} = V_{CC} - R_C I_C - R_E I_E$$

$$\text{vì } I_C \approx I_E$$

$$\Rightarrow V_{CE} = V_{CC} - (R_C + R_E) I_C \quad (2.11)$$

$$\text{Ngoài ra: } V_C = V_{CC} - R_C I_C$$

$$V_B = V_{BB} - R_B I_B$$

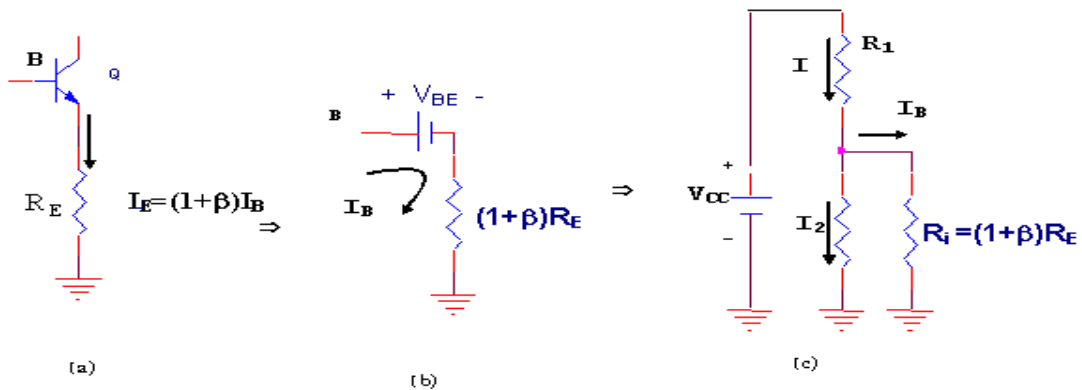
$$V_E = R_E I_E \approx R_E I_C$$

- Sự bảo hòa của BJT

$$\text{Trương tự phần trước: } I_{C\text{sat}} = \frac{V_{CC}}{R_C + R_E}$$

*** Cách phân tích gần đúng:**

Trong cách phân cực này, trong một số điều kiện, ta có thể dùng phương pháp tính gần đúng. Để ý là điện trở ngõ vào của BJT nhìn từ cực B khi có R_E là:



Hình 2.4

Ta thấy, nếu xem nội trở của nguồn V_{BE} không đáng kể so với $(1 + \beta) R_E$ thì $R_i = (1 + \beta) R_E$. Nếu $R_i \gg R_2$ thì dòng $I_B \ll I_2$ nên $I_1 \approx I_2$, nghĩa là $R_2 // R_i \approx R_2$. Do đó điện thế tại chân B có thể được tính một cách gần đúng:

$$V_B \approx V_{CC} \frac{R_2}{R_1 + R_2}$$

Vì $R_i = (1 + \beta) R_E \approx \beta R_E$ nên thường trong thực tế người ta có thể chấp nhận cách tính gần đúng này khi $\beta R_E \geq 10 R_2$.

Khi xác định xong V_B , V_E có thể tính bằng:

$$V_E = V_B - V_{BE}$$

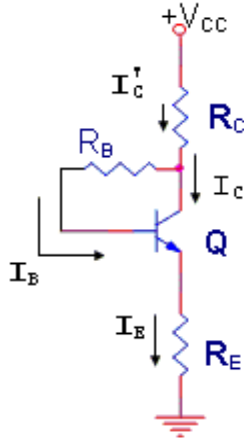
$$\text{và } I_E = \frac{V_E}{R_E} \approx I_C$$

$$V_{CE} = V_{CC} - (R_C + R_E)I_C$$

Trong cách tính phân cực này, ta thấy không có sự hiện diện của hệ số β . Điểm tĩnh điều hành Q được xác định bởi I_C và V_{CE} như vậy độc lập với β . Đây là một ưu điểm của mạch phân cực với điện trở cực phát R_E vì hệ số β rất nhạy đối với nhiệt độ mặc dù khi có R_E độ khuếch đại của BJT có suy giảm.

2.4. PHÂN CỰC VỚI HỒI TIẾP ĐIỆN THẾ: (Dc Bias With Voltage Feedback)

Đây cũng là cách phân cực cải thiện độ ổn định cho hoạt động của BJT



• Mạch nền - phát:

$$V_{CC} = R_C I_C' + R_B I_B + R_E I_E + V_{BE}$$

$$\text{Với } I_C' = I_C + I_B = I_E \approx I_C = \beta I_B$$

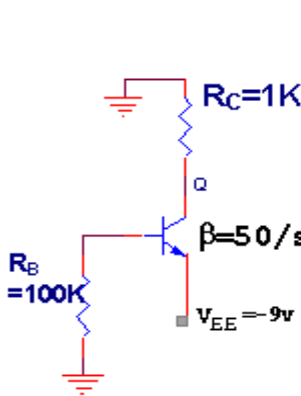
$$\Rightarrow I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta(R_C + R_E)} \quad (2.12)$$

$$\bullet I_C = \beta I_B$$

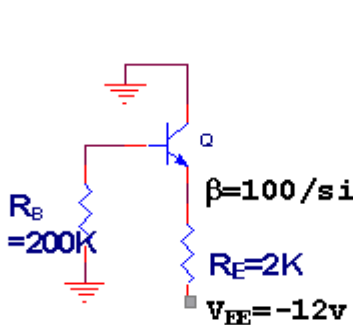
$$\bullet V_{CE} = V_{CC} - (R_C + R_E)I_C \quad (2.13)$$

2.5. MỘT SỐ DẠNG MẠCH PHÂN CỰC KHÁC

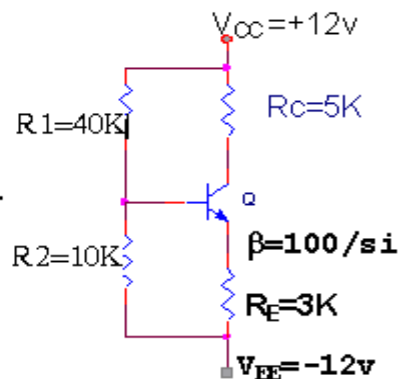
Mạch phân cực bằng cầu chia điện thế và hồi tiếp điện thế rất thông dụng. Ngoài ra tùy trường hợp người ta còn có thể phân cực BJT theo các dạng sau đây thông qua các bài tập áp dụng.



Hình 2.6



Hình 2.7



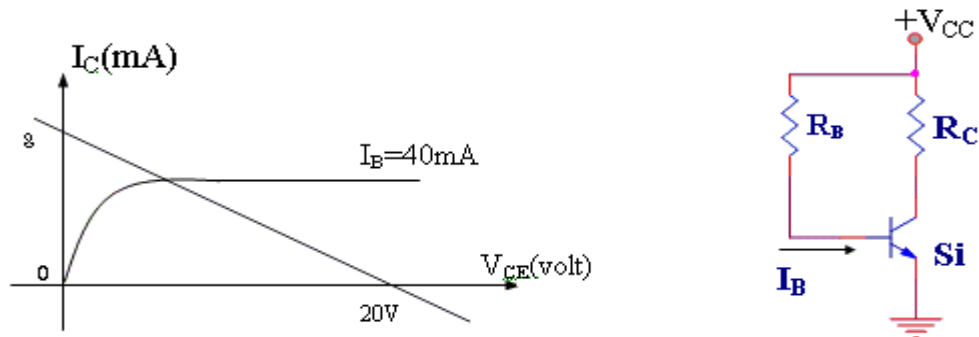
Hình 2.8

2.6. THIẾT KẾ MẠCH PHÂN CỰC

Khi thiết kế mạch phân cực, người ta thường dùng các định luật căn bản về mạch điện như định luật Ohm, định luật Kirchoff, định lý Thevenin..., để từ các thông số đã biết tìm ra các thông số chưa biết của mạch điện. Phần sau là một vài thí dụ mô tả công việc thiết kế.

2.6.1. Thí dụ 1:

Cho mạch phân cực với đặc tuyến ngõ ra của BJT như hình 2.9. Xác định V_{CC} , R_C , R_B .



Hình 2.9

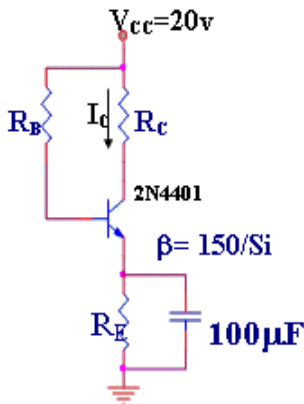
Từ đường thẳng lấy điện: $V_{CE} = V_{CC} - R_C I_C$ ta suy ra $V_{CC} = 20V$

$$I_{C_{sat}} = \frac{V_{CC}}{R_C} = 8mA \Rightarrow R_C = 2.5K\Omega$$

$$\text{Ngoài ra: } I_B = \frac{V_{CC} - V_{BE}}{R_B} = \frac{20V - 0.7V}{R_B} = 40\mu A$$

$$\Rightarrow R_B = 482.5K\Omega$$

Để có các điện trở tiêu chuẩn ta chọn: $R_B = 470K\Omega$; $R_C = 2.4K\Omega$.



Hình 2.10

2.6.2. Thí dụ 2: Thiết kế mạch phân cực có dạng hình 2.10 với $I_C = 2mA$;

$V_{CE} = 10V$

Điện trở R_C và R_E không thể tính trực tiếp từ các thông số đã biết. Việc đưa điện trở R_E vào mạch là để ổn định điều kiện phân cực. R_E không thể có trị số quá lớn vì như thế làm giảm V_{CE} (sẽ làm giảm độ khuếch đại). Nhưng nếu R_E quá nhỏ thì độ ổn định kém. Thực nghiệm người ta thường chọn V_E khoảng $1/10V_{CC}$.

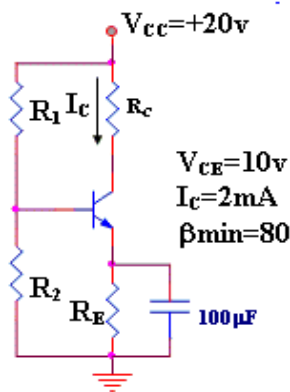
$$V_E = \frac{1}{10} V_{CC} = 2V$$

$$R_E = \frac{V_E}{I_E} \approx \frac{V_E}{I_C} = 1K\Omega$$

$$R_C = \frac{V_{CC} - V_{CE} - V_E}{I_C} = 4K\Omega$$

Chọn $R_B = 1,2M\Omega$

2.6.3. Thiết kế mạch phân cực có dạng như hình 2.11



Ta có

$$V_E = \frac{1}{10} V_{CC} = 2V \Rightarrow R_E = \frac{V_E}{I_C} = 1K\Omega$$

$$R_C = \frac{V_{CC} - V_{CE} - V_E}{I_C} = \frac{8V}{2mA} = 4K\Omega$$

$$V_B = V_{BE} + V_E = 2,7V$$

Hình 2.11

Điện trở R_1, R_2 không thể tính trực tiếp từ điện thế chân B và điện thế nguồn. Để mạch hoạt động tốt, ta phải chọn R_1, R_2 sao cho có V_B mong muốn và sao cho dòng qua R_1, R_2 gần như bằng nhau và rất lớn đối với I_B . Lúc đó

$$R_2 \leq \frac{1}{10} \beta R_E = 8K\Omega$$

Ta có thể chọn:

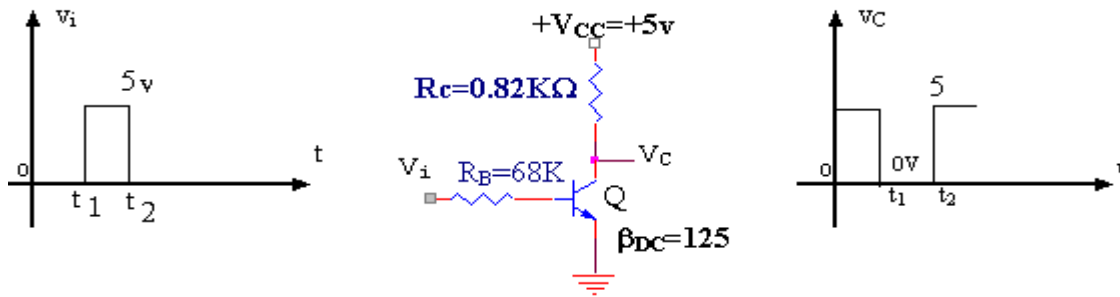
$$R_2 = 6,8K\Omega, V_B = \frac{R_2}{R_1 + R_2} V_{CC} = 2,7V$$

Suy ra: $R_1 \approx 43,57K\Omega$

Có thể chọn: $R_1 = 39K\Omega$ hoặc $47K\Omega$

2.7. BJT HOẠT ĐỘNG NHƯ MỘT CHUYỂN MẠCH

BJT không những chỉ được sử dụng trong các mạch điện tử thông thường như khuếch đại tín hiệu, dao động... mà còn có thể được dùng như một ngắt điện (Switch). Hình 2.12 là mô hình căn bản của một mạch đảo (inverter).



Hình 2.12

Ta thấy điện thế ngõ ra của V_C là đảo đối với điện thế tín hiệu áp vào cực nền (ngõ vào). Lưu ý là ở đây không có điện áp 1 chiều phân cực cho cực nền mà chỉ có điện thế 1 chiều nối vào cực thu.

Mạch đảo phải được thiết kế sao cho điểm điều hành Q di chuyển từ trạng thái ngưng dẫn sang trạng thái bão hòa và ngược lại khi hiệu thế tín hiệu vào đổi trạng thái. Điều này có nghĩa là $I_C = I_{CE0} \approx 0\text{mA}$ khi $I_B = 0\text{mA}$ và $V_{CE} = V_{CEsat} = 0\text{V}$ khi $I_C = I_{Csat}$ (thật ra V_{CEsat} thay đổi từ 0,1V đến 0,3V)

- Ở hình 2.12, Khi $V_i = 5\text{V}$, BJT dẫn và phải thiết kế sao cho BJT dẫn bão hòa.

Dòng I_{Csat} được định nghĩa:
$$I_{Csat} = \frac{V_{CC}}{R_C}$$

Mức I_B để BJT hoạt động trong vùng bão hòa có thể được tính gần đúng:
$$I_{Bmin} = \frac{I_{Csat}}{\beta_{DC}}$$

Do đó điều kiện để BJT bão hòa là:
$$I_B > \frac{I_{Csat}}{\beta_{DC}}$$

Ở mạch trên, khi $v_i = 5\text{V}$ thì trị số của I_B là:
$$I_B = \frac{V_i - V_{BE}}{R_B} = 63\mu\text{A}$$

Ở mạch trên, khi $v_i = 5\text{V}$ thì trị số của I_B là:

$$I_B = \frac{V_i - V_{BE}}{R_B} = 63\mu\text{A}$$

$$\text{và } I_{Csat} = \frac{V_{CC}}{R_C} = 6,1\text{mA}$$

Thử điều kiện trên ta thấy:

$$I_B = 63\mu\text{A} > \frac{I_{Csat}}{\beta_{DC}} = 48,8\mu\text{A}$$

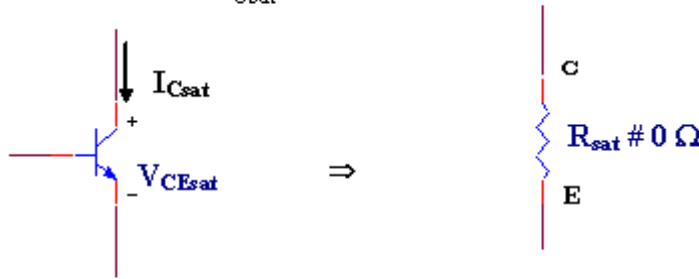
nên thỏa mãn để BJT hoạt động trong vùng bão hòa.

- Khi $v_i = 0\text{V}$, $I_B = 0\mu\text{A}$, BJT ngưng và $I_C = I_{CE0} = 0\text{mA}$; điện thế giảm qua R_C lúc này là 0V, do đó:

$$V_C = V_{CC} - R_C I_C = 5\text{V}$$

- Khi BJT bão hòa, điện trở tương đương giữa 2 cực thu-phát là:

$$R_{sat} = \frac{V_{CEsat}}{I_{Csat}} \# \frac{0V}{6,1mA} = 0\Omega$$



Hình 2.13

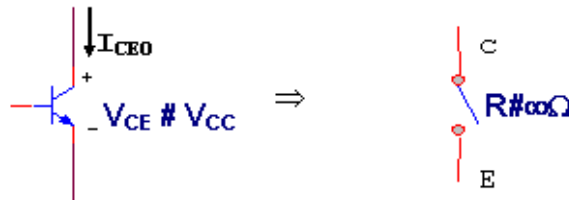
Nếu coi V_{CEsat} có trị trung bình khoảng 0,15V ta có:

$$R_{sat} = \frac{0,15V}{6,1mA} = 24,6\Omega$$

Như vậy ta có thể coi $R_{sat} \# 0\Omega$ khi nó được mắc nối tiếp với điện trở hàng K Ω .

- Khi $v_i=0V$, BJT ngưng, điện trở tương đương giữa 2 cực thu-phát được ký hiệu là $R_{cut-off}$

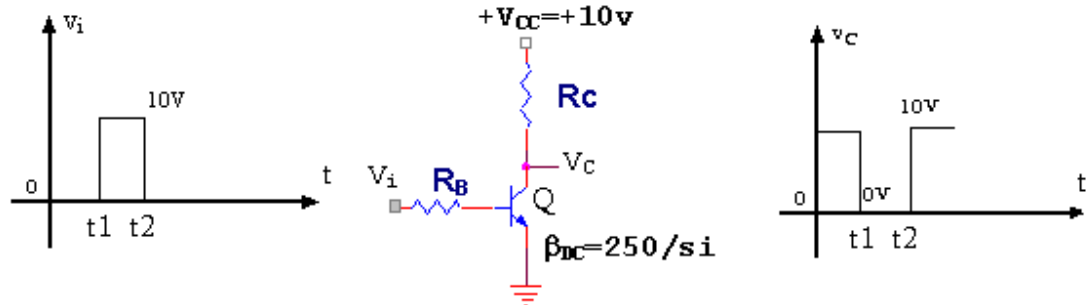
$$R_{cut-off} = \frac{V_{CE}}{I_{CEO}} \# \frac{V_{CC}}{I_{CEO}} = \infty\Omega$$



Hình 2.14

Kết quả là giữa hai cực C và E tương đương với mạch hở

Thí dụ: Xác định R_C và R_B của mạch điện hình 2.15 nếu $I_{Csat}=10mA$



Hình 2.15

Khi bão hòa:

$$I_{Csat} = \frac{V_{CC}}{R_C} = 10mA$$

$$\Rightarrow R_C = \frac{V_{CC}}{I_{Csat}} = 1K\Omega \quad \text{và} \quad I_B = \frac{I_{Csat}}{\beta_{DC}} = 40\mu A$$

Ta chọn $I_B=60\mu A$ để đảm bảo BJT hoạt động trong vùng bão hòa

$$I_B = \frac{v_i - V_{BE}}{R_B} \Rightarrow R_B = \frac{v_i - 0,7V}{I_B} = 0,155M\Omega$$

Chọn $R_B=150K\Omega$ (trị tiêu chuẩn), vậy: $I_B = \frac{v_i - V_{BE}}{150K} = 62 \mu A > \frac{I_{Csat}}{\beta_{DC}} = 40 \mu A$

Vậy ta thiết kế: $R_C=1K\Omega$

$$R_B=150K\Omega$$

Trong thực tế, BJT không thể chuyển tức thời từ trạng thái ngưng sang trạng thái dẫn hay ngược lại mà phải mất một thời gian. Điều này là do tác dụng của điện dung ở 2 môi nối của BJT.

Ta xem hoạt động của BJT trong một chu kỳ của tín hiệu (hình 2.16)

- Khi chuyển từ trạng thái ngưng sang trạng thái dẫn, BJT phải mất một thời gian là:

$$t_{on}=t_d+t_r \quad (2.14)$$

t_d : Thời gian từ khi có tín hiệu vào đến khi IC tăng được 10% giá trị cực đại

t_r : Thời gian để IC tăng từ 10% đến 90% giá trị cực đại.

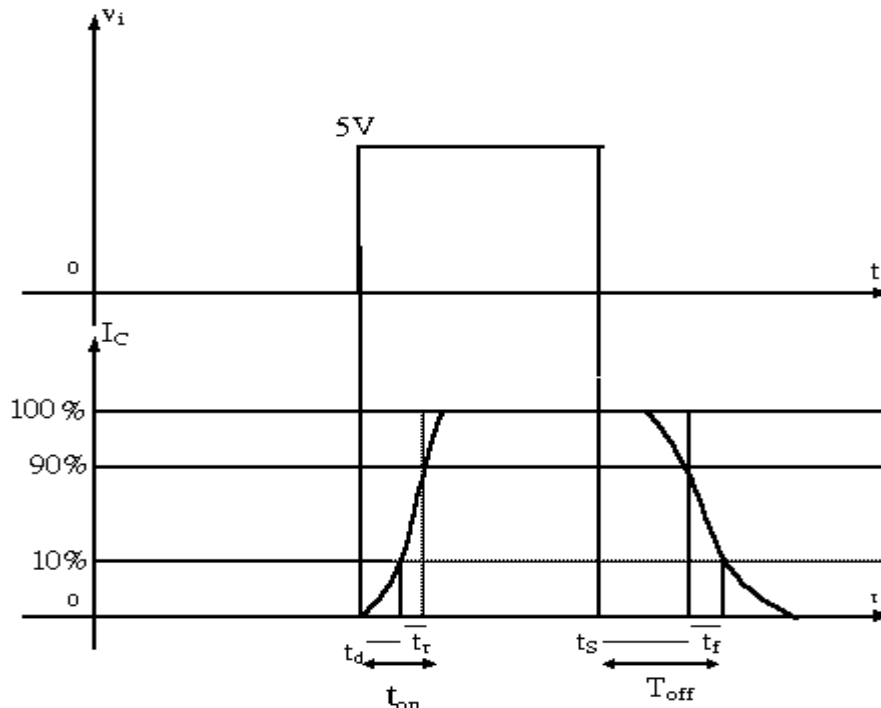
- Khi chuyển từ trạng thái dẫn sang trạng thái ngưng, BJT phải mất một thời gian là:

$$t_{off}=t_s+t_f \quad (2.15)$$

t_s : Thời gian từ khi mất tín hiệu vào đến khi IC còn 90% so với trị cực đại

t_f : Thời gian từ khi IC 90% đến khi giảm còn 10% trị cực đại.

Thông thường $t_{off} > t_{on}$



Hình 2.16

Thí dụ ở 1 BJT bình thường:

$$t_s=120\text{ns} \quad ; \quad t_r=13\text{ns}$$

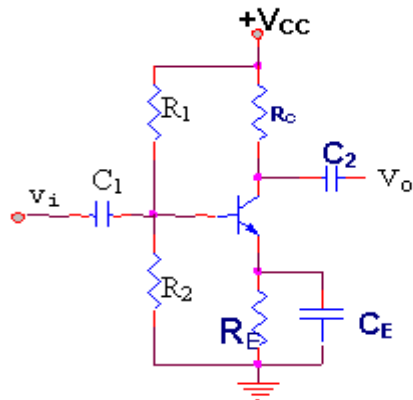
$$t_f=132\text{ns} \quad ; \quad t_d=25\text{ns}$$

Vậy: $t_{\text{on}}=38\text{ns} \quad ; \quad t_{\text{off}}=132\text{ns}$

So sánh với 1 BJT đặc biệt có chuyển mạch nhanh như BSV 52L ta thấy: $t_{\text{on}}=12\text{ns}$; $t_{\text{off}}=18\text{ns}$. Các BJT này được gọi là transistor chuyển mạch (switching transistor)

2.8. TÍNH KHUẾCH ĐẠI CỦA BJT

Xem mạch điện hình 2.17



Hình 2.17

Giả sử ta đưa một tín hiệu xoay chiều có dạng sin, biên độ nhỏ vào chân B của BJT như hình vẽ. Điện thế ở chân B ngoài thành phần phân cực V_B còn có thành phần xoay chiều của tín hiệu $v_i(t)$ chồng lên.

$$v_B(t)=V_B+v_i(t)$$

Các tụ C_1 và C_2 ở ngõ vào và ngõ ra được chọn như thế nào để có thể xem như nối tắt - dung kháng rất nhỏ - ở tần số của tín hiệu. Như vậy tác dụng của các tụ liên lạc C_1, C_2 là cho thành phần xoay chiều của tín hiệu đi qua và ngăn thành phần phân cực một chiều.

Chương 2: Mạch phân cực và khuếch đại tín hiệu nhỏ dùng BJT

- Khi $v_B(t) > V_B$, tức bán kỳ dương của tín hiệu, V_{BE} tăng tức dòng I_B tăng và do $I_C = \beta I_B$ nên dòng cực thu I_C cũng tăng. Do đó điện thế tại cực thu $v_C(t) = V_{CC} - R_C i_C(t)$ giảm hơn trị số tĩnh V_C .

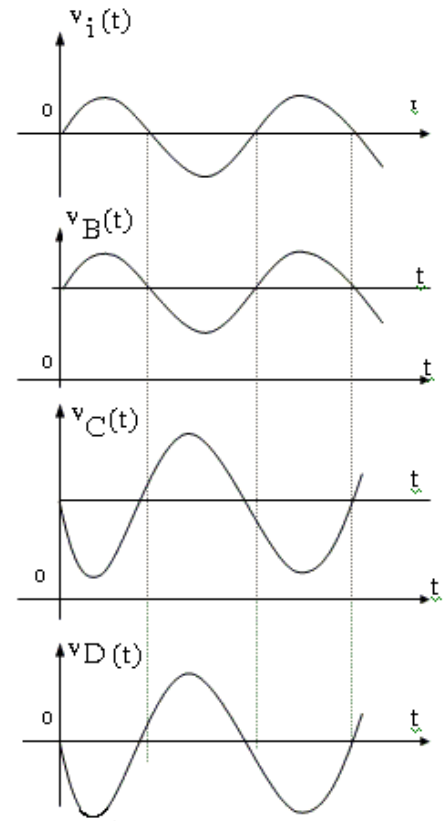
- Khi $v_B(t) < V_B$, tức bán kỳ âm của tín hiệu, dòng I_B giảm đưa đến dòng I_C cũng giảm và $v_C(t)$ tăng.

Như vậy ở mạch trên ta thấy $v_C(t)$ biến thiên ngược chiều với $v_B(t)$

tức $v_o(t)$ ngược pha với $v_i(t)$. Người ta định nghĩa tỉ số: $A_v = \frac{v_o(t)}{v_i(t)}$ là độ khuếch đại (hay độ lợi) điện thế của mạch

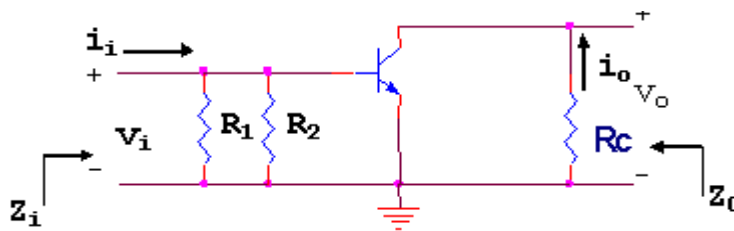
Chìa khóa để phân giải và xác định các thông số của mạch là mạch tương đương xoay chiều

Ở mạch ngoài, về mạch xoay chiều các tụ liên lạc C_1, C_2 và tụ phân dòng C_E xem như nối tắt. Hình 2.19 là mạch tương đương xoay chiều của mạch hình 2.17. Chú ý là nguồn điện thế 1 chiều cũng xem như nối tắt. Người ta định nghĩa các thông số chính của mạch:



Hình 2.18

- Độ lợi điện thế: $A_v = \frac{v_o}{v_i}$
- Độ lợi dòng điện: $A_i = \frac{i_o}{i_i}$
- Tổng trở vào: $Z_i = \frac{v_i}{i_i}$
- Tổng trở ra: $Z_o = \frac{v_o}{i_o}$ là tổng trở nhìn từ ngõ ra khi nối tắt ngõ vào ($v_i=0$)



Hình 2.19

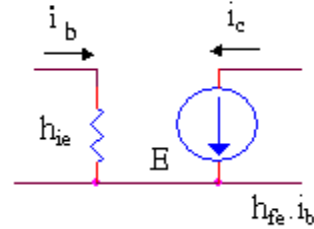
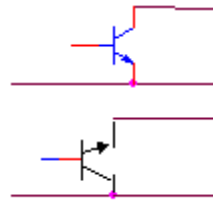
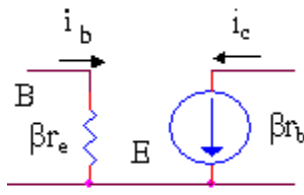
Về BJT, người ta thường dùng mạch tương đương kiểu mẫu r_e hay mạch tương đương theo thông số h . Hình 2.20 mô tả 2 loại mạch tương đương này ở 2 dạng đơn giản và đầy đủ

*** Dạng đơn giản**

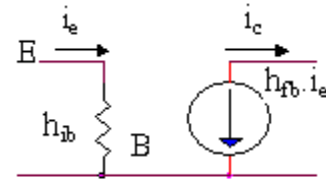
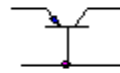
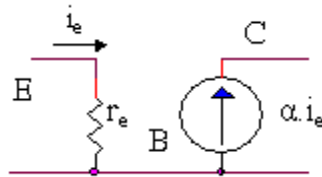
Kiểu mẫu re

- Mạch cực phát chung và thu chung

Kiểu thông số h

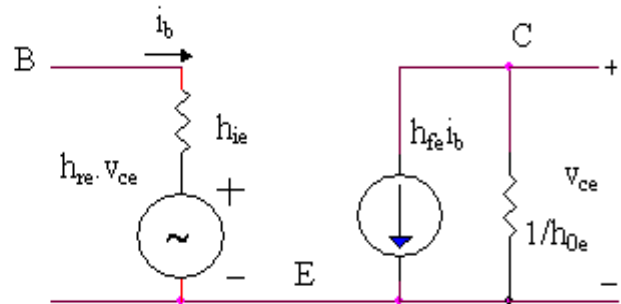
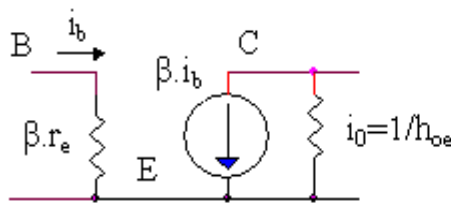


- Mạch cực nền chung

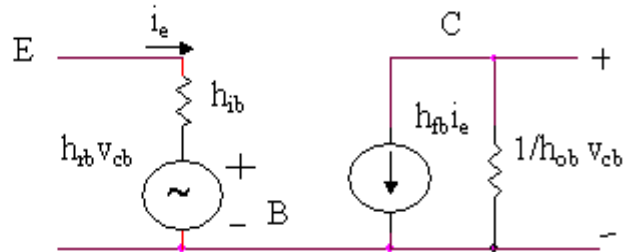
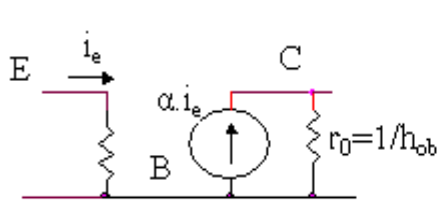


*** Dạng đầy đủ**

- Mạch cực phát, thu chung



- Mạch cực nền chung



Hình 2.20

Các liên hệ cần chú ý:

$$r_e = \frac{26\text{mV}}{I_E} \# \frac{26\text{mV}}{I_C} \quad ; \beta r_e = h_{ie}$$

$$\beta = h_{fe} \quad ; r_e = h_{ib}$$

$$h_{fb} = -\alpha \# -1$$

Ngoài ra:

$$\beta r_e = \frac{v_{be}}{i_b} = \frac{v_{be} i_c}{i_c i_b} = \frac{1}{g_m} \beta \Rightarrow \beta i_b = g_m \cdot v_{be}$$

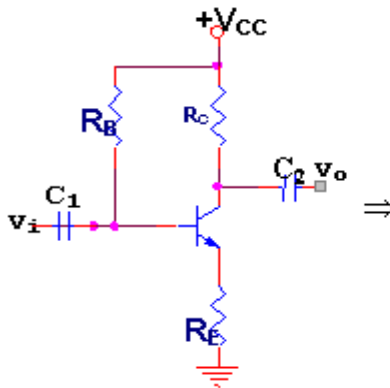
Do đó nguồn phụ thuộc βi_b có thể thay thế bằng nguồn $g_m \cdot v_{be}$

2.9. MẠCH KHUẾCH ĐẠI CỰC PHÁT CHUNG

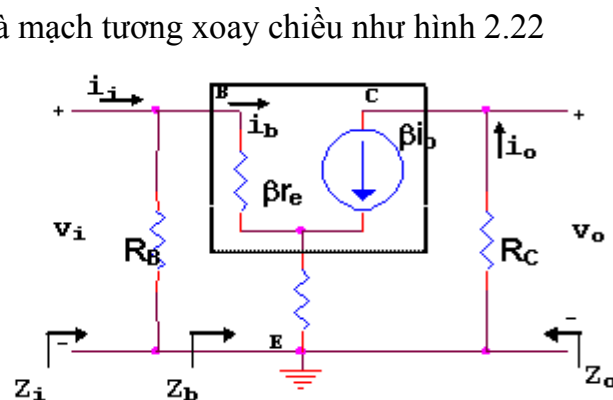
Tín hiệu đưa vào cực nền B, lấy ra ở cực thu C. Cực phát E dùng chung cho ngõ vào và ngõ ra

2.9.1. Mạch khuếch đại cực phát chung với kiểu phân cực cố định và ổn định cực phát

Mạch cơ bản như hình 2.21 và mạch tương đương xoay chiều như hình 2.22



Hình 2.21



Hình 2.22

Trị số β do nhà sản xuất cho biết

Trị số r_e được tính từ mạch phân cực:

$$r_e = \frac{26\text{mV}}{I_C}$$

Từ mạch tương đương ta tìm được các thông số của mạch.

* Độ lợi điện thế:

$$A_v = \frac{v_o}{v_i}$$

Ta có: $v_o = -\beta i_b R_C$
 $v_i = \beta r_e i_b + (1 + \beta) R_E i_b$

Suy ra: $A_v = \frac{v_o}{v_i} = -\frac{\beta R_C}{\beta r_e + (1 + \beta) R_E}$ (2.16)

Do $\beta \gg 1$ nên: $A_v \approx -\frac{R_C}{r_e + R_E}$ (2.17)

Nếu $R_E \gg r_e \Rightarrow A_v \approx -\frac{R_C}{R_E}$ (2.18)

Dấu - cho thấy v_o và v_i ngược pha

* Tổng trở vào $Z_i = \frac{v_i}{i_i}$

Ta đặt: $Z_b = \frac{v_i}{i_b} = \frac{\beta r_e i_b + (1 + \beta) R_E i_b}{i_b} \approx \beta(r_e + R_E) \approx \beta R_E$

Suy ra: $Z_i = R_B // Z_b$ (2.19)

* Độ lợi dòng điện: $A_i = \frac{i_o}{i_i}$

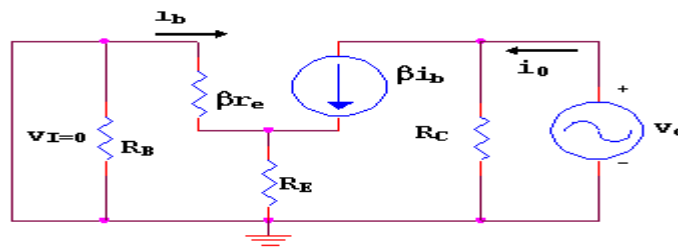
$i_o = -\frac{v_o}{R_C}$; $i_i = \frac{v_i}{Z_i} \Rightarrow A_i = -\frac{v_o}{v_i} \frac{Z_i}{R_C}$

Hay $A_i = -A_v \frac{Z_i}{R_C}$ (2.30)

* Tổng trở ra: $Z_o = \frac{v_o}{i_o}$

Để tính tổng trở ra của mạch, đầu tiên ta nối tắt ngõ vào ($v_i=0$); áp một nguồn giả tưởng có trị số v_o vào phía ngõ ra như hình 2.23, xong lập tỉ số

$$\frac{v_o}{i_o} = Z_o$$

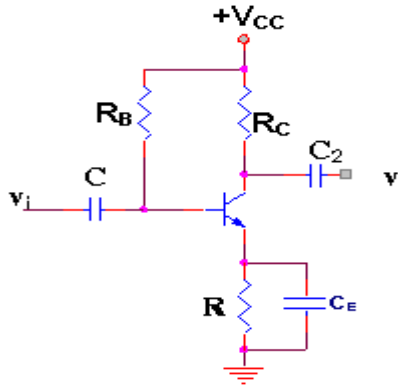


Hình 2.23

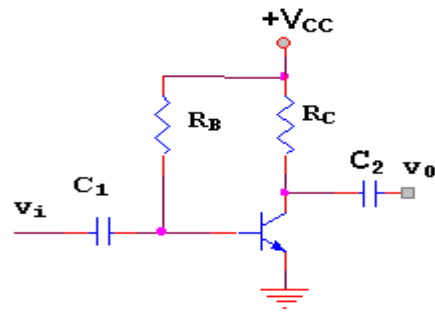
Khi $v_i=0 \Rightarrow i_b = 0 \Rightarrow \beta i_b=0$ (tương đương mạch hở) nên

$$Z_o = \frac{v_o}{i_o} = R_C$$
 (2.31)

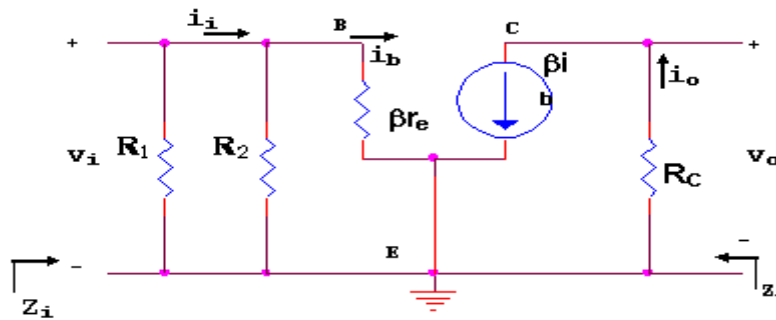
Chú ý: Trong mạch cơ bản hình 2.21 nếu ta mắc thêm tụ phân dòng C_E (như hình 2.24) hoặc nối thẳng chân E xuống mass (như hình 2.25) thì trong mạch tương đương xoay chiều sẽ không còn sự hiện diện của điện trở R_E (hình 2.26)



Hình 2.24



Hình 2.25



Hình 2.26

Phân giải mạch ta sẽ tìm được:

$$A_v = \frac{v_o}{v_i} = -\frac{R_c}{r_e} \quad (2.32)$$

$$Z = \frac{v_i}{i_i} = R_B // \beta r_e \quad (2.33)$$

$$Z_o = R_c \quad (2.34)$$

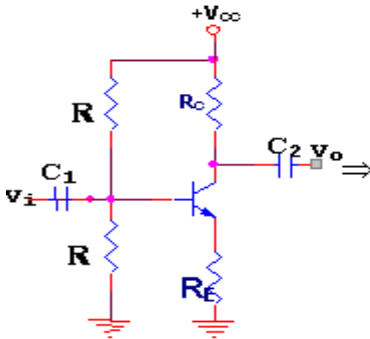
$$A_i = -A_v \frac{Z_i}{R_{ci}} \quad (2.35)$$

Thật ra các kết quả trên có thể suy ra từ các kết quả hình 2.22 khi cho $R_E=0$

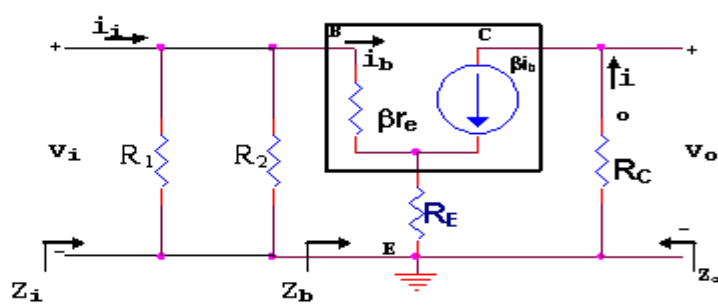
2.9.2. Mạch khuếch đại cực phát chung với kiểu phân cực bằng cầu chia điện thế và ổn định cực phát

Đây là dạng mạch rất thông dụng do có độ ổn định tốt. Mạch cơ bản như hình 2.27 và mạch tương đương xoay chiều như hình 2.28

So sánh hình 2.28 với hình 2.22 ta thấy hoàn toàn giống nhau nếu thay $R_B=R_1//R_2$ nên ta có thể suy ra các kết quả:



Hình 2.27



Hình 2.28

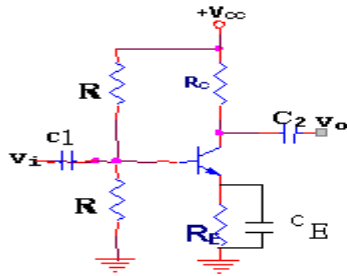
$$A_v = -\frac{R_c}{r_e + R_E} \approx -\frac{R_c}{R_E} \quad (2.36)$$

$$Z_i = R_1 // R_2 // Z_b \quad \text{với } Z_b = \beta(r_e + R_e) \approx \beta R_E \quad (2.37)$$

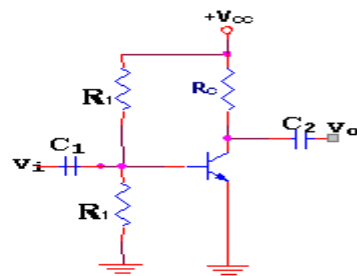
$$Z_o = R_c \quad (2.38)$$

$$A_i = -A_v \frac{Z_i}{R_c} \quad (2.39)$$

Chú ý: Trong mạch điện hình 2.27, nếu ta mắc thêm tụ phân dòng C_E ở cực phát (hình 2.29) hoặc nối thẳng cực phát E xuống mass (hình 2.30) thì trong mạch tương đương cũng không còn sự hiện diện của R_E



Hình 2.29



Hình 2.30

Các kết quả trên vẫn đúng khi ta cho $R_E=0$

$$A_v = -\frac{R_c}{r_e} \quad (2.40)$$

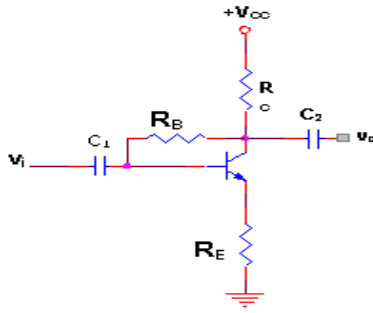
$$A_i = -A_v \frac{Z_i}{R_{ci}} \quad (2.41)$$

$$Z_i = R_1 // R_2 // \beta r_e \quad (2.42)$$

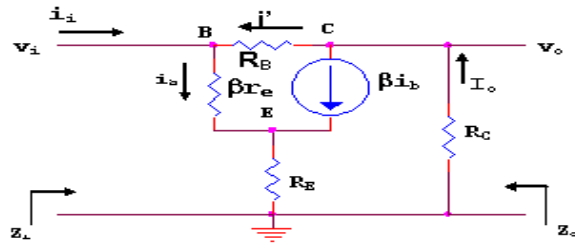
$$Z_o = R_c \quad (2.43)$$

2.9.3. Mạch khuếch đại cực phát chung phân cực bằng hồi tiếp điện thế và ổn định cực phát

Mạch tổng quát như hình 2.31 và mạch tương đương xoay chiều được vẽ ở hình 2.32



Hình 2.31



Hình 2.32

* Độ lợi điện thế:

$$A_v = \frac{v_o}{v_i}$$

Ta có: $i_o = \beta i_b + i' \approx \beta i_b$ (do R_B thường rất lớn)

$$\Rightarrow v_o = -R_C i_o = -\beta R_C i_b$$

$$\text{Mà } v_i = \beta r_e i_b + (1 + \beta) R_E i_b \approx \beta (r_e + R_E) i_b$$

$$\text{Suy ra: } A_v = \frac{v_o}{v_i} = - \frac{R_C}{r_e + R_E} \approx - \frac{R_C}{R_E} \quad (2.44)$$

* Tổng trở vào: $Z_i = \frac{v_i}{i_i}$

Ta có: $v_i = \beta (r_e + R_E) i_b$

Với: $i_b = i_i + i' = i_i + \frac{v_o - v_i}{R_B}$

$$\Rightarrow v_i = \beta (r_e + R_E) i_i + \frac{\beta (r_e + R_E) v_o}{R_B} - \frac{\beta (r_e + R_E) v_i}{R_B}$$

Thay $v_o = A_v v_i$ vào ta được:

$$v_i = \beta (r_e + R_E) i_i + \frac{\beta (r_e + R_E)}{R_B} A_v v_i - \frac{\beta (r_e + R_E)}{R_B} v_i$$

$$\Rightarrow \beta (r_e + R_E) i_i = v_i + \frac{\beta (r_e + R_E)}{R_B} (1 - A_v) v_i = v_i \left[1 + \frac{\beta (r_e + R_E)}{R_B} (1 - A_v) \right]$$

$$\Rightarrow Z_i = \frac{v_i}{i_i} = \frac{\beta (r_e + R_E)}{1 + \frac{\beta (r_e + R_E)}{R_B} (1 - A_v)}$$

Nếu $R_E \gg r_e \Rightarrow Z_i \approx \frac{\beta R_E}{1 + \frac{\beta R_E}{R_B} (1 - A_v)}$

$$\begin{aligned} \text{Do } A_v < 0 \Rightarrow 1 - A_v &= 1 + |A_v| \neq |A_v| \\ \Rightarrow Z_i &= \frac{\beta R_E \cdot R_B}{R_B + \beta R_E |A_v|} \end{aligned} \quad (2.45)$$

* Độ lợi dòng điện: $A_i = \frac{i_o}{i_i}$

$$i_o = -\frac{v_o}{R_c} \quad ; \quad i_i = -\frac{v_i}{Z_i} \Rightarrow A_i = \frac{i_o}{i_i} = -\frac{v_o}{R_c} \frac{Z_i}{v_i} = -\frac{v_o}{v_i} \frac{Z_i}{R_c}$$

Hay: $A_i = -A_v \frac{Z_i}{R_c}$ (2.46)

* Tổng trở ra: $Z_o = \frac{v_o}{i_o}$: nối tắt ngõ vào ($v_i=0$) $\Rightarrow i_b=0$ và $\beta i_b=0$

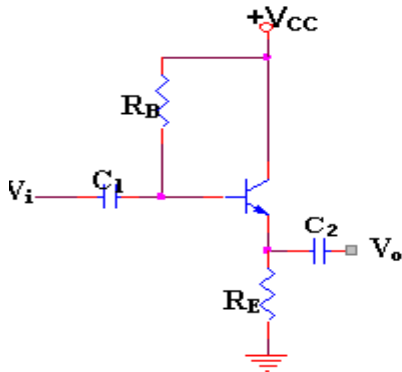
$$\Rightarrow Z_o = R_c // R_B \quad (2.47)$$

Chú ý: Cũng giống như phần trước, ở mạch hình 2.31, nếu ta mắc thêm tụ phân dòng C_E vào cực E của BJT hoặc mắc thẳng cực E xuống mass thì các thông số của mạch được suy ra khi cho $R_E=0$

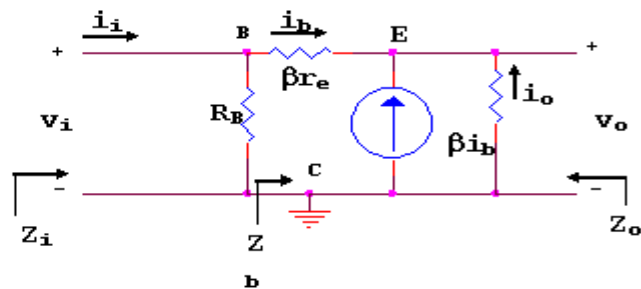
$$\begin{aligned} A_v &= -\frac{R_c}{r_e} & Z_i &= \frac{\beta r_e}{1 + \frac{\beta r_e}{R_B}(1 - A_v)} \# \frac{\beta r_e}{1 + \frac{\beta r_e}{R_B}|A_v|} \\ Z_o &= R_c // R_B & A_i &= -A_v \frac{Z_i}{R_c} \end{aligned}$$

2.10. MẠCH KHUẾCH ĐẠI CỰC THU CHUNG

Còn gọi là mạch khuếch đại theo cực phát (Emitter follower). Dạng mạch căn bản như hình 2.33 và mạch tương đương xoay chiều vẽ ở hình 2.34



Hình 2.33



Hình 2.34

Như kết quả được thấy phần sau, điểm đặc biệt của mạch này là độ lợi điện thế nhỏ hơn và gần bằng 1, tín hiệu vào và ra cùng pha, tổng trở vào rất lớn và tổng trở ra lại rất

nhỏ nên tác dụng gần như biến thế. Vì các lý do trên, mạch cực thu chung thường được dùng làm mạch đệm (Buffer) giúp cho việc truyền tín hiệu đạt hiệu suất cao nhất.

* Tổng trở vào Z_i

$$\text{Đặt } z_b = \frac{v_i}{i_b} = \frac{\beta r_e i_b + (1+\beta)R_E i_b}{i_b} \# \beta(r_e + R_E)$$

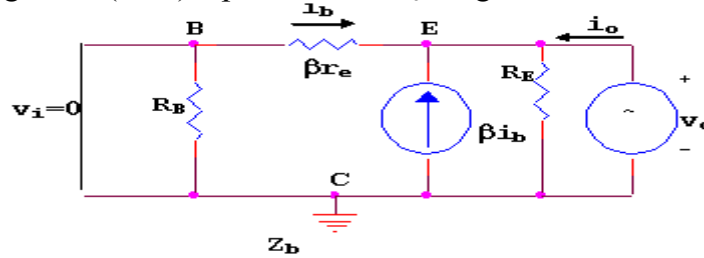
$$\Rightarrow Z_i = \frac{V_i}{I_i} = R_B // \beta(r_e + R_E) \# R_B // (\beta R_E) \quad (2.48)$$

* Độ lợi điện thế A_v

$$A_v = \frac{v_o}{v_i} = \frac{(1+\beta)R_E i_b}{\beta r_e i_b + (1+\beta)R_E i_b} \approx \frac{R_E}{r_e + R_E} \approx 1 \quad (2.49)$$

* Tổng trở ra Z_o

Nối tắt ngõ vào ($v_i=0$), áp 1 điện thế v_o ở ngõ ra



Hình 2.35

Ta có:
$$i_o = \frac{v_o}{R_E} - i_b - \beta i_b = \frac{v_o}{R_E} = -(1+\beta)i_b$$

Với
$$i_b = -\frac{v_o}{\beta r_e} \Rightarrow i_o = \frac{v_o}{R_E} + \frac{1+\beta}{\beta r_e} v_o \# \left(\frac{1}{R_E} + \frac{1}{r_e} \right) v_o$$

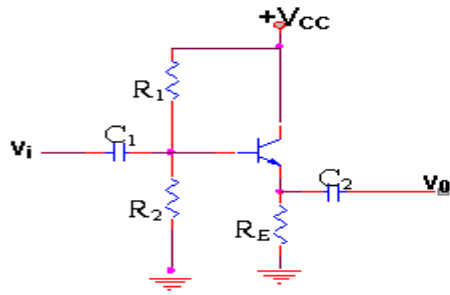
$$\Rightarrow \frac{1}{Z_o} = \frac{i_o}{v_o} = \frac{1}{r_e} + \frac{1}{R_E} \Rightarrow Z_o = r_e // R_E \quad (2.50)$$

* Độ lợi dòng điện A_i
$$A_i = \frac{i_o}{i_i} = \frac{-\frac{v_o}{R_C}}{\frac{v_i}{Z_i}} = -A_v \frac{Z_i}{R_E} \quad (2.51)$$

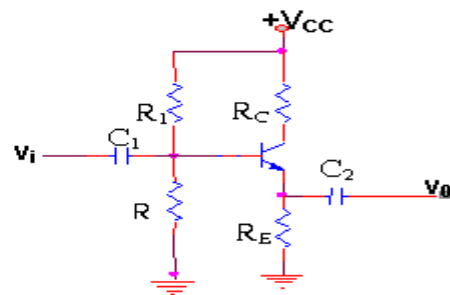
Chú ý:

- Mạch khuếch đại cực thu chung cũng có thể được phân cực bằng cầu chia điện thế như hình 2.36. Các công thức trên mạch phân giải trên vẫn đúng, chỉ cần thay $R_B=R_1//R_2$

- Mạch cũng có thể được mắc thêm 1 điện trở RC như hình 2.37. Các công thức trên vẫn đúng khi thay $R_B=R_1//R_2$. Tổng trở vào Z_i và tổng trở ra Z_o không thay đổi vì R_C không làm ảnh hưởng đến cực nền và cực phát. R_C đưa vào chỉ làm ảnh hưởng đến việc xác định điểm tĩnh điều hành.



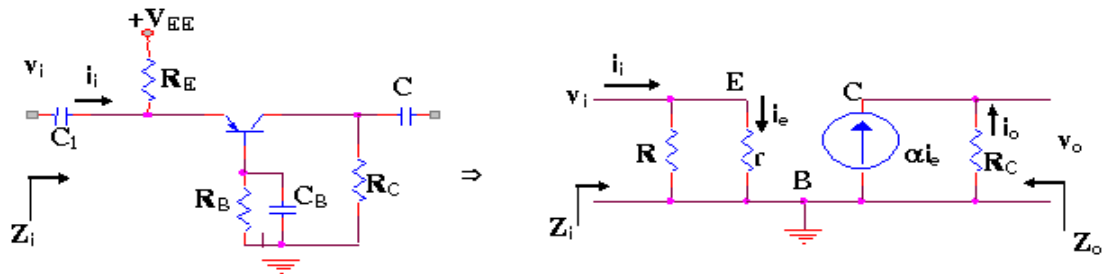
Hình 2.36



Hình 2.37

2.11. MẠCH KHUẾCH ĐẠI CỰC NỀN CHUNG

Dạng mạch thông dụng và mạch tương đương xoay chiều như hình 2.38



Hình 2.38

Phân giải mạch tương đương ta tìm được:

$$Z_i = R_E // r_e \# r_e \quad (2.52)$$

$$Z_o = R_C \quad (2.53)$$

$$A_v = \frac{v_o}{v_i} = \frac{\alpha i_e R_C}{r_e i_e} = \alpha \frac{R_C \# R_C}{r_e} \quad (2.54)$$

$$A_i = \frac{i_o}{i_i} = \frac{-\frac{v_o}{R_C}}{\frac{v_i}{Z_i}} = -A_v \frac{Z_i}{R_C} \# \frac{R_C}{r_e} \frac{r_e}{R_C} = -1 \quad (2.55)$$

2.12. PHÂN GIẢI THEO THÔNG SỐ h ĐƠN GIẢN

Việc phân giải các mạch dùng BJT theo thông số h cũng tương đương như kiểu mẫu re. Ở đây ta sẽ không đi sâu vào các chi tiết mà chỉ dừng lại ở những kết quả quan trọng nhất của mạch. Các thông số h thường được nhà sản xuất cho biết. Ngoài ra ta cần nhớ đến các liên hệ giữa 2 mạch tương đương

$$\begin{aligned} h_{ie} &= \beta r_e & h_{ib} &= r_e \\ h_{re} &= \beta & h_{rb} &= -\alpha \\ h_{oe} &= 1/r_o \end{aligned}$$

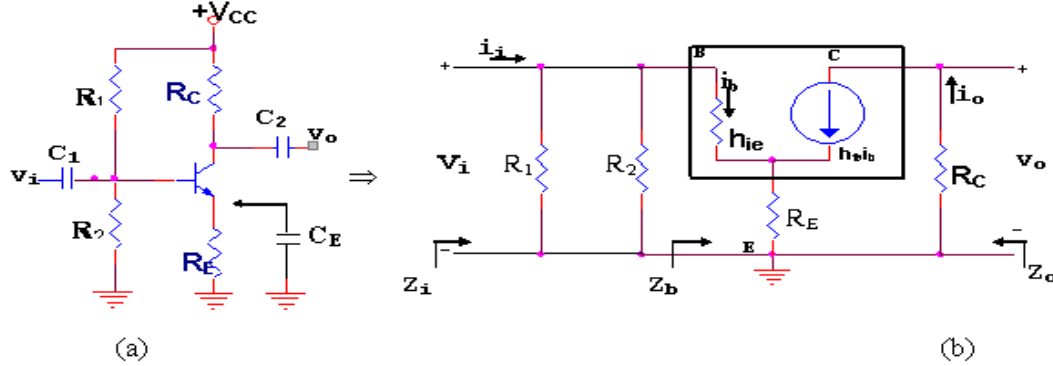
2.12.1. Mạch khuếch đại cực phát chung

Thí dụ ta xem mạch hình 2.39a và mạch tương đương hình 2.39b

Phân giải mạch tương đương ta tìm được

$$\text{- Tổng trở vào } Z_i = R_1 // R_2 // Z_b \quad (2.56)$$

$$\text{với: } Z_b = h_{ie} + (1 + h_{fe})R_E \# h_{ie} + h_{fe}R_E$$



Hình 2.39

- Độ lợi điện thế:

$$A_v = \frac{v_o}{v_i} = - \frac{h_{fe} R_c}{h_{ie} + (1 + h_{fe})R_E} \# - \frac{h_{fe} R_c}{h_{ie} + h_{fe} R_E} \quad (2.58)$$

Thường $h_{ie} \ll h_{fe} R_E \Rightarrow A_v \# - \frac{R_c}{R_E}$

$$\text{- Tổng trở ra: } Z_o = R_c \quad (2.57)$$

- Độ lợi điện thế:

$$A_v = \frac{v_o}{v_i} = - \frac{h_{fe} R_c}{h_{ie} + (1 + h_{fe})R_E} \# - \frac{h_{fe} R_c}{h_{ie} + h_{fe} R_E} \quad (2.58)$$

Thường $h_{ie} \ll h_{fe} R_E \Rightarrow A_v \# - \frac{R_c}{R_E}$

- Độ lợi dòng điện:

$$A_i = \frac{i_o}{i_i} = -A_v \frac{Z_i}{R_c} \quad (2.59)$$

Ghi chú: Trường hợp ta mắc thêm tụ phân dòng C_E hoặc mạch điện không có R_E (chân E mắc xuống mass) thì trong mạch tương đương sẽ không có sự hiện diện của R_E
 Các kết quả sẽ là:

$$Z_i = R_1 // R_2 // h_{ie} \quad (2.60)$$

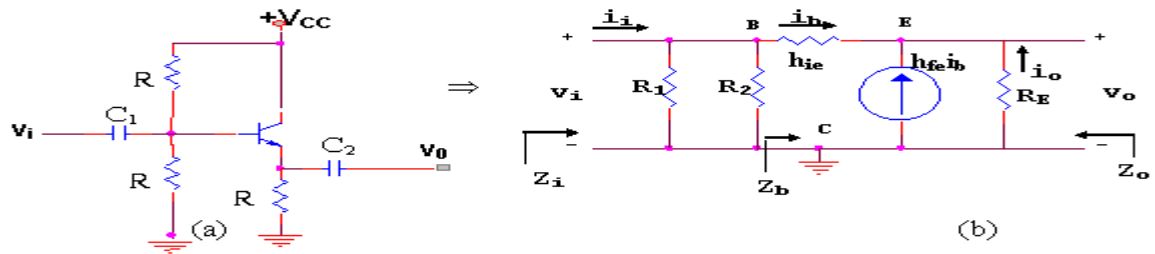
$$Z_o = R_C \quad (2.61)$$

$$A_v = - \frac{h_{fe} R_C}{h_{ie}} \quad (2.62)$$

$$A_i = -A_v \frac{Z_i}{R_C} \quad (2.63)$$

2.12.2. Mạch khuếch đại cực thu chung

Xem mạch hình 2.40a với mạch tương đương 2.40b

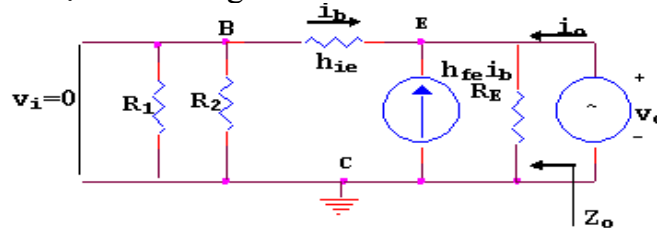


Hình 2.40

- Tổng trở vào: $Z_i = R_1 // R_2 // Z_b$

$$Z_b = \frac{v_i}{i_b} = h_{ie} + (1 + h_{fe}) R_E \approx h_{ie} + h_{fe} R_E \quad (2.64)$$

- Tổng trở ra: Mạch tính tổng trở ra như hình 2.40c



Hình 2.40c

$$Z_o = \frac{v_o}{i_o}, \quad i_o = \frac{v_o}{R_E} - (1 + h_{fe}) i_b \approx \frac{v_o}{R_E} - h_{fe} i_b$$

Trong đó $i_b = -\frac{v_o}{h_{ie}} \Rightarrow i_o = \frac{v_o}{R_E} + h_{fe} \frac{v_o}{h_{ie}}$

$$\Rightarrow \frac{1}{Z_o} = \frac{i_o}{v_o} = \frac{1}{R_E} + \frac{h_{fe}}{h_{ie}} \Rightarrow Z_o = R_E // \frac{h_{ie}}{h_{fe}} \quad (2.65)$$

$$A_v = \frac{v_o}{v_i} = \left[\frac{(1 + h_{fe}) i_b R_E}{h_{ie} + (1 + h_{fe}) R_E} \right] \cdot \frac{h_{fe} R_E}{h_{ie} + h_{fe} R_E} < 1 \quad (2.66)$$

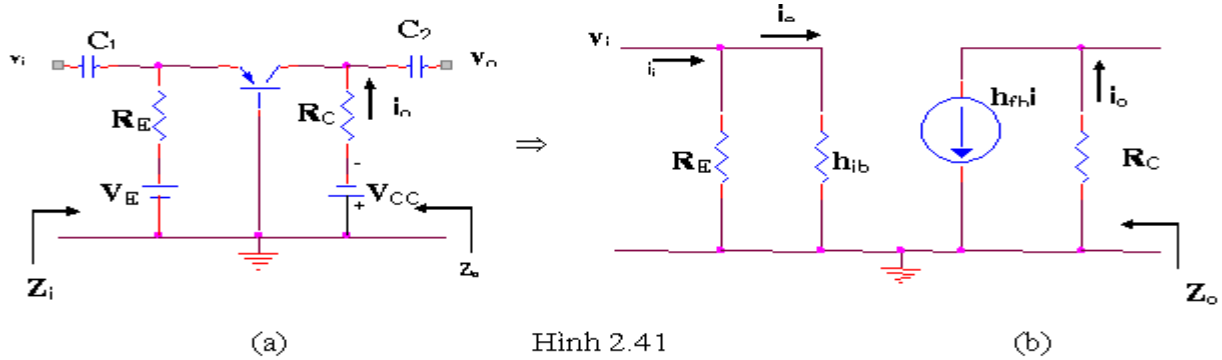
Thông thường $h_{ie} \ll h_{fe} R_E \Rightarrow A_v \approx 1$

- Độ lợi dòng điện:

$$A_i = \frac{i_o}{i_i} = -A_v \frac{Z_i}{R_E} \quad (2.67)$$

2.12.3. Mạch khuếch đại cực nền chung

Dạng mạch và mạch tương đương như hình 2.41



Phân giải mạch tương đương ta tìm được:

$$Z_i = R_E // h_{ie} \# h_{ie} \quad (2.68)$$

$$Z_o = R_C \quad (2.69)$$

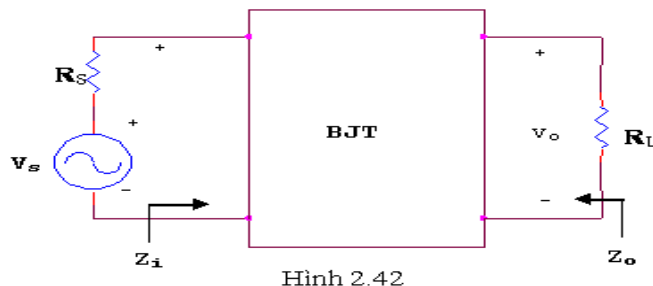
$$A_v = -\frac{h_{fe} R_C}{h_{ie}} \quad (2.70)$$

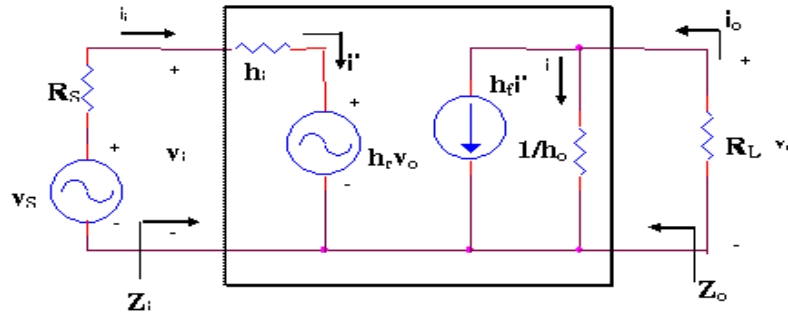
$$A_i = -A_v \frac{Z_i}{R_C} \# h_{ie} \# -1 \quad (2.71)$$

2.13. PHÂN GIẢI THEO THÔNG SỐ h ĐẦY ĐỦ

Điểm quan trọng trong cách phân giải theo thông số h đầy đủ là công thức tính các thông số của mạch khuếch đại có thể áp dụng cho tất cả các cách ráp. Chỉ cần chú ý là ở mạch cực phát chung là h_{ie} , h_{fe} , h_{re} , h_{oe} ; ở mạch cực nền chung là h_{ib} , h_{fb} , h_{rb} , h_{ob} và ở mạch cực thu chung là h_{ic} , h_{fc} , h_{rc} , h_{oc} .

Mô hình sau đây là mạch tương đương tổng quát của BJT theo thông số h một cách đầy đủ, ở đó người ta xem BJT như một tứ cực.





Hình 2.43

Khác với phần trước, ở đây độ lợi dòng điện A_i được xác định trước.

- Độ lợi dòng điện: $A_i = \frac{i_o}{i_i}$

$$i_o = h_f i_i' + i = h_f i_i' + h_o v_o$$

Thay $v_o = -i_o R_L$, ta có:

$$i_o = h_f i_i' - h_o R_L i_o = h_f i_i' - h_o R_L i_o$$

$$\Rightarrow A_i = \frac{i_o}{i_i} = \frac{h_f}{1 + h_o R_L} \quad (2.72)$$

Nếu $h_o R_L \ll 1 \Rightarrow A_i \approx h_f$

- Độ lợi điện thế: $A_v = \frac{v_o}{v_i} = \frac{-h_f i_i (R_L // \frac{1}{h_o})}{h_i i_i + h_r v_o} = \frac{h_f i_i (R_L // \frac{1}{h_o})}{h_i i_i - h_r h_f i_i (R_L // \frac{1}{h_o})}$

$$= \frac{-h_f R_L}{h_i + (h_i h_o - h_r h_f) R_L} \approx -\frac{h_f R_L}{h_i} \quad (2.73)$$

- Tổng trở vào: $Z_i = \frac{v_i}{i_i}$

$$v_i = h_i i_i + h_r v_o \quad \text{với } v_o = -R_L i_o = -R_L A_i i_i$$

$$\Rightarrow v_i = h_i i_i - h_r R_L A_i i_i = (h_i - h_r A_i) i_i$$

$$\text{Và } A_i = \frac{h_f}{1 + h_o R_L} \Rightarrow Z_i = h_i - \frac{h_f h_r R_L}{1 + h_o R_L} \quad (2.74)$$

Ta tìm lại được dạng quen thuộc $Z_i = h_i$ nếu số hạng thứ hai rất nhỏ so với số hạng thứ nhất

- Tổng trở ra Z_o

Là tỉ số của điện thế ngõ ra và dòng điện ngõ ra khi ngõ vào nối tắt ($v_s = 0$)

$$i_i = -\frac{h_r v_o}{R_s + h_i}$$

Mà $i_o = h_f i_i + h_o v_o \Rightarrow i_i = -\frac{h_f h_r v_o}{R_s + h_i} + h_o v_o$

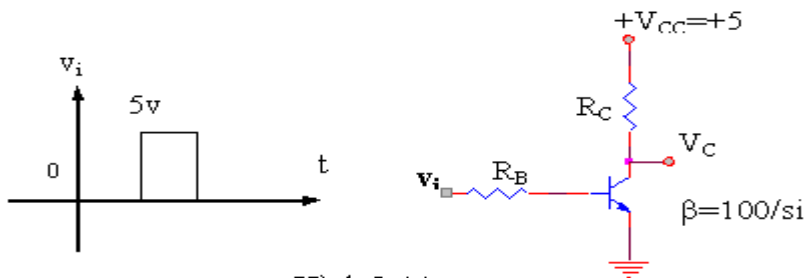
$$\Rightarrow Z_o = \frac{v_o}{v_i} = \frac{1}{h_o - \frac{h_f h_r}{h_i + R_s}} \quad (2.75)$$

Ta sẽ tìm lại được dạng quen thuộc $Z_o=1/h_o$ khi số hạng thứ hai (của mẫu số) không đáng kể so với số hạng thứ nhất.

BÀI TẬP CUỐI CHƯƠNG II

Bài 1: Hãy thiết kế một mạch phân cực dùng cầu chia điện thế với nguồn điện $V_{CC}=24V$, BJT sử dụng có $\beta=100/si$ và điều hành tại $I_{CQ}=4mA$, $V_{CEQ}=8v$. Chọn $V_E=1/8V_{CC}$. Dùng điện trở có giá trị tiêu chuẩn.

Bài 2: Thiết kế mạch đảo với thông số như hình 2.44. BJT dùng có $\beta=100/si$ và $I_{Csat}=8mA$. Hãy thiết kế với $I_B=120\%I_{Bmax}$ và dùng điện trở tiêu chuẩn.



Hình 2.44

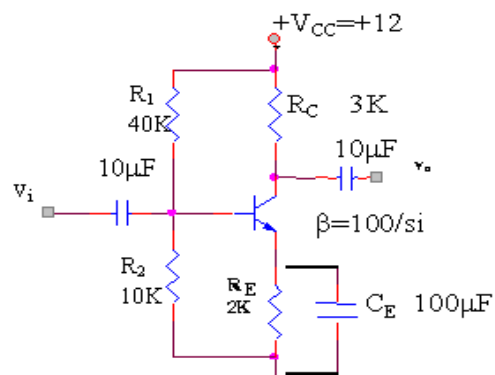
Bài 3: Trong mạch điện hình 2.45

- Xác định các trị phân cực I_B , I_C , V_E , V_{CE} .
- Vẽ mạch tương đương xoay chiều với tín hiệu nhỏ (không có C_E)
- Tính tổng trở vào Z_i và độ lợi điện thế

$$A_v = \frac{v_o}{v_i}$$

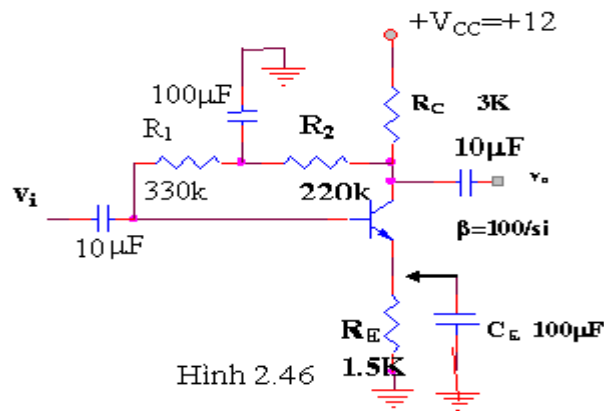
của mạch (không có C_E)

- Lập lại câu b, c khi mắc C_E vào mạch



Bài 4: Trong mạch điện hình 2.46

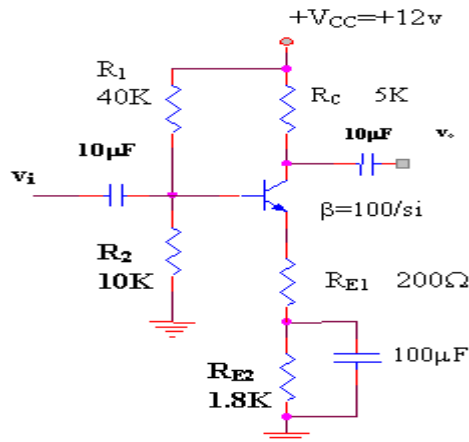
- Xác định trị phân cực I_C , V_C , V_E , V_{CE} .
- Vẽ mạch tương đương xoay chiều với tín hiệu nhỏ (không có C_E)
- Tính tổng trở vào Z_i và độ lợi điện thế $A_v = v_o/v_i$ của mạch (không có C_E)
- Lập lại câu b, c khi mắc C_E vào mạch.



Hình 2.46

Bài 5: Trong mạch điện hình 2.47

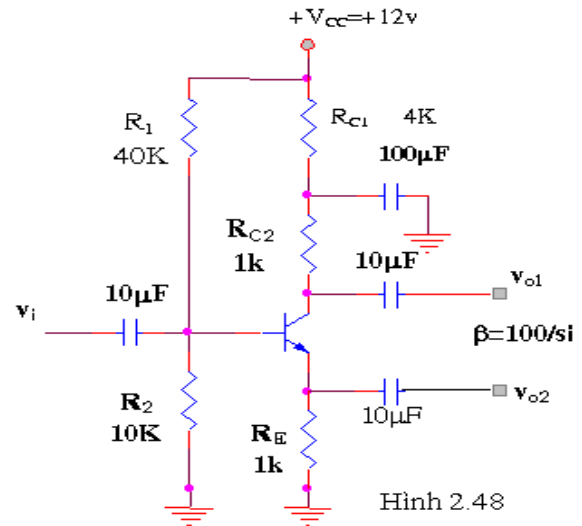
- Vẽ mạch tương đương xoay chiều với tín hiệu nhỏ
- Thiết lập công thức tính Z_i , A_v
- Áp dụng bằng số để tính Z_i và A_v



Hình 2.47

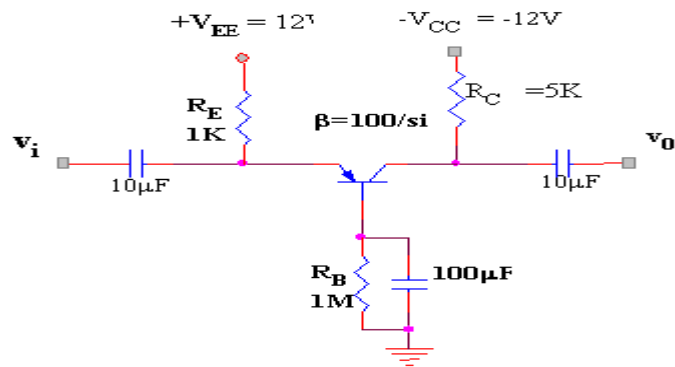
Bài 6: Trong mạch điện hình 2.48

- a. Xác định $A_{v1} = \frac{v_{o1}}{v_i}$
- b. Xác định $A_{v2} = \frac{v_{o2}}{v_i}$
- c. Nhận xét gì giữa v_{o1} và v_{o2}



Bài 7: Trong mạch điện hình 2.49

- a. Vẽ mạch tương đương xoay chiều với tín hiệu nhỏ
- b. Thiết lập công thức tính tổng trở vào Z_i và độ lợi điện thế A_v
- c. Áp dụng bằng số để tính Z_i và A_v .

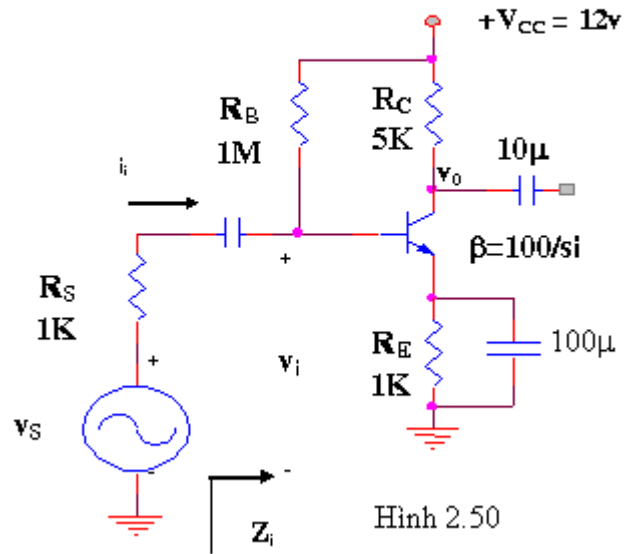


Bài 8: Trong mạch điện hình 2.50, Hãy xác định:

$$A_{v_s} = \frac{v_o}{v_s}$$

$$A_v = \frac{v_o}{v_i}$$

$$Z_i = \frac{v_i}{i_i}$$



Hình 2.50

Chương 3

MẠCH PHÂN CỰC VÀ KHUẾCH ĐẠI TÍN HIỆU NHỎ DÙNG FET

Ở FET, sự liên hệ giữa ngõ vào và ngõ ra không tuyến tính như ở BJT. Một sự khác biệt nữa là ở BJT người ta dùng sự biến thiên của dòng điện ngõ vào (I_B) làm công việc điều khiển, còn ở FET, việc điều khiển là sự biến thiên của điện thế ngõ vào V_{GS} .

Với FET các phương trình liên hệ dùng để phân giải mạch là:

$$I_G = 0A \text{ (dòng điện cực cổng)}$$

$$I_D = I_S \text{ (dòng điện cực phát = dòng điện cực nguồn).}$$

$$I_D = I_{DSS} \left[1 - \frac{V_{GS}}{V_{GS(off)}} \right]^2 \text{ đối với JFET và DE-MOSFET.}$$

$$I_D = k[V_{GS} - V_{GS(th)}]^2 \text{ đối với E-MOSFET}$$

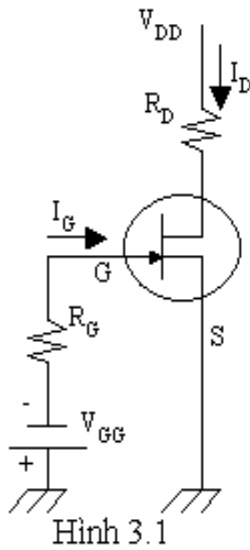
FET có thể được dùng như một linh kiện tuyến tính trong mạch khuếch đại hay như một linh kiện số trong mạch logic. E-MOSFET thông dụng trong mạch số hơn, đặc biệt là trong cấu trúc CMOS.

3.1 PHÂN CỰC JFET VÀ DE-MOSFET ĐIỀU HÀNH THEO KIỂU HIẾM:

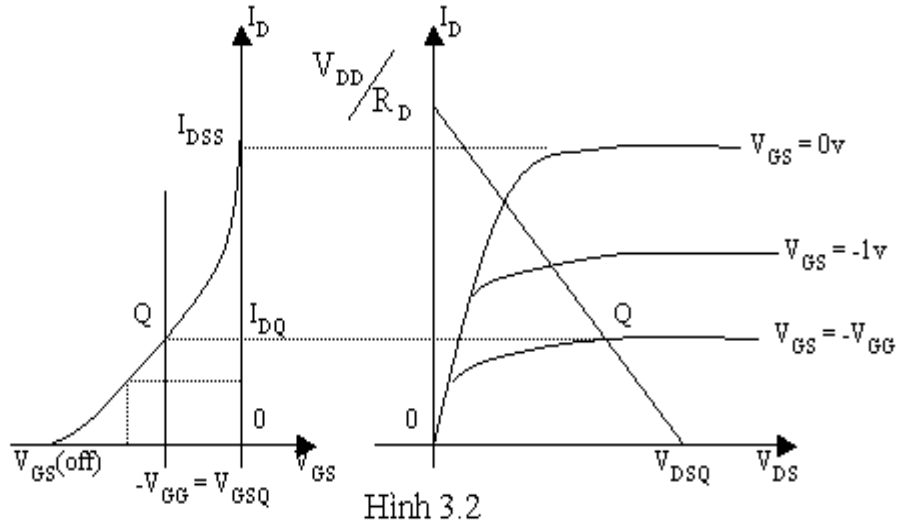
Vì khi điều hành theo kiểu hiếm, 2 loại FET này đều hoạt động ở điện thế cực thoát dương so với cực nguồn và điện thế cực cổng âm so với cực nguồn (thí dụ ở kênh N), nên có cùng cách phân cực. Để tiện việc phân giải, ở đây ta khảo sát trên JFET kênh N. Việc DE-MOSFET điều hành theo kiểu tăng (điện thế cực cổng dương so với điện thế cực nguồn) sẽ được phân tích ở phần sau của chương này.

3.1.1 Phân cực cố định:

Dạng mạch như hình 3.1



Hình 3.1



Hình 3.2

Ta có: $I_G = 0$; $V_{GS} = -R_G I_G - V_{GG}$

$$\Rightarrow R_G I_G = 0 \Rightarrow V_{GS} = -V_{GG} \quad (3.1)$$

Thay V_{GS} vào phương trình Schockley $I_D = I_{DSS} \left[1 - \frac{V_{GS}}{V_{GS(off)}} \right]^2$ ta xác định được dòng điện I_D .

Đường thẳng $V_{GS} = -V_{GG}$ được gọi là đường phân cực. Ta cũng có thể xác định được I_D từ đặc tuyến truyền. Điểm điều hành Q chính là giao điểm của đặc tuyến truyền với đường phân cực.

Từ mạch ngõ ra ta có:

$$V_{DS} = V_{DD} - R_D I_D \quad (3.2)$$

Đây là phương trình đường thẳng lấy điện. Ngoài ra:

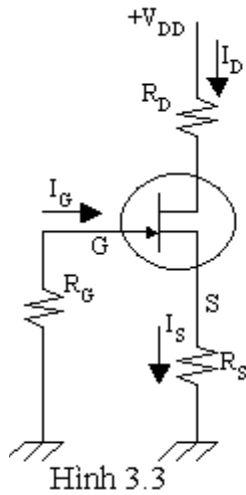
$$V_S = 0$$

$$V_D = V_{DS} = V_{DD} - R_D I_D$$

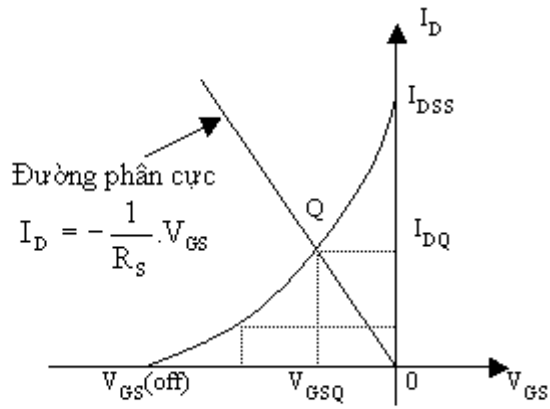
$$V_G = V_{GS} = -V_{GG}$$

3.1.2 Phân cực tự động:

Đây là dạng phân cực thông dụng nhất cho JFET. Trong kiểu phân cực này ta chỉ dùng một nguồn điện một chiều V_{DD} và có thêm một điện trở R_S mắc ở cực nguồn như hình 3.3



Hình 3.3



Hình 3.4

Vì $I_G = 0$ nên $V_G = 0$ và $I_D = I_S$

$$\Rightarrow V_{GS} = V_G - V_S = -R_S I_D \quad (3.3)$$

Đây là phương trình đường phân cực.

Trong trường hợp này V_{GS} là một hàm số của dòng điện thoát I_D và không cố định như trong mạch phân cực cố định.

- Thay V_{GS} vào phương trình schokley ta tìm được dòng điện thoát I_D .

$$I_D = I_{DSS} \left[1 - \frac{V_{GS}}{V_{GS(off)}} \right]^2 = I_{DSS} \left[1 + \frac{R_S I_D}{V_{GS(off)}} \right]^2 \quad (3.4)$$

- Dòng I_D cũng có thể được xác định bằng điểm điều hành Q. Đó là giao điểm của đường phân cực với đặc tuyến truyền.

Mạch ngõ ra ta có:

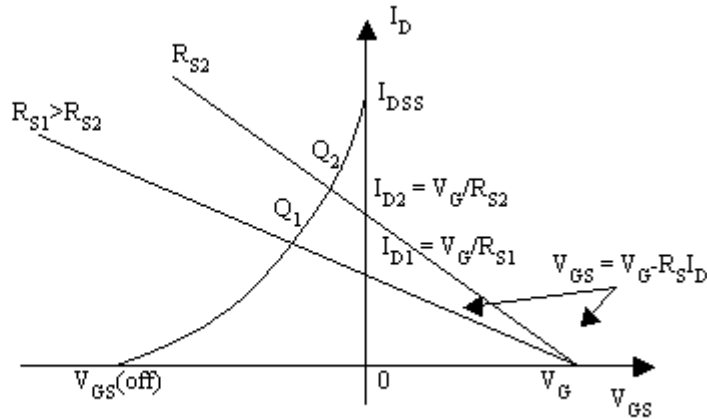
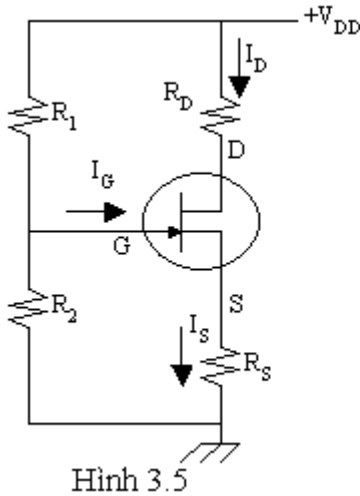
$$V_{DS} = V_{DD} - R_D I_D - R_S I_S = V_{DD} - (R_D + R_S) I_D \quad (3.5)$$

Đây là phương trình đường thẳng lấy điện.

Ngoài ra: $V_S = R_S I_D$; $V_G = 0$; $V_D = V_{DD} - R_D I_D$

3.1.3 Phân cực bằng cầu chia điện thế:

Dạng mạch như hình 3.5



Ta có: $V_{GS} = V_G - V_S$

$$\text{Do } I_G = 0 \text{ nên } V_G = V_{DD} \cdot \frac{R_2}{R_1 + R_2} \quad (3.6)$$

$$V_S = R_S I_S = R_S I_D$$

$$\Rightarrow V_{GS} = V_G - R_S I_D \quad (3.7)$$

Đây là phương trình đường phân cực.

Do JFET điều hành theo kiểu hiếm nên phải chọn R_1, R_2 và R_S sao cho V_{GS}

< 0 tức

$$V_G = \frac{R_2}{R_1 + R_2} \cdot V_{DD} < V_S = R_S I_D$$

I_{DQ} và V_{GSQ} chính là tọa độ giao điểm của đường phân cực và đặc tuyến truyền.

Ta thấy khi R_S tăng, đường phân cực nằm ngang hơn, tức V_{GS} âm hơn và dòng I_D nhỏ hơn. Từ điểm điều hành Q , ta xác định được V_{GSQ} và I_{DQ} . Mặt khác:

$$V_{DS} = V_{DD} - (R_D + R_S)I_D \quad (3.8)$$

$$V_D = V_{DD} - R_D I_D \quad (3.9)$$

$$V_S = R_S I_D \quad (3.10)$$

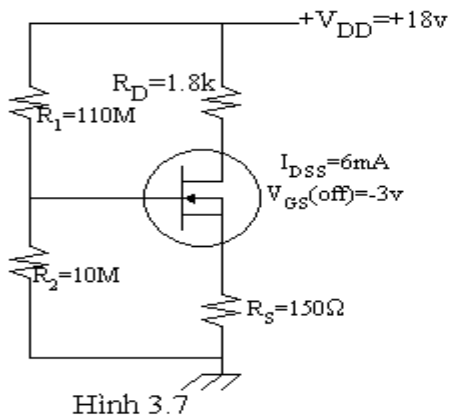
3.2 DE-MOSFET ĐIỀU HÀNH KIỂU TĂNG:

Ta xét ở DE-MOSFET kênh N.

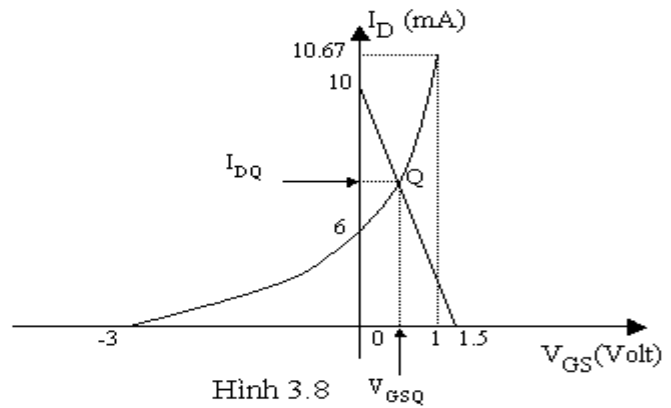
Để điều hành theo kiểu tăng, ta phải phân cực sao cho $V_{GS} > 0$ nên $I_D > I_{DSS}$, do đó ta phải chú ý đến dòng thoát tối đa I_{Dmax} mà DE-MOSFET có thể chịu đựng được.

3.2.1 Phân cực bằng cầu chia điện thế:

Đây là dạng mạch phân cực thông dụng nhất. Nên chú ý là do điều hành theo kiểu tăng nên không thể dùng cách phân cực tự động. Các điện trở R_1, R_2, R_S phải được chọn sao cho $V_G > V_S$ tức $V_{GS} > 0$. Thí dụ ta xem mạch phân cực hình 3.7.



Hình 3.7



Hình 3.8

- Đặc tuyến truyền được xác định bởi:

$$I_{DSS} = 6\text{mA}$$

$$V_{GS(\text{off})} = -3\text{V}$$

$$\text{Khi } V_{GS} = \frac{1}{2} V_{GS(\text{off})} = -1.5\text{V} \Rightarrow I_D = \frac{I_{DSS}}{4} = 1.5\text{mA}$$

$$\text{Khi } V_{GS} = 1\text{V} > 0 \text{ ta có } I_D = I_{DSS} \left[1 - \frac{V_{GS}}{V_{GS(\text{off})}} \right]^2 = 10.67\text{mA}$$

- Đường phân cực được xác định bởi:

$$\text{Với } V_G = \frac{R_2}{R_1 + R_2} \cdot V_{DD} = 1.5\text{V}$$

$$V_{GS} = V_G - R_S I_D$$

$$\text{Vậy } V_{GS(\text{off})} = 1.5\text{V} - I_D(\text{mA}) \cdot 0.15(\text{k}\Omega)$$

Từ đồ thị hình 3.8 ta suy ra:

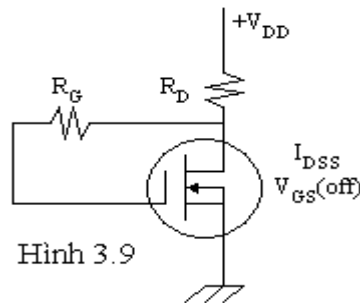
$$I_{DQ} = 7.6\text{mA}$$

$$V_{GSQ} = 0.35\text{V}$$

$$V_{DS} = V_{DD} - (R_S + R_D) I_D = 3.18\text{V}$$

3.2.2 Phân cực bằng mạch hồi tiếp điện thế:

Mạch cơ bản hình 3.9



Hình 3.9

- Đặc tuyến truyền giống như trên.

- Đường phân cực xác định bởi:

$$V_{GS} = V_{DS} = V_{DD} - R_D I_D \tag{3.11}$$

trùng với đường thẳng lấy điện.

Vẽ hai đặc tuyến này ta có thể xác định được I_{DQ} và V_{GSQ}

3.3 MẠCH PHÂN CỰC E-MOSFET:

Do E-MOSFET chỉ phân cực theo kiểu tăng ($V_{GS} > 0$ ở kênh N và $V_{GS} < 0$ ở kênh P), nên người ta thường dùng mạch phân cực bằng cầu chia điện thế hoặc hồi tiếp điện thế.

Ở E-MOSFET kênh N khi V_{GS} còn nhỏ hơn $V_{GS(th)}$ thì dòng thoát $I_D = 0$ mA, khi $V_{GS} > V_{GS(th)}$ thì I_D được xác định bởi:

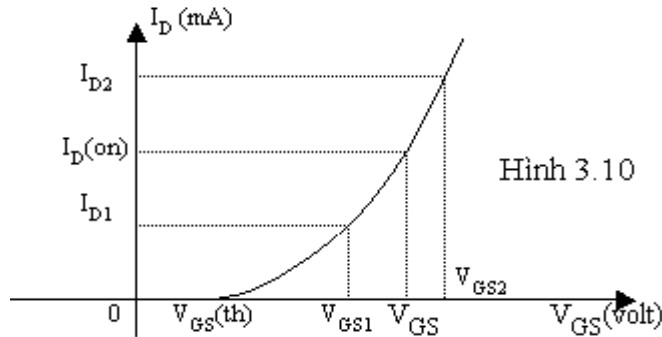
$$I_D = k[V_{GS} - V_{GS(th)}]^2$$

Hệ số k được xác định từ các thông số của nhà sản xuất. Thường nhà sản xuất cho biết $V_{GS(th)}$ và một dòng $I_{D(on)}$ tương ứng với một điện thế $V_{GS(on)}$.

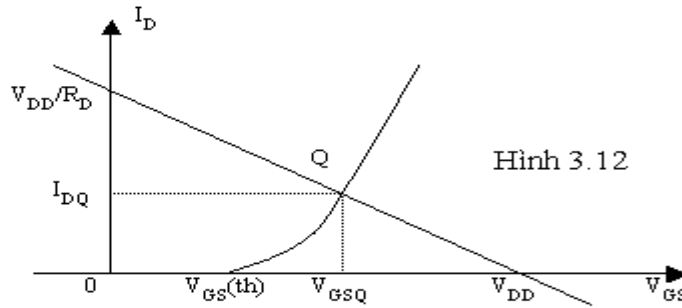
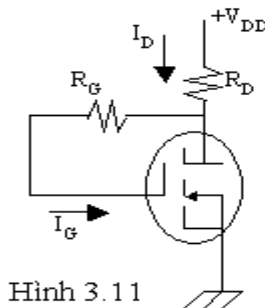
Suy ra:

$$k = \frac{I_{D(on)}}{[V_{GS(on)} - V_{GS(th)}]^2} \quad (3.12)$$

Để xác định và vẽ đặc tuyến truyền người ta xác định thêm 2 điểm: một điểm ứng với $V_{GS} < V_{GS(on)}$ và một điểm ứng với $V_{GS} > V_{GS(on)}$



3.3.1 Phân cực bằng hồi tiếp điện thế:



Vì $I_G = 0$ nên $V_D = V_G$ và $V_{GS} = V_{DS}$

$$V_{GS} = V_{DS} = V_{DD} - R_D I_D \quad (3.13)$$

Ta thấy đường phân cực trùng với đường thẳng lấy điện. Giao điểm của đường phân cực và đặc tuyến truyền là điểm điều hành Q.

3.3.2 Phân cực bằng cầu chia điện thế:

Mạch này thông dụng hơn và có dạng như hình 3.13

Để ý là: $\beta R_E = 288k > 10R_2 = 240k$ nên ta có thể áp dụng phương pháp tính gần đúng:

$$V_B = V_{DD} \cdot \frac{R_2}{R_1 + R_2} = 3.62v$$

$$\Rightarrow V_E = V_B - V_{BE} = 2.92v$$

$$I_E = \frac{V_E}{R_E} = 1.825mA = I_C = I_D = I_S$$

$$\text{từ đó } V_D = V_{DD} - R_D I_D = 10.07v$$

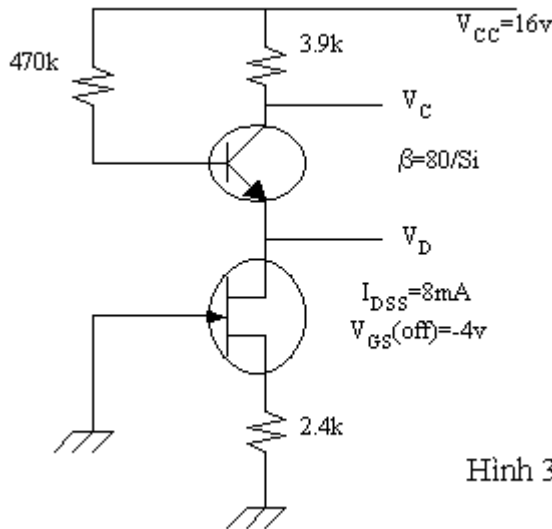
Ngoài ra do $I_G = 0$ nên $V_G = V_B = 3.62v$

$$V_C = V_S = V_G - V_{GS} = V_B - V_{GS}$$

$$\text{và } I_D = I_{DSS} \left[1 - \frac{V_{GS}}{V_{GS(off)}} \right]^2$$

Ta có thể giải phương trình trên để tìm V_{GS} . Đơn giản hơn ta dùng phương pháp đồ thị. Cách vẽ đặc tuyến truyền như ở phần trước. Từ đồ thị ta suy ra: $V_{GS} = -3.7v$. Từ đó:

$$V_C = V_B - V_{GS} = 7.32v$$



Hình 3.17

Người ta cũng có thể dùng FET như một nguồn dòng điện để ổn định phân cực cho BJT như ở hình 3.17. Sinh viên thử phân giải để xác định V_C , V_D của mạch.

3.5 THIẾT KẾ MẠCH PHÂN CỰC DÙNG FET:

Công việc thiết kế mạch phân cực dùng FET thật ra không chỉ giới hạn ở các điều kiện phân cực. Tùy theo nhu cầu, một số các điều kiện khác cũng phải được để ý tới, nhất là việc ổn định điểm tĩnh điều hành.

Từ các thông số của linh kiện và dạng mạch phân cực được lựa chọn, dùng các định luật Kirchoff, định luật Ohm... và phương trình Schockley hoặc đặc tuyến truyền, đường phân cực... để xác định các thông số chưa biết.

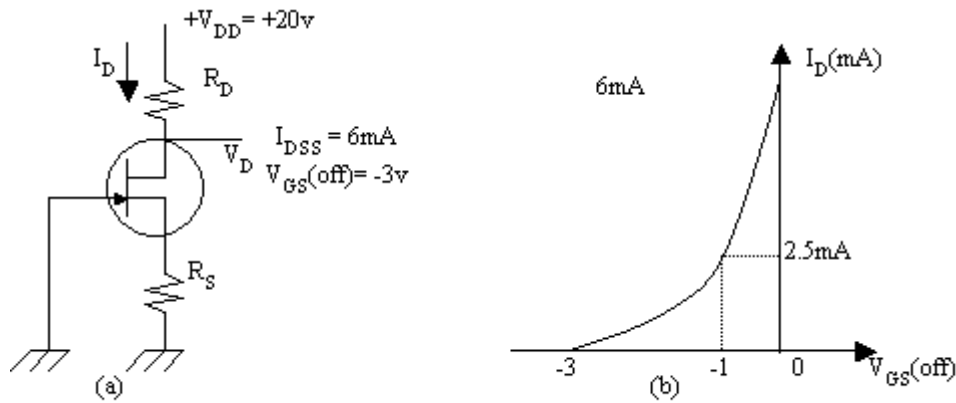
Tổng quát trong thực hành, để thiết kế một mạch phân cực dùng FET, người ta thường chọn điểm điều hành nằm trên đường hoạt động tĩnh. Trị số tốt nhất thường được chọn là $I_D = \frac{I_{DSS}}{2}$ hoặc $V_{GS} = \frac{V_{GS(off)}}{2}$. Ngoài ra, V_{DS} cũng không được vượt quá trị số tối đa mà FET có thể chịu đựng được.

Thí dụ: Trong mạch điện hình 3.18a, chọn $I_D = 2.5 \text{ mA}$, $V_D = 12 \text{ V}$. Dùng FET có $I_{DSS} = 6 \text{ mA}$, $V_{GS(off)} = -3 \text{ V}$. Xác định R_D và R_S .

Ta có: $R_D = \frac{V_{DD} - V_D}{I_D} = 3.2 \text{ k}\Omega$, chọn $R_D = 3.3 \text{ k}\Omega$ (trị tiêu chuẩn).

Từ đặc tuyến truyền \Rightarrow Khi $I_D = 2.5 \text{ mA}$ thì $V_{GS} = -1 \text{ V}$.

Vậy: $V_{GS} = -R_S I_D$ ($R_S = -V_{GS}/I_D = 0.4 \text{ k}\Omega$ (chọn $R_S = 390 \Omega$))

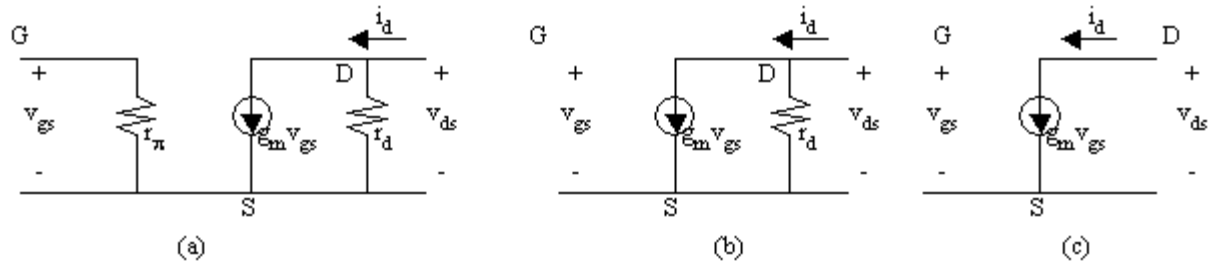


Hình 3.18

3.6 TÍNH KHUẾCH ĐẠI CỦA FET VÀ MẠCH TƯƠNG ĐƯƠNG XOAY CHIỀU TÍN HIỆU NHỎ:

Người ta cũng có thể dùng FET để khuếch đại tín hiệu nhỏ như ở BJT. JFET và DE-MOSFET khi điều hành theo kiểu hiếm có dạng mạch giống nhau. Điểm khác nhau chủ yếu ở JFET và DE-MOSFET là tổng trở vào của DE-MOSFET lớn hơn nhiều (sinh viên xem lại giáo trình linh kiện điện tử). Trong lúc đó ở BJT, sự thay đổi dòng điện ngõ ra (dòng cực thu) được điều khiển bằng dòng điện ngõ vào (dòng cực nền), thì ở FET, sự thay đổi dòng điện ngõ ra (dòng cực thoát) được điều khiển bằng một điện thế nhỏ ở ngõ vào (hiệu thế cổng nguồn V_{GS}). Ở BJT ta có độ lợi dòng điện β thì ở FET có độ truyền dẫn gm.

Với tín hiệu nhỏ, mạch tương đương xoay chiều của FET như hình 3.19a, trong đó r_{π} là tổng trở vào của FET.



Hình 3.19

Ở JFET, r_{π} khoảng hàng chục đến hàng trăm $M\Omega$, trong lúc ở MOSFET thường ở hàng trăm đến hàng ngàn $M\Omega$. Do đó, thực tế người ta có thể bỏ r_{π} trong mạch tương đương (hình 3.19b).

r_d là tổng trở ra của FET, được định nghĩa:

$$r_d = \left. \frac{\Delta V_{DS}}{\Delta I_D} \right|_{v_{gs}} \quad \text{tức tùy thuộc vào điểm điều hành, } r_d \text{ có thể thay đổi từ vài chục } k\Omega \text{ đến vài chục } M\Omega.$$

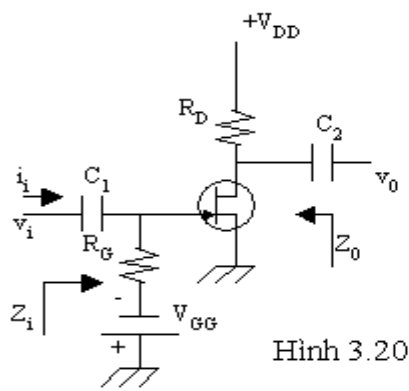
r_d và g_m thường được nhà sản xuất cho biết dưới dạng $r_d=1/y_{os}$; $g_m=y_{fs}$ ở một điểm điều hành nào đó.

Nếu trong mạch thiết kế, R_D (điện trở nối từ cực thoát lên nguồn) không lớn lắm (vài $k\Omega$), ta có thể bỏ r_d trong mạch tương đương (hình 3.19c).

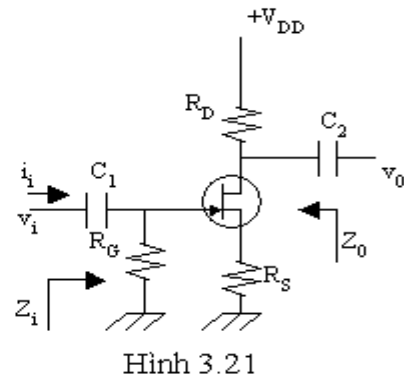
3.7 MẠCH KHUẾCH ĐẠI DÙNG JFET HOẶC DE-MOSFET ĐIỀU HÀNH THEO KIỂU HIẾM:

3.7.1 Mạch cực nguồn chung:

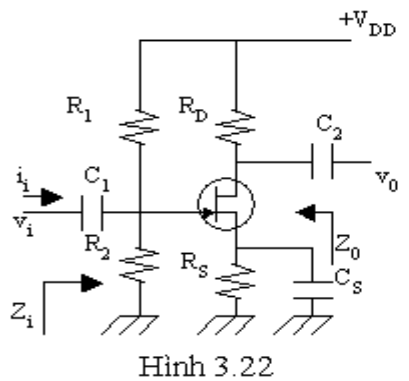
Có thể dùng mạch phân cực cố định (hình 3.20), mạch phân cực tự động (hình 3.21) hoặc mạch phân cực bằng cầu chia điện thế (hình 3.22). Mạch tương đương xoay chiều vẽ ở hình 3.23.



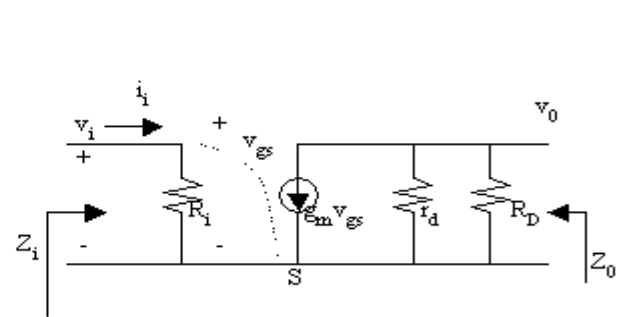
Hình 3.20



Hình 3.21



Hình 3.22



Hình 3.23

Trong đó $R_i=R_G$ ở hình 3.20 và 3.21; $R_i=R_1 //R_2$ ở hình 3.22. Phân giải mạch ta tìm được:

- Độ lợi điện thế: $A_v = \frac{v_0}{v_i} = -g_m (R_D // r_d)$ (3.15)

- Tổng trở vào: $Z_i = \frac{v_i}{i_i} = R_i$ (3.16)

- Tổng trở ra: $Z_o = r_d //R_D$ (3.17)

3.7.2 Độ lợi điện thế của mạch khuếch đại cực nguồn chung với điện trở R_S :

Giả sử ta xem mạch hình 3.24 với mạch tương đương hình 3.25.

Ta có: $i_0 = g_m v_{gs} + \frac{v_0 - v_s}{r_d} = g_m v_{gs} + \frac{-i_0 R_D - i_0 R_s}{r_d}$

Vì $v_{gs} = v_i - i_0 R_s$

Nên:

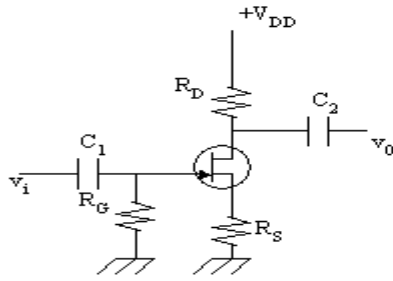
$$i_0 = g_m (v_i - i_0 R_s) + \frac{-i_0 R_D - i_0 R_s}{r_d}$$

$$\Rightarrow i_0 = \frac{g_m v_i}{1 + g_m R_s + \frac{R_D + R_s}{r_d}} = -\frac{v_0}{R_D}$$

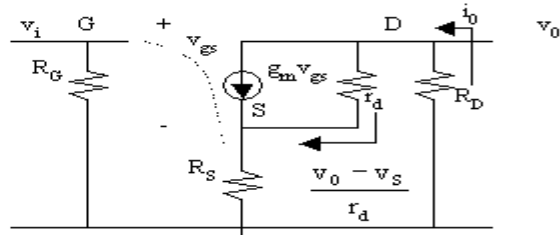
Suy ra: $A_v = \frac{v_0}{v_i} = -\frac{g_m R_D}{1 + g_m R_s + \frac{R_D + R_s}{r_d}}$

Nếu ta bỏ r_d trong mạch tương đương:

$$A_v = -\frac{g_m R_D}{1 + g_m R_s} \quad (3.18)$$



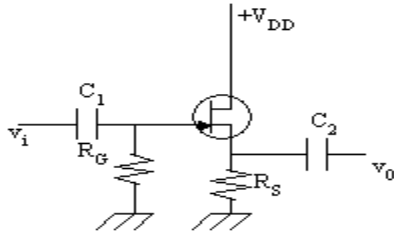
Hình 3.24



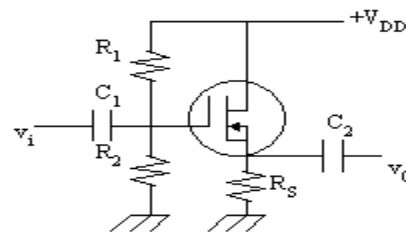
Hình 3.25

3.7.3 Mạch khuếch đại cực thoát chung hay theo nguồn (Common Drain or source follower)

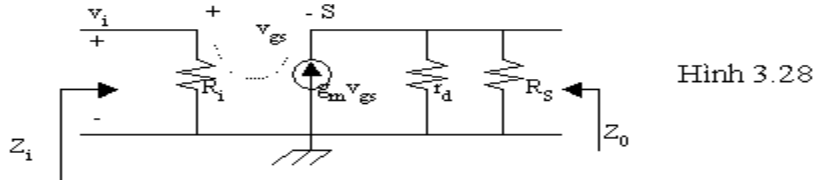
Người ta có thể dùng mạch phân cực tự động hoặc phân cực bằng cầu chia điện thế như hình 3.26 và hình 3.27



Hình 3.26



Hình 3.27



Hình 3.28

Mạch tương đương xoay chiều được vẽ ở hình 3.28. Trong đó:

$R_i = R_G$ trong hình 3.26 và $R_i = R_1 // R_2$ trong hình 3.27.

- Độ lợi điện thế:

Ta có: $v_0 = (g_m v_{gs})(R_S // r_d)$

$v_{gs} = v_i - v_0$

$$\Rightarrow A_v = \frac{v_0}{v_i} = \frac{g_m (R_S // r_d)}{1 + g_m (R_S // r_d)} < 1 \quad (3.19)$$

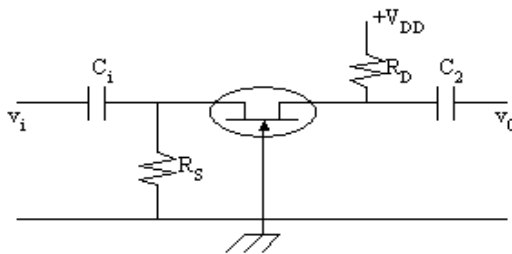
- Tổng trở vào $Z_i = R_i$ (3.20)

- Tổng trở ra: Ta thấy R_S song song với r_d và song song với nguồn dòng điện $g_m v_{gs}$. Nếu ta thay thế nguồn dòng điện này bằng một nguồn điện thế nối tiếp với điện trở $1/g_m$ và đặt nguồn điện thế này bằng 0 trong cách tính Z_0 , ta tìm được tổng trở ra của mạch:

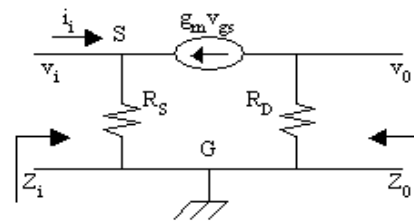
$$Z_0 = R_S // r_d // 1/g_m \quad (3.21)$$

3.7.4 Mạch khuếch đại cực cổng chung: (Common-gate circuit)

Mạch căn bản và mạch tương đương xoay chiều như hình 3.29a và 3.29b.



Hình 3.29a



Hình 3.29b

Từ mạch tương đương xoay chiều ta thấy:

$$\begin{aligned} v_{gs} &= -v_i \\ v_o &= -g_m v_{gs} R_D = g_m R_D v_i \\ \Rightarrow A_v &= \frac{v_o}{v_i} = g_m R_D \end{aligned} \quad (3.22)$$

Ngoài ra: $i_i = \frac{v_i}{R_s} - g_m v_{gs} = \frac{v_i}{R_s} + g_m v_i = v_i \left(g_m + \frac{1}{R_s} \right)$

$$\Rightarrow Z_i = \frac{v_i}{i_i} = \frac{R_s}{1 + g_m R_s} = R_s // \frac{1}{g_m} \quad (3.23)$$

Và $Z_o = R_D \quad (3.24)$

Nếu đưa r_d vào mạch tương đương thì:

$$A_v = g_m (R_D // r_d)$$

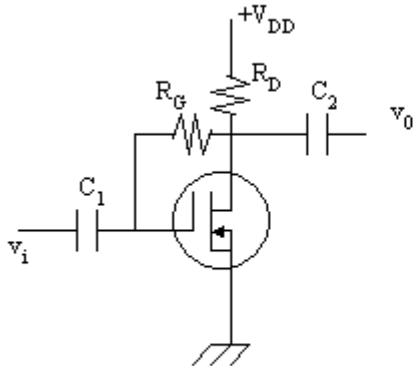
$$Z_i = R_s // \frac{1}{g_m}$$

$$Z_o = r_d // R_D$$

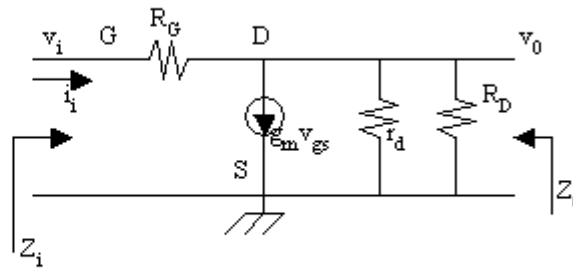
3.8 MẠCH KHUẾCH ĐẠI DÙNG E-MOSFET:

Do E-MOSFET chỉ điều hành theo kiểu tăng, nên thường được phân cực bằng cầu chia điện thế hoặc hồi tiếp điện thế.

Thí dụ: Ta xem mạch hình 3.30a có mạch tương đương xoay chiều hình 3.30b.



Hình 3.30a



Hình 3.30b

Độ lợi điện thế: $A_v = \frac{v_o}{v_i}$

Với $v_o = - \left[\frac{v_o - v_i}{R_G} + g_m v_{gs} \right] [r_d // R_D]$

Vì $v_i = v_{gs}$ nên: $A_v = \frac{v_o}{v_i} = \frac{(1 - g_m R_G)(r_d // R_D)}{R_G + R_D // r_d}$

$$\begin{aligned} &\text{Thông thường } g_m R_G \gg 1 \text{ nên } A_V = -g_m(R_G // r_d // R_D) \\ &\text{Nhưng } R_G \text{ thường rất lớn nên } A_V \approx -g_m(r_d // R_D) \end{aligned} \quad (3.25)$$

- Xác định giá trị của g_m :

g_m thường được nhà sản xuất cho biết ở một số điều kiện phân cực đặc biệt, hay có thể được tính từ điểm tĩnh điều hành. Hoặc g_m có thể được tính một cách gần đúng từ công thức: $g_m = 2k[V_{GS} - V_{GS(th)}]$

với k có trị số trung bình khoảng 0.3mA/V^2 .

- Tổng trở vào:

$$\begin{aligned} Z_i &= \frac{v_i}{i_i} \\ i_i &= \frac{v_i - v_0}{R_G} = \frac{v_i \left(1 - \frac{v_0}{v_i}\right)}{R_G} \\ \Rightarrow Z_i &= \frac{R_G}{1 - A_V} = \frac{R_G}{1 + g_m(R_D // r_d)} \end{aligned} \quad (3.26)$$

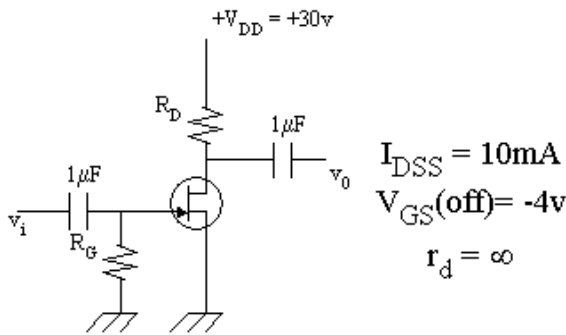
- Tổng trở ra:

$$Z_o = R_D // r_d // R_G \quad (3.27)$$

3.9 THIẾT KẾ MẠCH KHUẾCH ĐẠI DÙNG FET:

Vấn đề thiết kế mạch khuếch đại dùng FET ở đây giới hạn ở chỗ tìm các điều kiện phân cực, các trị số của linh kiện thụ động để có được độ lợi điện thế mong muốn.

Thí dụ: Thiết kế mạch khuếch đại phân cực tự động dùng JFET như hình 3.31 sao cho độ lợi điện thế bằng 10.



Hình 3.31

Vì mạch phân cực ở $V_{GS} = 0$ nên:

$$g_m = g_{m0} = -\frac{2I_{DSS}}{V_{GS(off)}} = 5\text{mA/V}$$

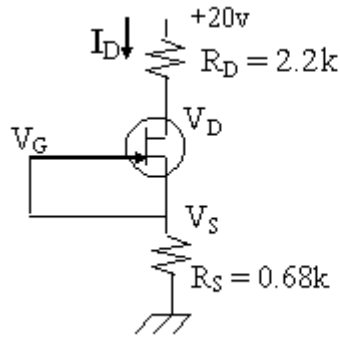
Và $A_V = \frac{v_o}{v_i} = -g_m R_D = -10$

$$\Rightarrow R_D = -\frac{A_V}{g_m} = 2\text{k}\Omega$$

R_G nên chọn khá lớn để không làm giảm tổng trở vào của mạch. Thí dụ ta có thể chọn $R_G = 10M\Omega$.

BÀI TẬP CUỐI CHƯƠNG III

Bài 1: Xác định I_D , V_{DS} , V_D và V_S của mạch hình 3.32

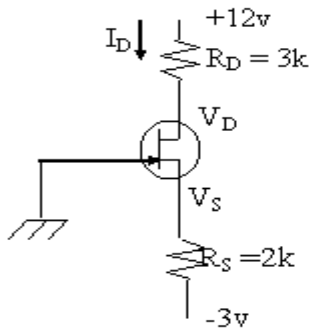


$$I_{DSS} = 4.5\text{mA}$$

$$V_{GS(\text{off})} = -5\text{v}$$

Hình 3.32

Bài 2: Ở mạch hình 3.33, cho $V_{DS} = 8\text{v}$. Xác định I_D , V_D , V_S , V_{GS} .

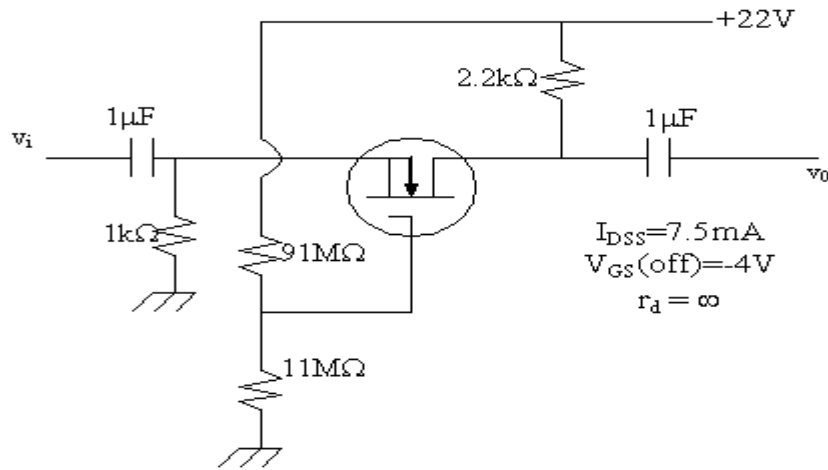


Hình 3.33

Bài 3: Hãy thiết kế một mạch phân cực tự động dùng JFET có $I_{DSS} = 8\text{mA}$; $V_{GS(\text{off})} = -6\text{v}$ và điểm điều hành Q ở $I_{DQ} = 4\text{mA}$ với nguồn cung cấp $V_{DD} = +14\text{v}$. Chọn $R_D = 3R_S$.

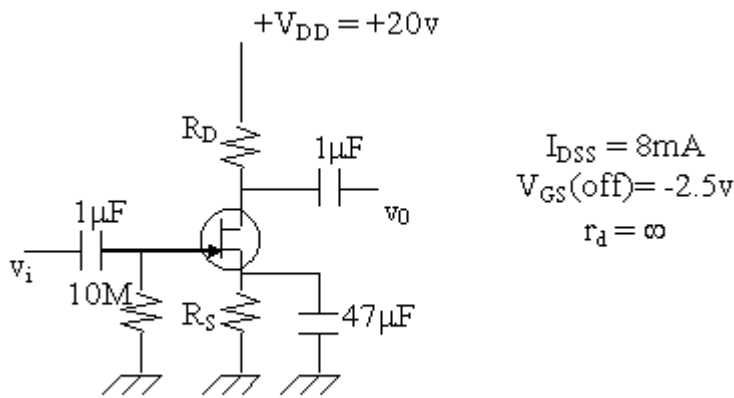
Bài 4: Thiết kế một mạch phân cực bằng cầu chia điện thế dùng DE-MOSFET với $I_{DSS} = 10\text{mA}$, $V_{GS(\text{off})} = -4\text{v}$ có điểm điều hành Q ở $I_{DQ} = 2.5\text{mA}$ và dùng nguồn cấp điện $V_{DD} = 24\text{v}$. Chọn $V_G = 4\text{v}$ và $R_D = 2.5R_S$ với $R_1 = 22M\Omega$.

Bài 5: Tính Z_i , Z_o và A_v của mạch điện hình 3.34



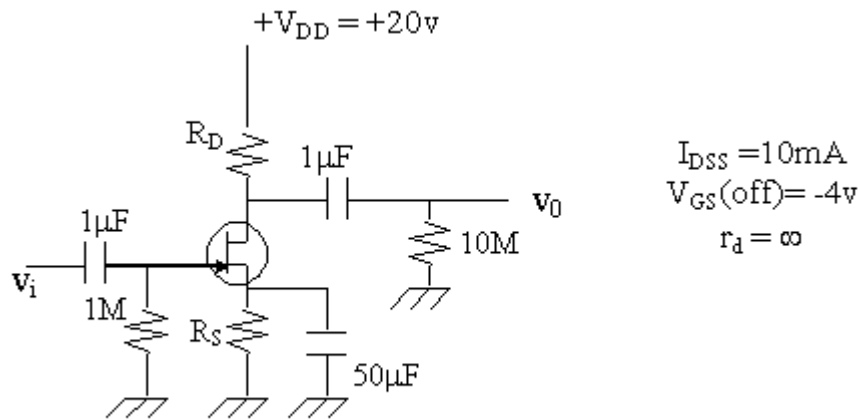
Hình 3.34

Bài 6: Xác định giá trị của R_D và R_S trong mạch điện hình 3.35 khi được phân cực ở $V_{GSQ} = 1/2V_{GS(off)}$ và $V_{DSQ} = 1/2V_{DD}$. Tính độ lợi điện thế trong trường hợp này.



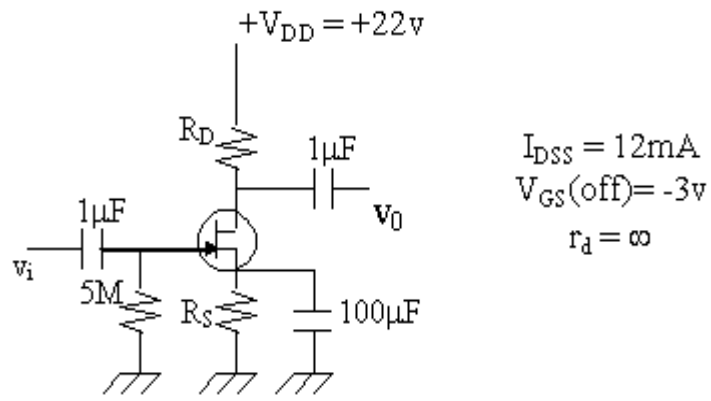
Hình 3.35

Bài 7: Thiết kế mạch khuếch đại dùng JFET có dạng như hình 3.36, sao cho độ lợi điện thế là 8. Để giới hạn bước thiết kế, cho V_{GSQ} gần trị số tối đa của gm, thí dụ như ở $V_{GS(off)}/4$.



Hình 3.36

Bài 8: Thiết kế mạch khuếch đại dùng JFET có dạng hình 3.37 sao cho độ lợi điện thế bằng 5. Chọn $V_{GSQ} = V_{GS(off)}/4$.



Hình 3.37

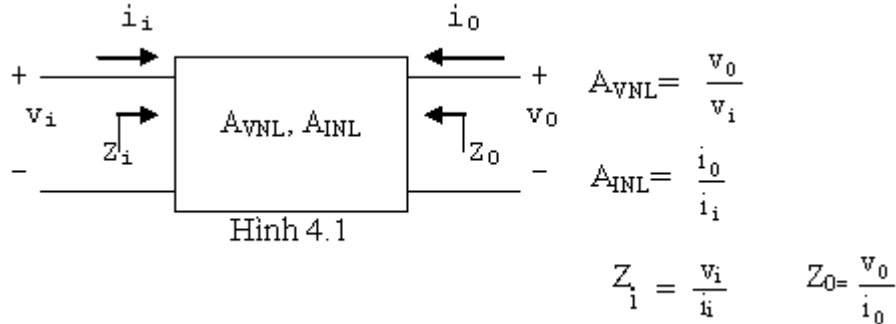
Chương 4

ẢNH HƯỞNG CỦA NỘI TRỞ NGUỒN TÍN HIỆU (R_S) VÀ TỔNG TRỞ TẢI (R_L) LÊN MẠCH KHUẾCH ĐẠI

Trong các chương trước, chúng ta đã phân tích và tính toán các thông số của mạch khuếch đại dùng BJT và FET khi không có tải và nguồn tín hiệu được xem như lý tưởng (không có nội trở). Thực tế, nguồn tín hiệu luôn có nội trở R_S và mạch có tải R_L . Nội trở R_S và tải R_L như vậy sẽ làm thay đổi các thông số của mạch như tổng trở vào, tổng trở ra, độ lợi điện thế và độ lợi dòng điện. Nội dung của chương này là khảo sát ảnh hưởng của R_S và R_L lên các thông số.

4.1 HỆ THỐNG 2 CỔNG (two-port systems)

Người ta thường xem BJT và FET như một hệ thống 2 cổng (hay tứ cực) như hình 4.1



Trong đó v_i , i_i , Z_i lần lượt là điện thế (tín hiệu), dòng điện và tổng trở của ngõ vào. v_o , i_o , Z_o là điện thế, dòng điện và điện trở của ngõ ra. A_{VNL} , A_{INL} là độ lợi điện thế và độ lợi dòng điện của hệ thống. Toàn bộ các thông số này được định nghĩa khi ngõ ra không mắc tải và không có điện trở nguồn R_S .

Áp dụng định lý Thevenin ở hai cực của ngõ ra, ta có:

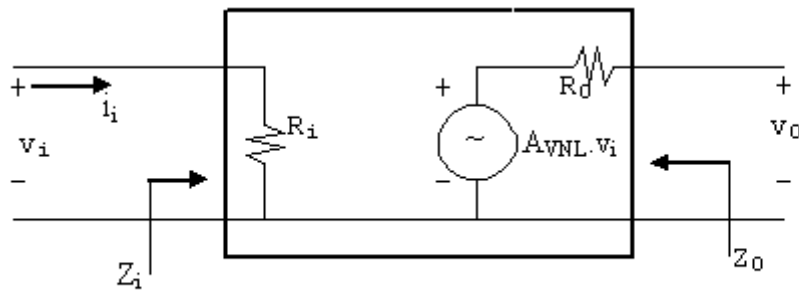
$$Z_{th} = Z_o = R_o$$

Nguồn điện thế Thevenin E_{th} là điện thế mạch hở giữa 2 đầu ngõ ra, đó là v_o . Vậy:

$$A_{VNL} = \frac{v_o}{v_i} \Rightarrow v_o = A_{VNL} \cdot v_i$$

Nên $E_{th} = A_{VNL} \cdot v_i$

Ta có thể dùng $R_i = Z_i = v_i / i_i$ để biểu diễn mạch ngõ vào và dùng nguồn Thevenin $E_{th} = A_{VNL} \cdot v_i$ và $Z_o = R_o$ để biểu diễn ngõ ra của hệ thống 2 cổng.



Hình 4.2

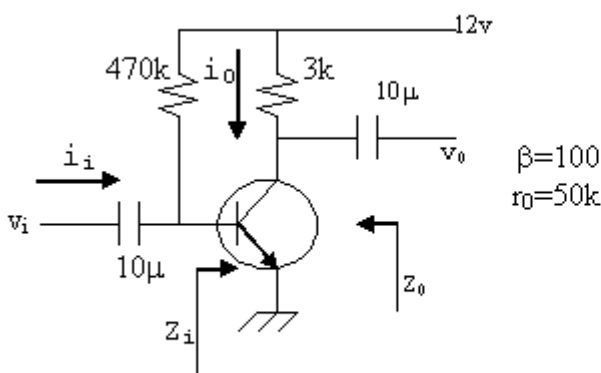
Để thử lại mạch tương đương này, ta thử tìm Z_0 và A_{VNL} . Để tìm Z_0 , ta nối tắt ngõ vào tức $v_i=0v$, từ đó $A_{VNL} \cdot v_i=0v$ và tương đương với mạch nối tắt, do đó $Z_0=R_0$ như đã định nghĩa phía trên. Sự vắng mặt của tải sẽ đưa đến $i_0=0$ và điện thế giảm qua R_0 là $V_{R0}=0$. Do đó ở ngõ ra hở chính bằng nguồn $A_{VNL} \cdot v_i$.

Thí dụ: Cho mạch phân cực cố định như hình 4.3. Hãy vẽ mạch tương đương 2 cổng.

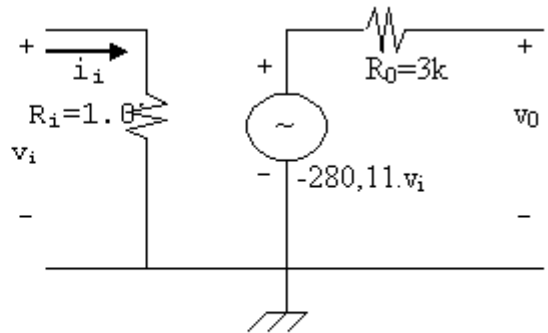
Giải:

Phân giải mạch này ta tìm được: $Z_i=1.07k\Omega$; $Z_0=3k\Omega$; $A_{VNL}=-280.11$ (xem lại chương 2)

Dùng các dữ kiện này ta vẽ lại mạch tương đương 2 cổng như hình 4.4.



Hình 4.3



Hình 4.4

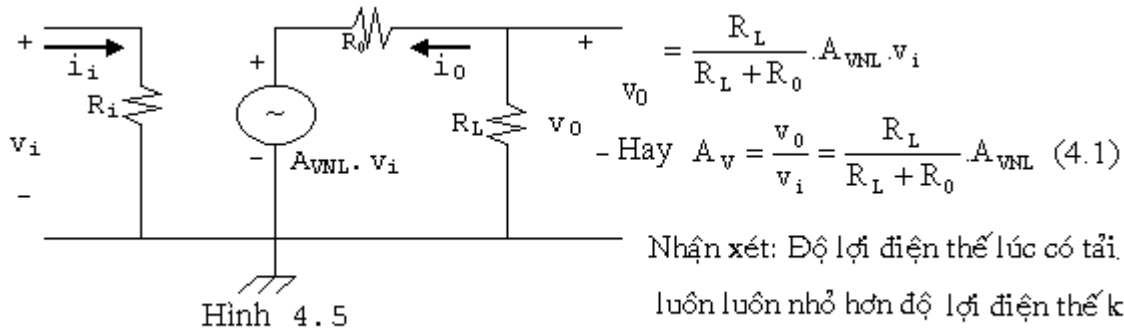
Dấu trừ trong nguồn điện thế phụ thuộc có nghĩa là nguồn điện thế thật sự ngược với nguồn điều khiển chỉ định trên hình vẽ. Nó cũng cho thấy độ lệch pha 180^0 giữa điện thế ngõ vào và ngõ ra.

Trong thí dụ trên, điện trở $R_C=3k\Omega$ được đưa vào để xác định độ lợi điện thế không tải. Sự phân tích trong chương này sẽ xem các điện trở phân cực là thành phần của độ lợi không tải, tải R_L sẽ được nối vào các cực của ngõ ra.

4.2 HIỆU ỨNG CỦA TỔNG TRỞ TẢI R_L

Phần này, ta xem ảnh hưởng của tổng trở tải R_L đối với kiểu mẫu 2 cổng. (xem hình 4.5)

Áp dụng công thức cầu chia điện thế ở mạch ngõ ra ta có:



Nhận xét: Độ lợi điện thế lúc có tải luôn luôn nhỏ hơn độ lợi điện thế khi không có tải.

Tuy R_i thay đổi tùy theo dạng mạch, nhưng dòng điện ngõ vào luôn luôn được xác định bởi:

$$i_i = \frac{v_i}{Z_i} = \frac{v_i}{R_i}$$

Dòng điện ngõ ra i_0 được xác định bởi:

$$i_0 = -\frac{v_0}{R_L}$$

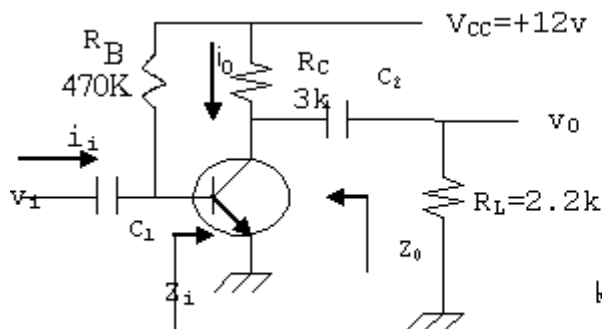
Do đó độ lợi dòng điện là:

$$A_i = \frac{i_0}{i_i} = \frac{-\frac{v_0}{R_L}}{\frac{v_i}{Z_i}} = -\frac{v_0}{v_i} \cdot \frac{Z_i}{R_L}$$

$$\text{Hay: } A_i = -A_v \cdot \frac{Z_i}{R_L} \quad (4.2)$$

Độ lợi dòng điện như vậy có thể tìm được từ độ lợi điện thế, tổng trở vào và điện trở tải.

Đường thẳng lấy điện động: (xoay chiều)

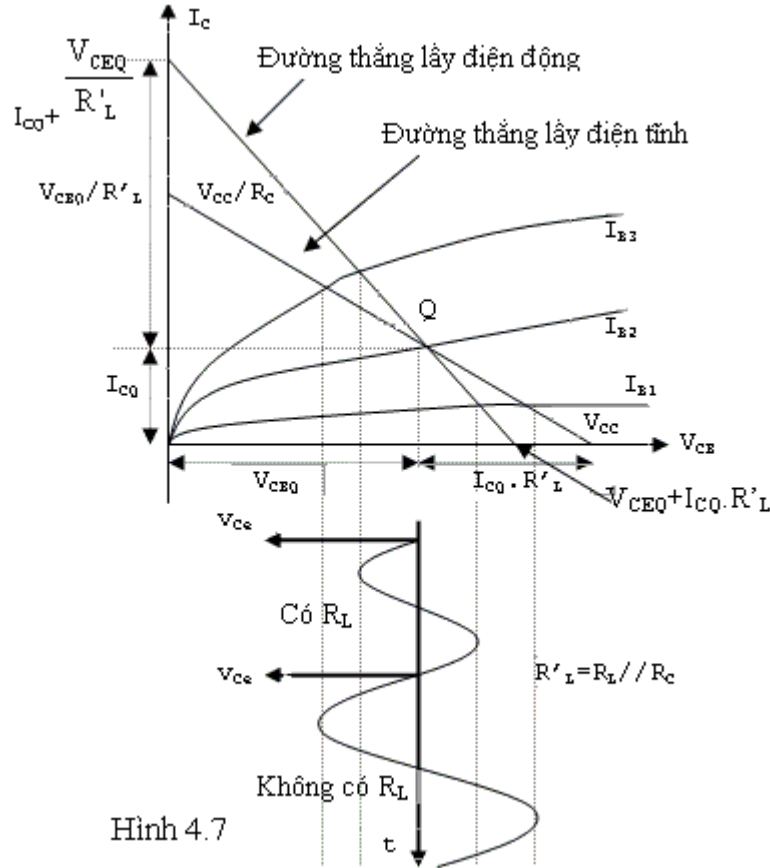


Hình 4.6

Ta xem mạch điện hình 4.6. Đường thẳng lấy điện tĩnh cùng đặc tuyến ngõ ra được vẽ ở hình 4.7. Điện trở tải R_L không tham gia vào đường thẳng lấy điện tĩnh vì nó được cô lập với mạch phân cực bởi tụ liên lạc C_2 . Khi phân tích với tín hiệu xoay chiều, tụ C_2

được xem như nối tắt và tải của mạch điện được xem là R_L và điện trở cực thu R_C mắc song song với nhau. Tác dụng của điện trở tải R_L làm cho đường thẳng lấy điện động có dốc đứng hơn dòng điện lấy điện tĩnh. Điểm chú ý quan trọng là cả 2 đường thẳng này đều qua cùng một điểm Q.

Khi chưa mắc tải R_L , nếu ta áp một tín hiệu nhỏ hình sin vào cực nền của transistor, dòng điện cực nền của transistor sẽ biến động từ I_{B1} đến I_{B3} nên điện thế ngõ ra V_{CE} cũng biến động như hình vẽ. Nếu ta mắc tải R_L vào, vì sự biến động của I_B vẫn không thay đổi nhưng độ dốc của đường thẳng lấy điện đã thay đổi (đứng hơn) nên tín hiệu ra V_{CE} nhỏ hơn.

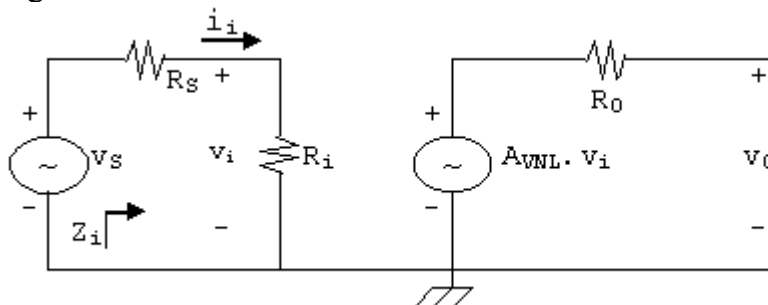


Hình 4.7

4.3 ẢNH HƯỞNG CỦA NỘI TRỞ NGUỒN R_S

Bây giờ ta quay lại ngõ vào của hệ thống 2 cổng và khảo sát ảnh hưởng của nội trở của nguồn tín hiệu lên độ lợi của mạch khuếch đại.

Hình 4.8 mô tả một nguồn tín hiệu V_S có nội trở R_S được áp vào ngõ vào của hệ thống 2 cổng căn bản.



Hình 4.8

Từ định nghĩa của Z_i và A_{VNL} ta thấy chúng không bị ảnh hưởng bởi nội trở R_S nhưng tổng trở ra có thể bị ảnh hưởng bởi R_S .

Từ hình 4.8, ta thấy tín hiệu v_i đưa vào hệ thống 2 cổng bây giờ là:

$$v_i = \frac{R_i}{R_S + R_i} \cdot v_S$$

Như vậy nếu nội trở nguồn R_S càng lớn thì độ lợi của mạch càng nhỏ (do tín hiệu vào v_i nhỏ).

Với hệ thống 2 cổng bên trên ta có:

$$v_0 = A_{VNL} \cdot v_i = A_{VNL} \cdot \frac{R_i}{R_i + R_S} \cdot v_S$$

Nên:

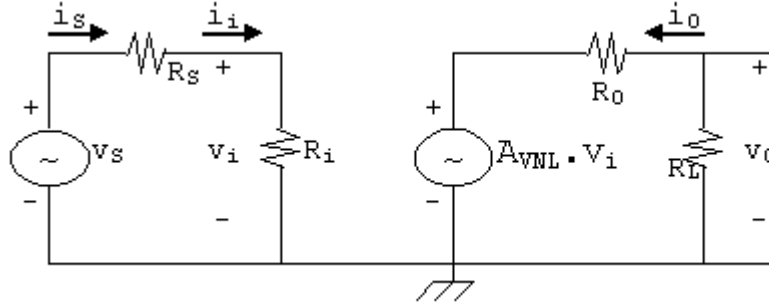
$$A_{vS} = \frac{v_0}{v_S} = \frac{R_i}{R_i + R_S} \cdot A_{VNL} \quad (4.3)$$

Dòng điện vào cũng giảm vì sự hiện diện của nội trở R_S

$$i_i = \frac{v_S}{R_S + R_i} \quad (4.4)$$

4.4 ẢNH HƯỞNG CHUNG CỦA R_S VÀ R_L :

Hình 4.9 là một nguồn tín hiệu với nội trở R_S và một tải R_L được mắc vào hệ thống 2 cổng với các thông số riêng $Z_i=R_i$, A_{VNL} , $Z_0=R_0$ như đã định nghĩa.



Hình 4.9

Ở ngõ vào ta có:

$$\text{Ở ngõ vào ta có: } v_i = \frac{R_i}{R_S + R_i} \cdot v_S \text{ hay } \frac{v_i}{v_S} = \frac{R_i}{R_S + R_i}$$

$$\text{Và ở ngõ ra: } v_0 = \frac{R_L}{R_L + R_0} \cdot A_{VNL} \cdot v_i$$

$$\text{Hay } A_v = \frac{v_0}{v_i} = \frac{R_L}{R_L + R_0} \cdot A_{VNL}$$

Độ lợi toàn mạch:

$$A_{vS} = \frac{v_0}{v_s} = \frac{v_0}{v_i} \cdot \frac{v_i}{v_s}$$

$$\Rightarrow A_{vS} = \frac{R_L}{R_L + R_0} \cdot \frac{R_i}{R_i + R_s} \cdot A_{vNL} \quad (4.5)$$

vì $i_i = \frac{v_i}{R_i}$ nên $A_i = \frac{i_o}{i_i} = \frac{-\frac{v_0}{R_L}}{\frac{v_i}{R_i}} = -\frac{v_0}{v_i} \cdot \frac{R_i}{R_L}$

$$\Rightarrow A_i = -A_v \cdot \frac{R_i}{R_r} \quad (4.6)$$

Ngoài ra:

$$i_s = \frac{v_s}{R_i + R_s} \Rightarrow A_{iS} = \frac{i_o}{i_s} = \frac{-\frac{v_0}{R_L}}{\frac{v_s}{R_i + R_s}} = \frac{-v_0}{v_s} \cdot \frac{R_s + R_i}{R_L}$$

$$\Rightarrow A_{iS} = -A_{vS} \cdot \frac{R_s + R_i}{R_L} \quad (4.7)$$

Vì $i_s = i_i$ nên $A_{iS} = A_i$ tức phương trình (4.6) và (4.7) cho cùng một kết quả.

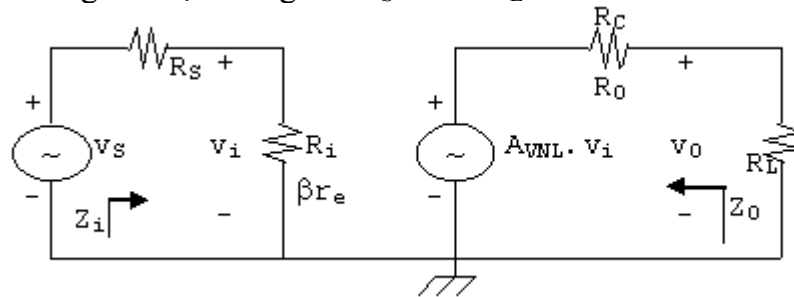
Phương trình (4.5) cho thấy cả hai R_s và R_L đều có tác dụng làm giảm độ khuếch đại.

4.5 MẠCH CỰC PHÁT CHUNG DÙNG BJT:

Trong phần này ta xét các dạng khác nhau của mạch khuếch đại cực phát chung dùng BJT với ảnh hưởng của R_s và R_L . Sự phân giải chi tiết sẽ không được đề cập đến do quá quen thuộc. Ở đây ta chỉ đưa ra các kết quả chính.

4.5.1 Mạch phân cực cố định:

Kiểu mạch phân cực cố định đã được xác định các chi tiết trong các phần trước. Mạch tương đương với nội trở nguồn R_s và tải R_L như hình 4.10.



Hình 4.10

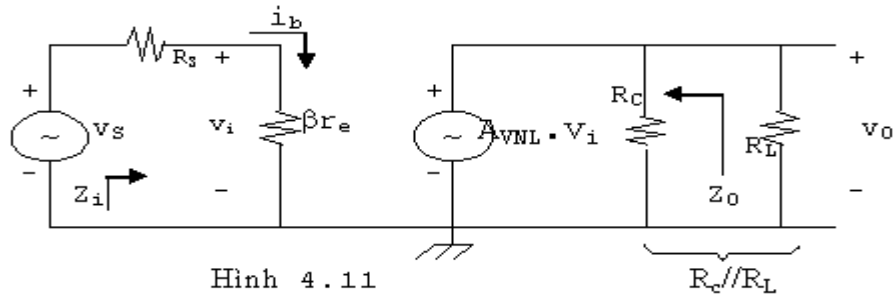
Ta có:

$$v_0 = \frac{R_L}{R_L + R_0} \cdot A_{VNL} \cdot v_i$$

$$\text{Vì } A_{VNL} = \frac{v_0}{v_i} = -\frac{R_C}{r_e} \text{ và } R_0 = R_C$$

$$\Rightarrow A_V = \frac{v_0}{v_i} = -\frac{R_L \cdot R_C}{R_L + R_C} \cdot \frac{1}{r_e} = -\frac{R_L // R_C}{r_e} \quad (4.8)$$

Với mạch tương đương kiểu mẫu r_e như hình 4.11 cho mạch phân cực cố định, ta phân giải và sẽ tìm được cùng kết quả.



Hình 4.11

Để tính A_{VS} , từ mạch tương 2 cổng ta có:

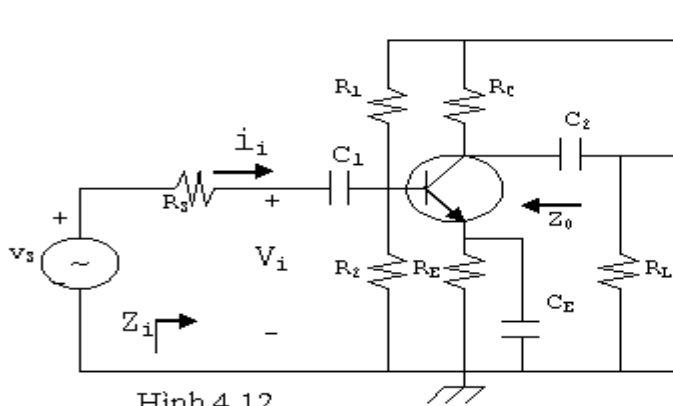
$$v_i = \frac{Z_i}{Z_i + R_s} \cdot v_s \quad \text{và} \quad \frac{v_i}{v_s} = \frac{Z_i}{Z_i + R_s}$$

$$\text{Vậy: } A_{VS} = \frac{v_0}{v_s} = \frac{v_0}{v_i} \cdot \frac{v_i}{v_s} = -\frac{Z_i}{Z_i + R_s} \cdot \frac{R_L // R_C}{r_e} \quad (4.9)$$

Ngoài ra: $Z_i = \beta r_e$, $Z_0 = R_C$

4.5.2 Mạch dùng cầu chia điện thế:

Với mạch dùng cầu chia điện thế (hình 4.12), tải R_L được nối ở cực thu.



Hình 4.12

Ở phần trước ta đã thấy:

$$Z_i = R' // \beta r_e$$

Trong đó: $R' = R_1 // R_2$

Và $Z_0 = R_C$.

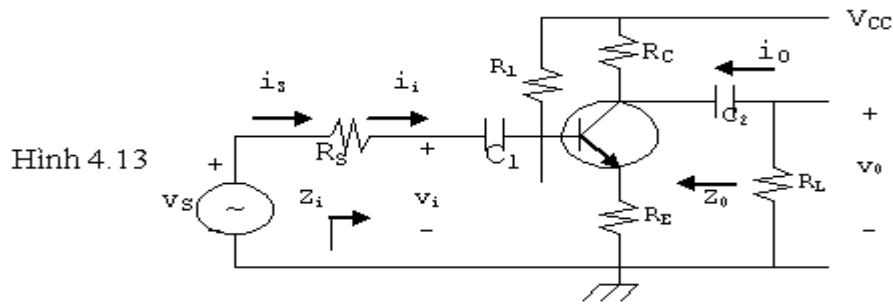
Độ lợi điện thế:

$$A_V = \frac{v_0}{v_i} = -\frac{R_C // R_L}{r_e} \quad (4.10)$$

$$A_{VS} = \frac{v_0}{v_s} = \frac{Z_i}{Z_i + R_s} \cdot A_V \quad (4.11)$$

4.5.3 Mạch cực phát chung không có tụ phân dòng:

Mạch điện như hình 4.13



Tổng trở vào:

$$Z_i \approx R_B // [\beta r_e + (\beta + 1)R_E]$$

Tổng trở ra:

$$Z_0 = R_C$$

Độ lợi điện thế:

$$A_v = \frac{v_o}{v_i} = -\frac{R_C // R_L}{R_E} \quad (4.12)$$

và:

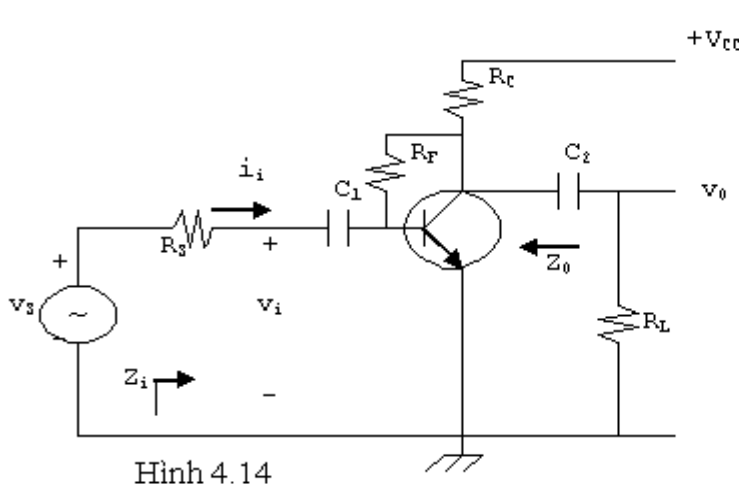
$$A_{vS} = \frac{v_o}{v_s} = \frac{Z_i}{Z_i + R_s} \cdot A_v \quad (4.13)$$

Và:

$$A_i = \frac{i_o}{i_i} = -A_v \cdot \frac{Z_i}{R_L} \quad (4.14)$$

4.5.4 Mạch hồi tiếp cực thu:

Dạng mạch như hình 4.14



Ta có:

$$A_v = \frac{v_o}{v_i} = -\frac{R_C // R_L}{r_e} \quad (4.15)$$

$$A_{vS} = \frac{v_o}{v_s} = \frac{Z_i}{R_s + Z_i} \cdot A_v \quad (4.16)$$

Tổng trở ra:

$$Z_0 \approx R_C // R_F$$

Tổng trở vào:

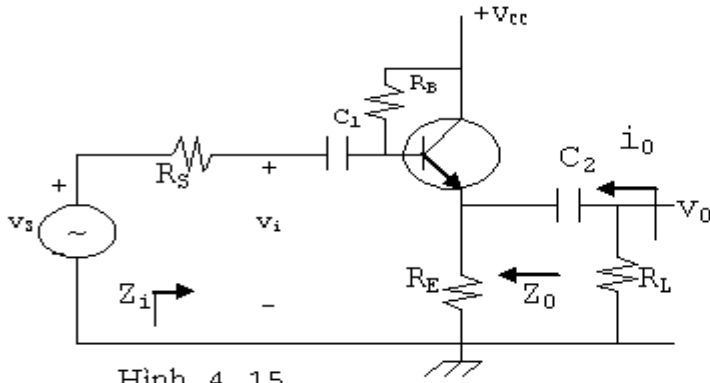
$$Z_i \approx \beta r_e // \frac{R_F}{|A_v|}$$

4.6 MẠCH CỰC THU CHUNG:

Mạch cực thu chung hay mạch emitter-follower với tải R_L và nội trở nguồn R_s như hình 4.15. Điểm quan trọng cần chú ý là ở mạch này Z_0 sẽ bị ảnh hưởng bởi R_s và Z_i bị

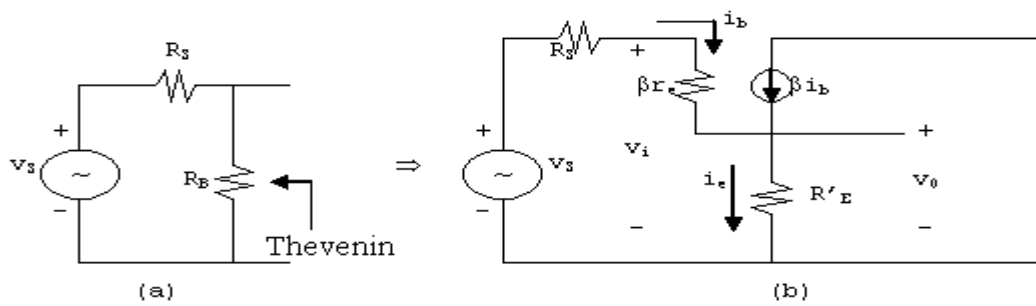
Chương 4: Ảnh hưởng của nội trở nguồn và tổng trở tải

ảnh hưởng bởi R_L . Do đó khi dùng mạch tương đương 2 cổng để phân giải ta phải tính lại Z_i và Z_0 và đưa các trị số mới này vào mạch tương đương 2 cổng (xem ở thí dụ).



Hình 4.15

Thông thường do $R_B \gg R_s$ nên ta có thể coi mạch tương đương Thevenin ở ngõ vào đơn giản như gồm nguồn v_s và R_s . Từ đó mạch tương đương với tín hiệu nhỏ như hình 4.16b.



Hình 4.16

Trong đó: $R'_E = R_E // R_L$; $i_e = (\beta + 1)i_b$

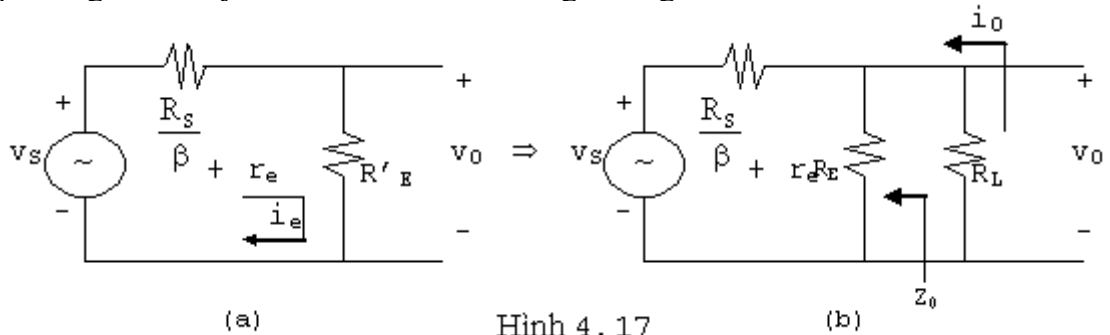
Từ mạch ngõ vào ta có:

$$v_s = (R_s + \beta r_e)i_b + (\beta + 1)R'_E i_b$$

$$\text{Hay } i_e = (\beta + 1)i_b = \frac{(\beta + 1)v_s}{R_s + \beta r_e + (\beta + 1)R'_E}$$

$$\text{Và } i_e = \frac{v_s}{R'_E + \frac{R_s + \beta r_e}{\beta + 1}} \approx \frac{v_s}{R'_E + r_e + \frac{R_s}{\beta}}$$

Từ phương trình này ta có thể vẽ mạch tương đương:



Hình 4.17

Từ đó ta có:

$$v_o = \frac{R'_E}{R'_E + \frac{R_S}{\beta} + r_e} \cdot v_s$$

Hay
$$A_{vs} = \frac{v_o}{v_s} = \frac{R'_E}{R'_E + \frac{R_S}{\beta} + r_e} = \frac{R_L // R_E}{R_L // R_E + \frac{R_S}{\beta} + r_e} \quad (4.17)$$

Để xác định Z_0 ta cho $v_S = 0$ và:

$$Z_0 = R_L // R_E // \left(\frac{R_S}{\beta} + r_e \right) \quad (4.18)$$

Để xác định Z_i ta chú ý:

$$Z_b = \beta r_e + R'_E (\beta + 1)$$

$$Z_i = R_B // Z_b$$

$$Z_i = R_B // [\beta(r_e + R_L // R_E)] \quad (4.19)$$

Khi không có tải, độ lợi điện thế là:

$$A_{vNL} \approx \frac{R_E}{R_E + r_e}$$

Và khi có tải:

$$A_v = \frac{v_o}{v_i} = \frac{R_E // R_L}{R_E // R_L + r_e} \quad (4.20)$$

Thí dụ: Cho mạch điện hình 4.18. Các thông số của mạch khi không có tải là: $Z_i=157.54 \text{ k}\Omega$

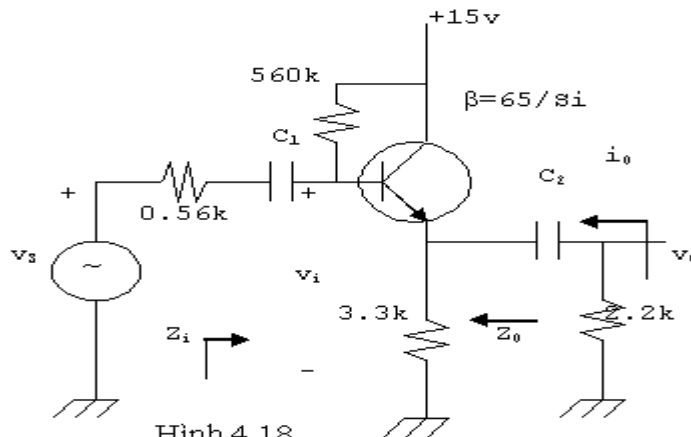
$Z_0=21.6 \text{ } (\text{không có } R_S)$

$A_{vNL}=0.993$ với $r_e=21.74\Omega$, $\beta=65$

Xác định: a/ Giá trị mới của Z_i và Z_0 khi có R_L và R_S .

b/ $A_v = \frac{v_o}{v_i}$ và $A_{vs} = \frac{v_o}{v_s}$ bằng cách dùng mạch 2 cổng.

c/ $A_i = i_o/i_i$.



Hình 4.18

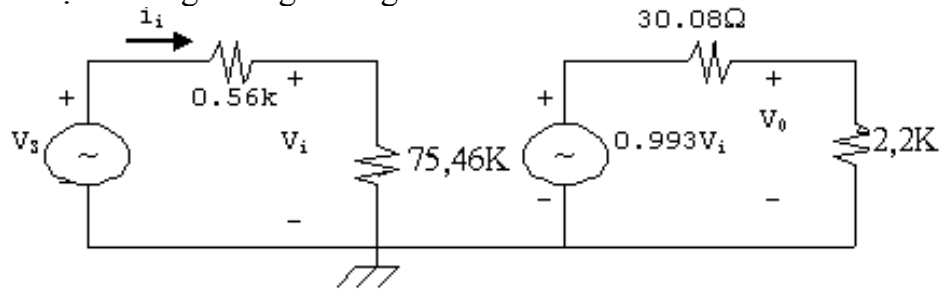
Giải

a/ Ta có tổng trở vào và tổng trở ra khi có R_S và R_L là:

$$Z_i = R_B // [\beta r_e + R_E // R_L] = 75.46k\Omega$$

$$Z_o = R_E // (R_S/\beta + r_e) = 30.08\Omega$$

b/ Ta có mạch tương đương 2 cổng:



Hình 4.19

$$V_i = \frac{Z_i V_s}{Z_i + R_s} = 0.993V_s$$

$$V_o = \frac{R_L}{R_L + R_o} \cdot A_{vNL} \cdot V_i \approx 0.98V_i$$

$$\Rightarrow A_{vs} = \frac{V_o}{V_s} = \frac{V_o}{V_i} \cdot \frac{V_i}{V_s} = (0.98)(0.993) = 0.973$$

c/

$$A_i = \frac{i_o}{i_i} = -A_v \cdot \frac{Z_i}{R_L} = -(0.98) \cdot \frac{75.46}{2.2} = -33.61$$

4.7 MẠCH CỰC NỀN CHUNG:

Mạch căn bản như hình 4.20

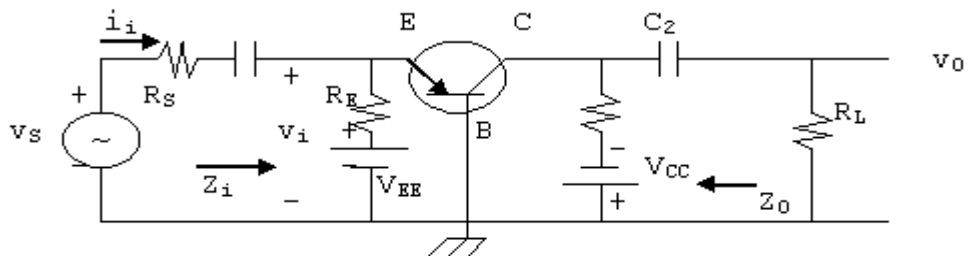
Tổng trở vào và tổng trở ra (Z_i và Z_o) cũng giống như trường hợp không tải. Độ lợi điện thế và dòng điện được xác định bởi:

$$A_v = \frac{V_o}{V_i} \approx \frac{R_c // R_L}{r_e} \quad (4.21)$$

$$A_{vs} = \frac{V_o}{V_s} = \frac{V_o}{V_i} \cdot \frac{V_i}{V_s} = \frac{V_o}{V_i} \cdot \frac{Z_i}{R_s + Z_i}$$

$$A_{NL} \approx 1$$

$$A_i = \frac{i_o}{i_i} = -A_v \cdot \frac{Z_i}{R_L} \quad (4.22)$$



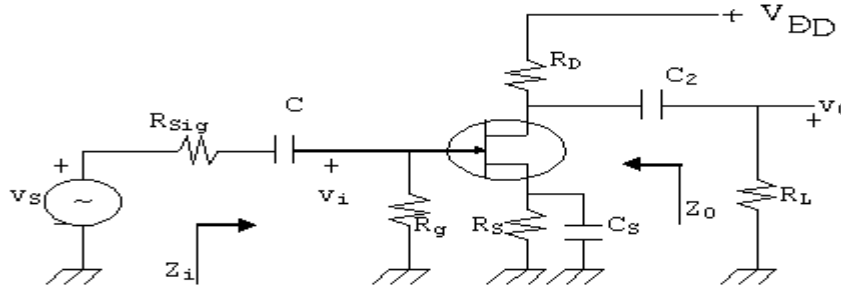
Hình 4.20

4.8 MẠCH DÙNG FET:

Ở FET, do cực cổng cách điện hẳn khỏi cực nguồn và cực thoát, nên trong mạch khuếch đại dùng FET tải R_L không ảnh hưởng đến tổng trở vào Z_i và nội trở nguồn R_{sig} không ảnh hưởng lên tổng trở ra Z_o .

4.8.1 Điện trở cực nguồn có tụ phân dòng:

Xem mạch khuếch đại dùng FET như hình 4.21. Tải R_L được xem như mắc song song với điện trở R_D trong mạch tương đương với tín hiệu nhỏ. Ta có các kết quả sau:



Hình 4.21

$$A_v = \frac{v_o}{v_i} = -g_m (R_D // R_L) \quad (4.23)$$

$$A_{vs} = \frac{v_o}{v_s} = \frac{v_o}{v_i} \cdot \frac{v_i}{v_s} = \frac{Z_i}{R_{sig} + Z_i} \cdot A_v$$

$$Z_i = R_g$$

$$Z_o = R_D // r_d \approx R_D$$

4.8.2 Điện trở cực nguồn không có tụ phân dòng:

Mạch căn bản như hình 4.21 nhưng không có tụ C_s . Ta có kết quả:

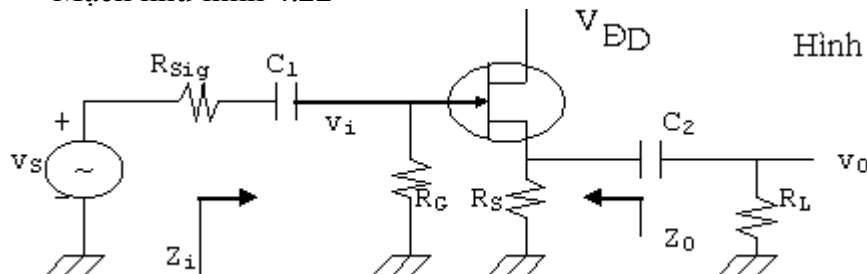
$$A_v = \frac{v_o}{v_i} = -\frac{g_m (R_D // R_L)}{1 + g_m R_s} \quad (4.24)$$

và $Z_i = R_g$

$$Z_o = R_D // r_d \approx R_D$$

4.8.3 Mạch cực thoát chung:

Mạch như hình 4.22



Hình 4.22

Tổng trở vào Z_i độc lập với R_L và được xác định bởi $Z_i = R_G$

Độ lợi điện thế khi có tải cũng giống như khi không có tải với R_S được thay bằng $R_S // R_L$

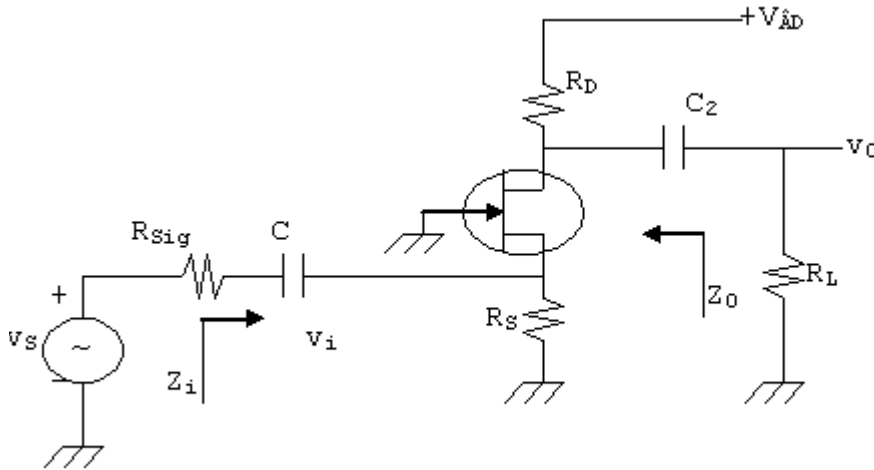
$$A_v = \frac{v_o}{v_i} = \frac{g_m (R_S // R_L)}{1 + g_m (R_S // R_L)} \quad (4.25)$$

Tổng trở ra được xác định bởi:

$$Z_o = R_S // \frac{1}{g_m} \quad (4.26)$$

4.8.4 Mạch cực công chung:

Dạng mạch như hình 4.23



Hình 4.23

Ta có các kết quả:

$$Z_i = \frac{R_S}{1 + g_m R_S}$$

Tổng trở vào:

Tổng trở ra: $Z_o = R_D$

Độ lợi điện thế khi có tải:

$$A_v = \frac{v_o}{v_i} = g_m (R_D // R_L) \quad (4.27)$$

BÀI TẬP CUỐI CHƯƠNG IV

Bài 1: Cho mạch điện như hình 4.24

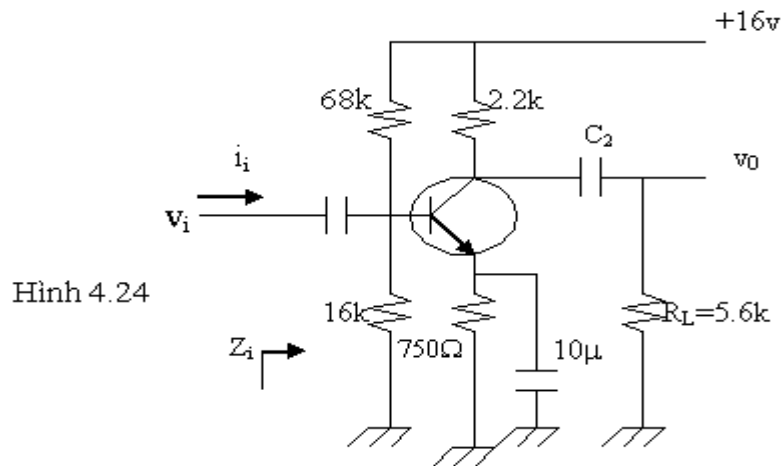
a/ Xác định A_{VNL} , Z_i , Z_o

b/ Vẽ mạch tương đương 2 cổng với các thông số tính ở câu a.

c/ Tính độ lợi điện thế $A_v = v_o/v_i$ bằng cách dùng kiểu mẫu 2 cổng.

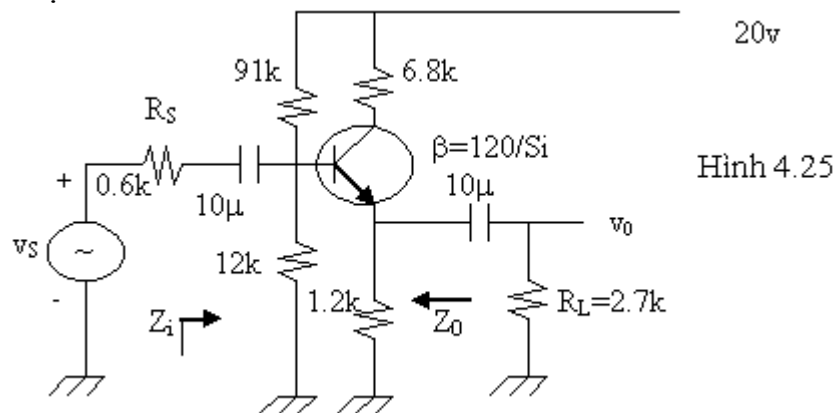
d/ Xác định độ lợi dòng điện $A_i = i_o/i_i$

e/ Xác định A_v , Z_i , Z_o bằng cách dùng kiểu mẫu r_e và so sánh kết quả với phần trên.



Hình 4.24

Bài 2: Cho mạch điện hình 4.25

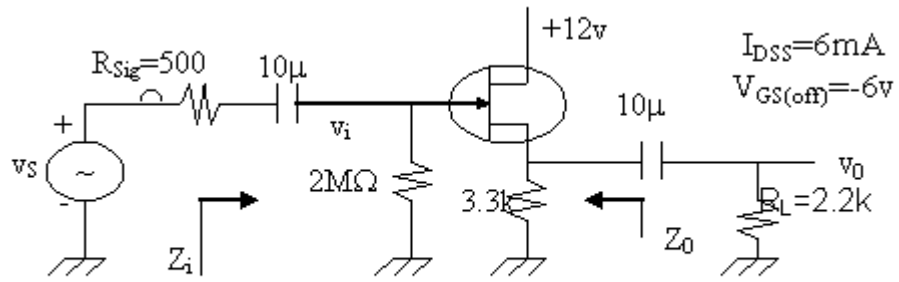


Hình 4.25

- Xác định A_{VNL} , Z_i , Z_0
- Vẽ mạch tương đương 2 cổng với các thông số được tính ở câu a.
- Xác định $A_V = v_0/v_i$ và $A_{VS} = v_0/v_S$.
- Thay $R_S = 1k$, xác định A_V và A_{VS} . Khi R_S tăng A_V và A_{VS} thay đổi như thế nào?
- Thay $R_S = 1k$, xác định A_{VNL} , Z_i , Z_0 . Các thông số này thay đổi ra sao khi R_S tăng.
- Thay $R_L = 5.6k$. Xác định A_V và A_{VS} . Khi R_L tăng A_V và A_{VS} thay đổi như thế nào? (R_S vẫn là $0.6k$).

Bài 3: Cho mạch điện hình 4.26

- Xác định A_{VNL} , Z_i , Z_0 .
- Vẽ mạch tương đương 2 cổng với các thông số tính được ở câu a.
- Xác định A_V và A_{VS} .
- Thay $R_L = 4.7k$. Tìm lại A_V , A_{VS} . Nhận xét?
- Thay $R_{Sig} = 1k$ (với $R_L = 4.7k$). tìm lại A_V và A_{VS} . Nhận xét?
- Thay $R_L = 4.7k$, $R_{Sig} = 1k$. Tìm lại Z_i , Z_0 . Nhận xét?



Hình 4.26

Chương 5

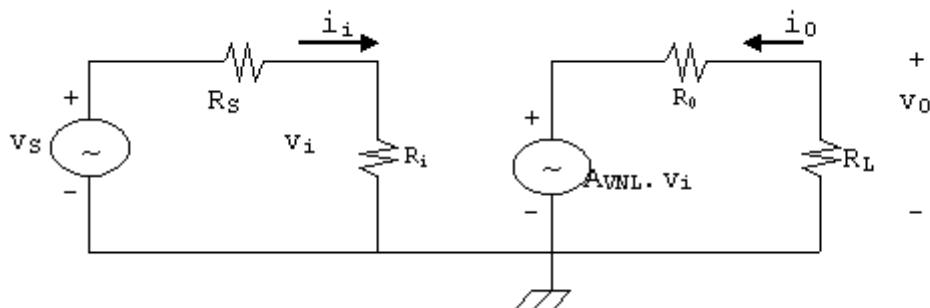
ĐÁP ỨNG TẦN SỐ CỦA BJT VÀ FET

Trong các chương 2, 3, 4 ta đã phân tích các mạch khuếch đại tín hiệu nhỏ dùng BJT và FET. Việc phân tích đó chỉ đúng trong một dải tần số nhất định, ở đó ta giả sử các tụ liên lạc ngõ vào, ngõ ra và phân dòng có dung kháng không đáng kể và được xem như nối tắt ở tần số của tín hiệu. Ngoài ra ở dải tần số đó ảnh hưởng của các điện dung liên cực trong BJT và FET không đáng kể. Dải tần số này thường được gọi là dải tần số giữa.

Trong chương này ta sẽ khảo sát ảnh hưởng của các tụ liên lạc, phân dòng (có điện dung lớn) ở tần số thấp và các tụ liên cực (có điện dung nhỏ) ở tần số cao lên các thông số của mạch khuếch đại. Trước khi đi vào chi tiết, ta cần biết qua một số khái niệm cần thiết như là một công cụ khảo sát.

5.1 DECIBEL:

Ta xem mạch tương đương 2 cổng hình 5.1



Hình 5.1

Công suất ngõ vào được định nghĩa: $P_i = v_i \cdot i_i$

Công suất ngõ ra được định nghĩa: $P_o = v_o \cdot i_o$

Tỉ số: $A_p = \frac{P_o}{P_i} = \frac{v_o}{v_i} \cdot \frac{i_o}{i_i} = A_v \cdot A_i$ được gọi là độ lợi công suất của mạch

Trong kỹ nghệ người ta thường đưa ra một đơn vị là decibel (dB) để diễn tả độ lợi công suất.

Đơn vị căn bản ban đầu là Bel và được định nghĩa:

$$A_p(\text{Bel}) = \text{Log}_{10} \frac{P_o}{P_i} \quad (5.1)$$

Decibel là một ước số của Bel và cho bởi:

$$A_p(\text{dB}) = 10\text{Log}_{10} \frac{P_o}{P_i} \quad (5.2)$$

Vậy $10\text{dB}=1\text{Bel}$

$$\text{Và } A_p(\text{dB}) = 10\text{Log}_{10} \frac{\frac{v_o^2}{R_L}}{\frac{v_i^2}{R_i}} = 10\text{Log}_{10} \frac{v_o^2}{v_i^2} \cdot \frac{R_i}{R_L}$$

$$= 20\text{Log} \frac{v_o}{v_i} + 10\text{Log} \frac{R_i}{R_L}$$

Khi $R_i=R_L$ (có điều hợp tổng trở) công thức trên trở thành:

$$A_p(\text{dB})=20\text{Log}A_V = A_V(\text{dB}) \quad (5.3)$$

$$\text{Ngoài ra: } A_p(\text{dB}) = 10\text{Log} \frac{P_o}{P_i} = 10\text{Log} \frac{R_L i_o^2}{R_i i_i^2}$$

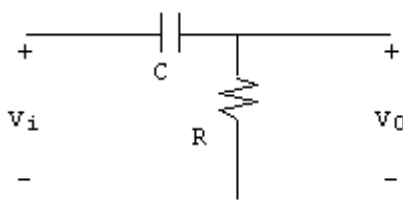
$$= 20\text{Log} \frac{i_o}{i_i} + 10\text{Log} \frac{R_L}{R_i}$$

Khi $R_i=R_L$ ta có:

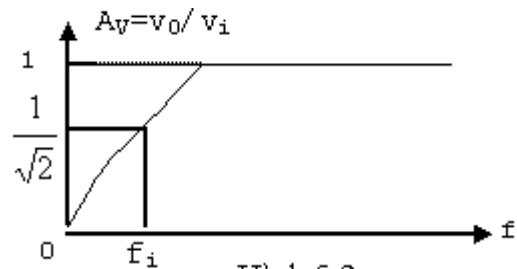
$$A_p(\text{dB})= 20\text{Log}A_i \quad (5.4)$$

5.2 MẠCH LỌC THƯỢNG THÔNG R.C:

Dạng mạch căn bản như hình 5.2



Hình 5.2



Hình 5.3

- Ở tần số rất cao, ta có: $X_c = \frac{1}{2\pi fC} \approx 0\Omega$

Tụ C được xem như nối tắt (short-circuit), kết quả là: $v_o \approx v_i$

- Ở tần số $f=0$, $X_c = \frac{1}{2\pi fC} = \infty$, tụ C tương đương với mạch hở và $v_o=0$.

- Ở khoảng giữa 2 tần số này, độ lợi điện thế $A_V=v_o/v_i$ thay đổi như hình 5.3. Khi tần số tăng, dung kháng của tụ C giảm và tín hiệu ở ngõ ra v_o lớn dần. Điện thế ngõ vào và ngõ ra liên hệ với nhau bằng công thức:

$$v_o = \frac{R \cdot v_i}{R + X_c}$$

Suất của v_o được xác định bởi: $|v_o| = \frac{R \cdot v_i}{\sqrt{R^2 + X_c^2}}$

Đặc biệt khi $X_c=R \Rightarrow |v_o| = \frac{1}{\sqrt{2}} \cdot v_i$

Và: $|A_v| = \frac{v_o}{v_i} = \frac{1}{\sqrt{2}} = 0.707$

Tần số mà tại đó X_c bằng R , tức $v_o = \frac{1}{\sqrt{2}} v_i$ được gọi là tần số cắt f_i .

Vậy: $X_c = \frac{1}{2\pi f_i \cdot C} = R \Rightarrow f_i = \frac{1}{2\pi RC}$ (5.5)

$$A_v(\text{dB}) = 20\text{Log}A_v = 20\text{Log}\frac{1}{\sqrt{2}} = -3\text{dB}$$

Tại $A_v=1 \Rightarrow v_o=v_i$ (trị tối đa) $A_v(\text{dB})=20\text{Log}1=0\text{dB}$

Vậy tần số cắt là tần số tại đó độ lợi giảm đi lần hay giảm $\frac{1}{\sqrt{2}}$ đi 3dB. Nếu phương trình độ lợi được viết dưới dạng số phức:

$$A_v = \frac{v_o}{v_i} = \frac{R}{R - jX_c} = \frac{1}{1 - j\frac{X_c}{R}} = \frac{1}{1 - j\frac{1}{2\pi f \cdot R \cdot C}}$$

Tần số cắt tại đó A_v giảm đi $\frac{1}{\sqrt{2}}$ lần tức:

$$\frac{1}{2\pi f \cdot R \cdot C} = 1 \Rightarrow f_i = \frac{1}{2\pi R \cdot C}$$

A_v có thể được viết lại:

$$A_v = \frac{1}{1 - j\left(\frac{f_i}{f}\right)} = \frac{1}{\sqrt{1^2 + \left(\frac{f_i}{f}\right)^2}} \angle \text{tg}^{-1}\left(\frac{f_i}{f}\right)$$

Tại $f=f_i \Rightarrow |A_v| = \frac{1}{\sqrt{2}} = 0.707$ tức -3dB

Vậy $A_v(\text{dB}) = 20\text{Log}\frac{1}{\sqrt{1 + \left(\frac{f_i}{f}\right)^2}} = -10\text{Log}\left[1 + \left(\frac{f_i}{f}\right)^2\right]$

Khi $f \ll f_i$, phương trình trên có thể viết gần đúng:

$$A_v(\text{dB}) \approx -10\text{Log}\left(\frac{f_i}{f}\right)^2$$

$$A_v(\text{dB}) = -20\text{Log}\left(\frac{f_i}{f}\right) \quad (5.6)$$

Với công thức gần đúng này ta thấy:

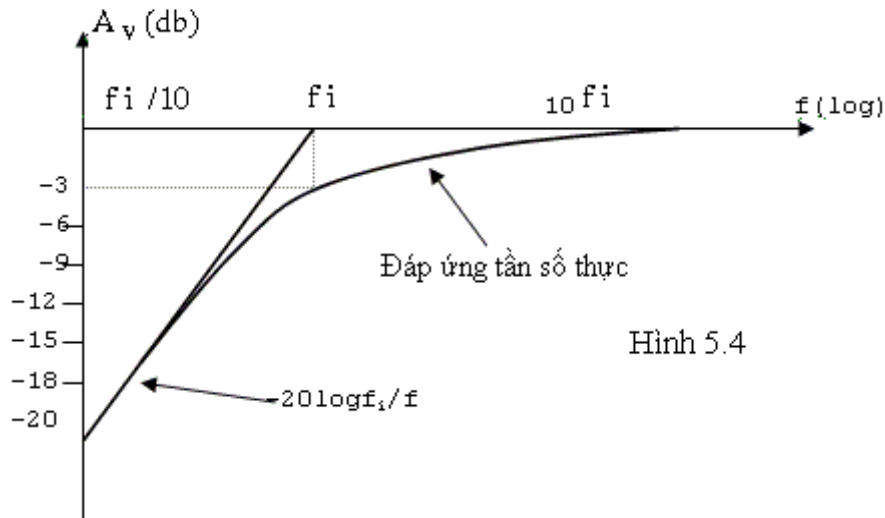
$$\text{Tại } f=f_i \Rightarrow A_v=0\text{dB}$$

$$f = \frac{1}{2}f_i \Rightarrow A_v = -6\text{dB}$$

$$f = \frac{1}{4}f_i \Rightarrow A_v = -12\text{dB}$$

$$f = \frac{1}{10}f_i \Rightarrow A_v = -20\text{dB}$$

Mạch lọc nêu trên có độ lợi giảm đi 20dB khi tần số giảm đi 10 lần hay độ lợi giảm 6dB khi tần số giảm phân nửa được gọi là mạch lọc 6dB/octave hay 20dB/decade



Hình 5.4

Ta biết: $A_v(\text{dB}) = 20 \log A_v = 20 \log \frac{v_0}{v_i}$ hay $\frac{A_v(\text{dB})}{20} = \log \frac{v_0}{v_i} = \log A_v$

$$\Rightarrow A_v = \frac{v_0}{v_i} = 10^{\frac{A_v(\text{dB})}{20}} \quad (5.7)$$

Góc pha θ được xác định bởi:

$$\theta = \text{tg}^{-1}\left(\frac{f_i}{f}\right) \quad (5.8)$$

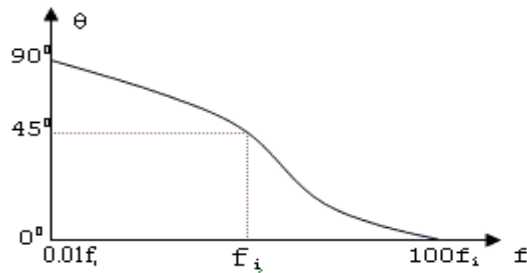
Khi $f \ll f_i \Rightarrow \theta = \text{tg}^{-1}\left(\frac{f_i}{f}\right) \rightarrow 90^\circ$

Khi $f_i = 100f \Rightarrow \theta = 89.4^\circ$

Khi $f_i = f \Rightarrow \theta = 45^\circ$

Khi $f \gg f_i \Rightarrow \theta = 0^\circ$

Khi $f = 100f_i \Rightarrow \theta = 0.573^\circ$



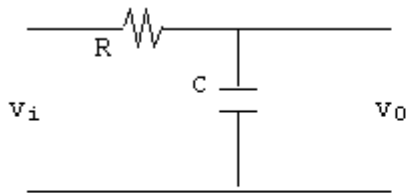
Hình 5.5

5.3 MẠCH LỌC HẠ THÔNG RC:

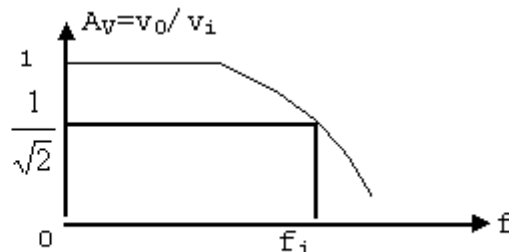
Dạng mạch căn bản như hình 5.6.

- Ở tần số rất thấp ta thấy $X_c = \frac{1}{2\pi f \cdot C} \rightarrow \infty$ tụ C được xem như mạch hở và $v_0 = v_i$

- Ở tần số cao, $X_c = \frac{1}{2\pi f \cdot C} \rightarrow 0$ nên tụ C được xem như nối tắt và $v_0 = 0v$.



Hình 5.6



Hình 5.7

Ở khoảng giữa 2 tần số này, độ lợi điện thế thay đổi như hình 5.7. Khi tần số tăng dần, dung kháng của tụ C càng giảm và v_0 càng giảm.

$$\text{Ta có: } v_0 = \frac{X_c}{R + X_c} \cdot v_i$$

$$\text{Hay } A_v = \frac{v_0}{v_i} = \frac{1}{1 + \frac{R}{X_c}}$$

$$\text{Thay } X_c = \frac{1}{j2\pi f \cdot C} \text{ ta được: } A_v = \frac{1}{1 + j2\pi f \cdot R \cdot C} \quad (5.9)$$

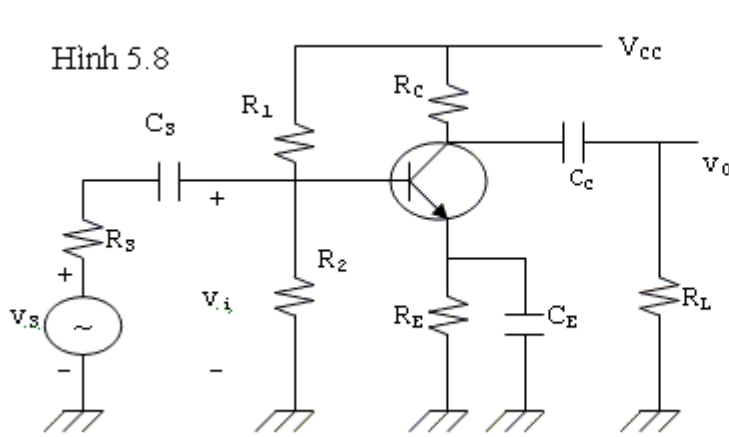
Tần số mà tại đó A_v giảm đi $1/\sqrt{2}$ lần tức $2\pi f \cdot R \cdot C = 1$ hay $f_i = \frac{1}{2\pi R \cdot C}$ cũng được gọi là tần số cắt.

$$\begin{aligned} \text{Để ý: } A_v &= \frac{1}{1 + j2\pi f \cdot R \cdot C} = \frac{1}{1 + j\left(\frac{f}{f_i}\right)} \\ &= \frac{1}{\sqrt{1 + \left(\frac{f}{f_i}\right)^2}} \angle -\text{tg}^{-1}\left(\frac{f}{f_i}\right) \end{aligned}$$

Tương tự như mạch lọc hạ thông, khi $f \gg f_i$ thì $A_v(\text{dB}) = -20\log(f/f_i)$ và độ dốc của giản đồ cũng là 20dB/decade.

5.4 ĐÁP ỨNG TẦN SỐ THẤP CỦA MẠCH KHUẾCH ĐẠI DÙNG BJT:

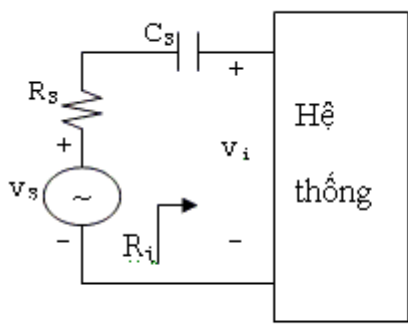
Trong đoạn này, ta phân tích mạch khuếch đại dùng cầu chia điện thế, nhưng kết quả cũng có thể được áp dụng cho các mạch khác.



Hình 5.8

Các tụ C_S , C_C và C_E sẽ xác định đáp ứng ở tần số thấp của mạch. Ta xét riêng ảnh hưởng của từng tụ điện.

- C_S : Vì C_S được nối giữa nguồn tín hiệu và linh kiện tác động nên ta có thể vẽ một cách tổng quát mạch trên như hình 5.9.



Hình 5.9

Điện trở tổng cộng bây giờ là $R_S + R_i$ và tần số cắt của mạch (xem như thượng thông) là:

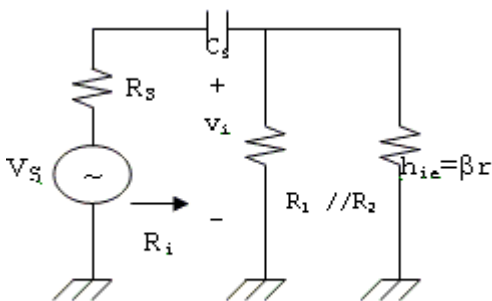
$$f_{LS} = \frac{1}{2\pi(R_S + R_i)C_S} \quad (5.10)$$

Ở tần số giữa hay tần số cao, dung kháng của C_S rất nhỏ nên được xem như nối tắt, v_i có thể tính:

$$v_i|_{\text{giữa, cao}} = \frac{R_i \cdot v_s}{R_i + v_s} \quad (5.11)$$

Tại tần số cắt f_{LS} , điện thế tín hiệu vi bằng 70.7% so với giá trị được xác định bởi phương trình (5.11) và như vậy ta thấy C_S chỉ có ảnh hưởng lên độ khuếch đại của mạch ở tần số thấp.

Ở mạch khuếch đại như hình (5.8), khi phân tích ảnh hưởng của C_S ; ta giả sử C_E và C_C có dung kháng khá lớn và xem như nối tắt ở tần số của tín hiệu. Với giả sử này, mạch tương đương xoay chiều ở ngõ vào như hình 5.10.



Hình 5.10

Giá trị của R_i được xác định bởi:

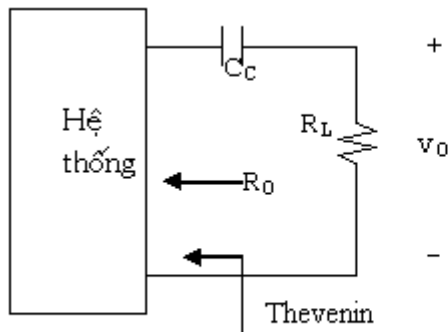
$$R_i = R_1 // R_2 // \beta r_e \quad (5.12)$$

Và

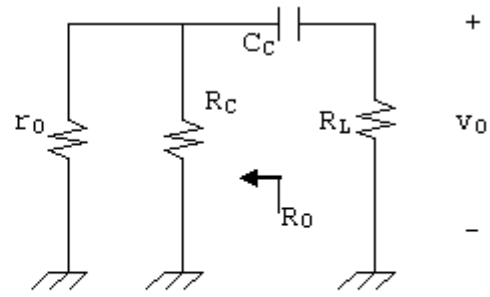
$$v_i = \frac{R_i \cdot v_s}{R_s + R_i - jX_{C_S}} \quad (5.13)$$

C_C : Vì C_C được nối giữa ngõ ra của BJT và tải nên hình ảnh C_C và R_L , R_0 như một mạch lọc thượng thông. Tần số cắt do ảnh hưởng của C_C có thể được xác định bởi:

$$f_{LC} = \frac{1}{2\pi(R_0 + R_L)C_C} \quad (5.14)$$



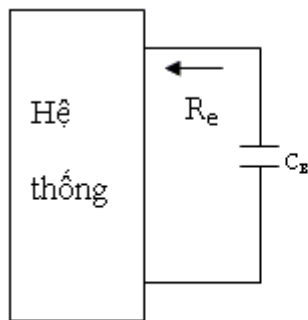
Hình 5.11



Hình 5.12

Giả sử rằng ảnh hưởng của C_S và C_E không đáng kể, điện thế ngõ ra sẽ giảm còn 70.7% so với v_0 ở tần số giữa tại f_{LC} . Mạch tương đương xoay chiều ở ngõ ra như hình 5.12. Vậy $R_0 = R_C // r_o$.

C_E : Ta có thể xem C_E nhìn hệ thống như hình vẽ 5.13



Hình 5.13

Vì R_e được xác định nên tần số cắt f_{LE} được xác định bởi

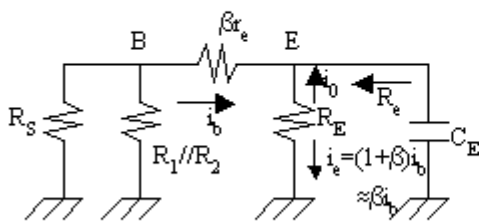
$$f_{LE} = \frac{1}{2\pi R_e C_E} \quad (5.15)$$

Với hệ thống mạch khuếch đại hình 5.8, mạch tương đương xoay chiều được nhìn bởi C_E như hình 5.14.

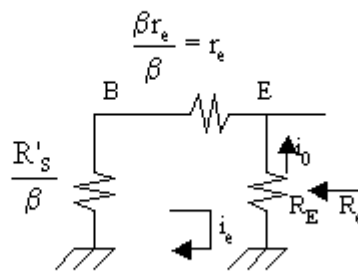
Đặt: $R'_s = R_1 // R_2 // R_s$

Nếu coi dòng qua mạch là i_e ta có mạch tương đương như hình 5.15. Và từ đây ta có thể xác định R_e

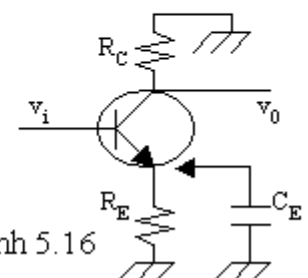
$$R_e = R_E // \left(\frac{R'_s}{\beta} + r_e \right) \quad (5.16)$$



Hình 5.14



Hình 5.15



Hình 5.16

Để xác định ảnh hưởng của C_E lên độ khuếch đại của mạch, ta xem mạch hình 5.16, trong đó độ khuếch đại được cho bởi:

$$A_v = \frac{v_o}{v_i} = - \frac{R_C}{r_e + R_E} \quad (5.17)$$

khi không có C_E .

Khi ta mắc C_E vào mạch, nhận thấy:

- Ở tần số thật thấp, dung kháng của C_E lớn, C_E có thể xem như hở mạch và độ lợi điện thế sẽ nhỏ nhất được tính bằng công thức (5.17).

- Khi tần số tín hiệu tăng dần, dung kháng của C_E giảm và vì mắc song song với R_E nên tổng trở nhìn ở chân E giảm nên độ khuếch đại tăng dần.

- Khi tần số đủ lớn (tần số giữa hay tần số cao) tụ C_E xem như nối tắt và độ lợi điện thế sẽ cực đại và

$$A_v = -\frac{R_c}{r_e}$$

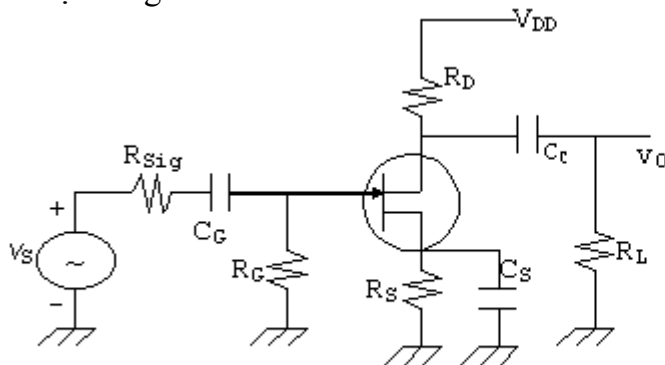
- Tại tần số f_{LE} , độ lợi điện thế sẽ giảm 3dB so với tần số giữa.

Như vậy ta thấy rằng đáp ứng ở tần số thấp của mạch là do ảnh hưởng của C_S , C_C , C_E . Tần số cắt thấp (tần số tại đó độ lợi giảm 3dB) của mạch sẽ là tần số cắt thấp cao nhất của f_{LS} , f_{LC} và f_{LE} .

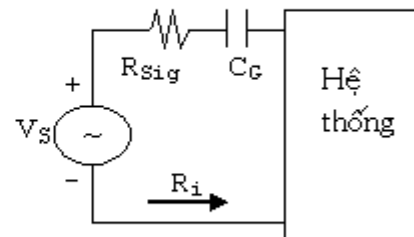
5.5 ĐÁP ỨNG TẦN SỐ THẤP CỦA MẠCH KHUẾCH ĐẠI DÙNG FET:

Việc phân tích một mạch khuếch đại dùng FET ở tần số thấp cũng tương tự như mạch khuếch đại dùng BJT ở đoạn trước.

Ba tụ điện tạo ảnh hưởng đến độ lợi ở tần số thấp là C_G , C_C và C_S . Ta xem một mạch khuếch đại dùng FET như hình 5.17.



Hình 5.17



Hình 5.18

C_G : Do tụ C_G nối giữa nguồn tín hiệu và hệ thống linh kiện nên mạch tương đương như hình 5.18. Tần số cắt thấp do ảnh hưởng của C_G được xác định bởi:

$$f_{LG} = \frac{1}{2\pi(R_{sig} + R_i)C_G} \quad (5.18)$$

Trong đó: $R_i = R_G$

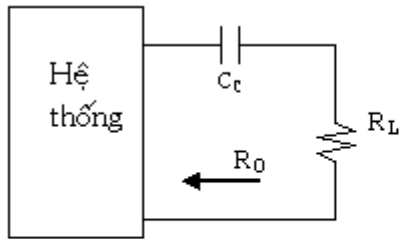
Thông thường $R_G \gg R_{sig}$ nên f_{LG} có thể tính gần đúng:

$$f_{LG} = \frac{1}{2\pi R_G C_G}$$

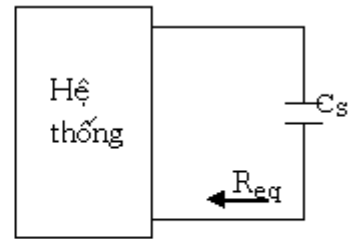
C_C : Tụ liên lạc ngõ ra C_C được nối giữa linh kiện và tải nên mạch tương đương ngõ ra như hình 5.19. Tần số thấp do ảnh hưởng của C_C được xác định bởi:

$$f_{LC} = \frac{1}{2\pi(R_0 + R_L)C_c} \quad (5.19)$$

Trong đó: $R_0 = R_D // r_d$.



Hình 5.19

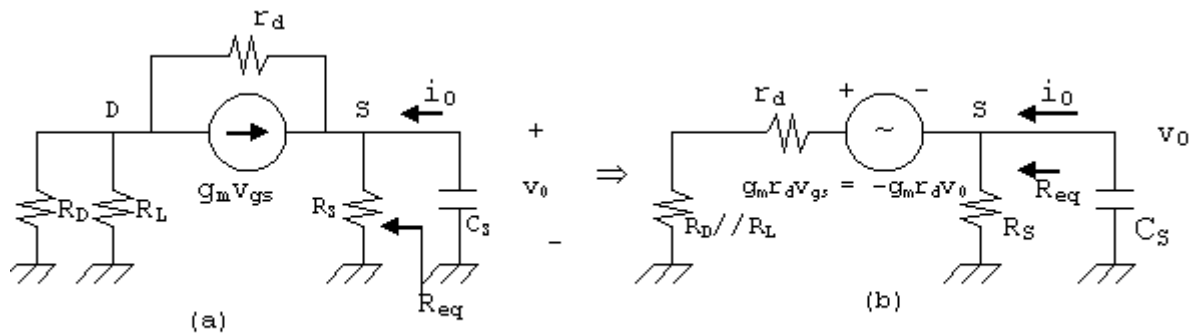


Hình 5.20

C_S : Tụ cực nguồn C_S nhìn hệ thống như hình 5.20. Do đó tần số thấp do hiệu ứng của C_S được xác định bởi:

$$f_{LS} = \frac{1}{2\pi R_{eq} C_S} \quad (5.20)$$

Để xác định R_{eq} , ta chú ý mạch tương đương ngõ ra của mạch dùng FET bên trên như sau:



Hình 5.21

Ta chú ý là: $v_{gs} = v_g - v_s = v_i - v_o$.

Ta thay nguồn dòng $g_m v_{gs}$ bằng nguồn điện thế và để tính R_{eq} ta cho ngõ vào bằng 0 tức $v_i = 0$. Mạch vẽ lại như hình 5.12b.

$$\begin{aligned} \text{Ta có: } i_o &= \frac{v_o}{R_s} + \frac{v_o + g_m r_d v_o}{r_d + R_D // R_L} \\ \Rightarrow R_{eq} &= \frac{v_o}{i_o} = \frac{R_s}{1 + \frac{R_s(1 + g_m r_d)}{r_d + R_D // R_L}} \end{aligned} \quad (5.21)$$

Nếu $r_d \gg (R_D // R_L)$ ta có:

$$\begin{aligned} R_{eq} &\approx \frac{R_s}{1 + \frac{R_s(g_m r_d)}{r_d}} = \frac{R_s}{1 + g_m R_s} \\ \Rightarrow R_{eq} &\approx R_s // \frac{1}{g_m} \end{aligned} \quad (5.22)$$

5.6 HIỆU ỨNG MILLER:

Ở vùng tần số cao, các điện dung lớn (tụ liên lạc, tụ phân dòng), được xem như nối tắt và không ảnh hưởng đến các thông số của mạch. Điện dung ảnh hưởng quan trọng đến hoạt động của mạch là các điện dung liên cực bên trong linh kiện và điện dung tạo bởi dây nối bên ngoài linh kiện.

Xem một mạch khuếch đại đảo (dịch pha 180° giữa ngõ vào và ngõ ra). Điện dung ở ngõ vào và ngõ ra sẽ gia tăng bởi tác dụng của điện dung liên cực giữa ngõ ra và ngõ vào của linh kiện và nó sẽ làm thay đổi độ khuếch đại của mạch. Trong mô hình 5.22, điện dung “hồi tiếp” này được định nghĩa là C_f . Áp dụng định luật Kirchoff về dòng điện ta có:

$$i_i = i_1 + i_2$$

Dùng định luật Ohm ta có:

$$i_i = \frac{v_i}{Z_i}$$

$$i_1 = \frac{v_i}{R_i}$$

$$\text{Và: } i_2 = \frac{v_i - v_o}{X_{C_f}} = \frac{v_i - A_v \cdot v_i}{X_{C_f}}$$

$$i_2 = \frac{(1 - A_v)v_i}{X_{C_f}}$$

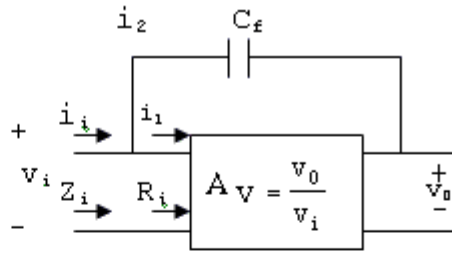
Từ đó ta tìm được:

$$\frac{v_i}{Z_i} = \frac{v_i}{R_i} + \frac{(1 - A_v)v_i}{X_{C_f}} \Rightarrow \frac{1}{Z_i} = \frac{1}{R_i} + \frac{1}{\frac{X_{C_f}}{1 - A_v}}$$

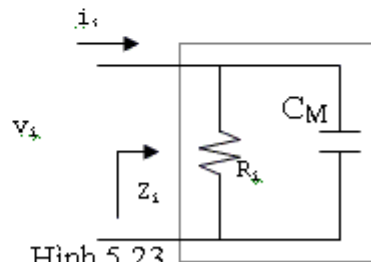
Nhưng:

$$\frac{X_{C_f}}{1 - A_v} = \frac{1}{\omega(1 - A_v)C_f} = X_{C_{M_i}}$$

$$\text{Và: } \frac{1}{Z_i} = \frac{1}{R_i} + \frac{1}{X_{C_{M_i}}}$$



Hình 5.22



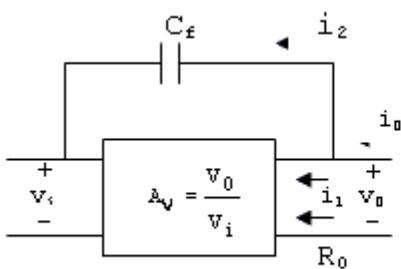
Hình 5.23

Từ phương trình này ta vẽ lại mạch tương đương như hình 5.23. Các tụ liên cực ở ngõ vào của mạch điện được xem như mắc song song với C_M . Tổng quát, điện dung ngõ vào hiệu ứng Miller được định nghĩa bởi:

$$C_{M_i} = (1 - A_v)C_f \tag{5.23}$$

Như vậy ở tần số cao, độ lợi điện thế A_v là một hàm số theo C_{M_i} . Vì độ lợi ở tần số giữa là cực đại nên ta có thể dùng độ lợi tối đa này để xác định C_{M_i} trong công thức (5.23).

Hiệu ứng Miller cũng làm gia tăng điện dung ở ngõ ra, chúng phải được để ý đến khi xác định tần số ngắt cao.



Hình 5.24

Ta có: $i_o = i_1 + i_2$

$$\text{Mà: } i_1 = \frac{v_o}{R_o}; i_2 = \frac{v_o - v_i}{X_{C_f}}$$

Thông thường R_o rất lớn nên có thể xem như:

$$i_o \approx i_2 = \frac{v_o - v_i}{X_{C_f}}$$

Thay $v_i = v_o/A_v$ ta được:

$$i_o = \frac{v_o - \frac{v_o}{A_v}}{X_{C_r}} = \frac{v_o \left(1 - \frac{1}{A_v}\right)}{X_{C_r}}$$

Và: $\frac{i_o}{v_o} = \frac{1 - \frac{1}{A_v}}{X_{C_r}}$

$$\Rightarrow \frac{v_o}{i_o} = \frac{X_{C_r}}{1 - \frac{1}{A_v}} = \frac{1}{\omega C_f \left(1 - \frac{1}{A_v}\right)} = \frac{1}{\omega C_{M0}}$$

Trong đó C_{M0} là điện dung Miller ở ngõ ra:

$$C_{M0} = \left(1 - \frac{1}{A_v}\right) C_f \tag{5.24}$$

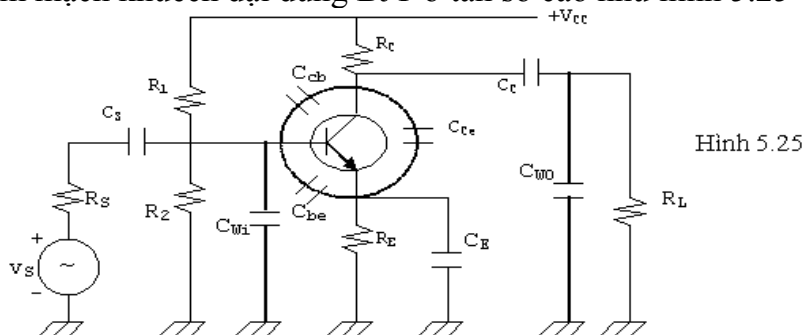
Vì thường $A_v \gg 1$ nên $C_{M0} \approx C_f$ (5.25)

5.7 ĐÁP ỨNG TẦN SỐ CAO CỦA MẠCH KHUẾCH ĐẠI DÙNG BJT:

Ở vùng tần số cao, có 2 vấn đề xác định điểm -3dB: điện dung của hệ thống (ký sinh và liên cực) và sự phụ thuộc vào tần số của hfe hay β .

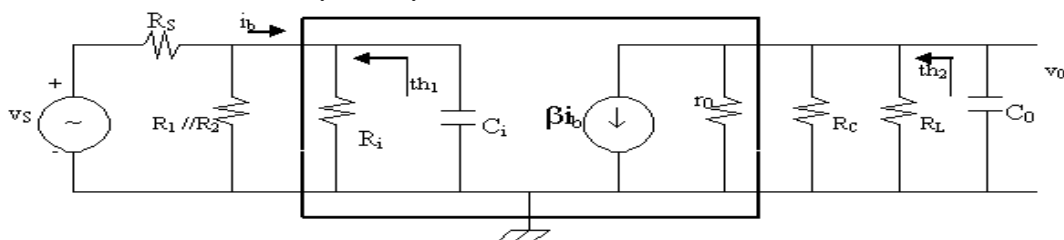
5.7.1 Các thông số của hệ thống:

Ta xem mạch khuếch đại dùng BJT ở tần số cao như hình 5.25



Hình 5.25

C_{be} , C_{bc} , C_{ce} là các tụ liên cực của BJT do chế tạo. C_{wi} , C_{wo} là các tụ ký sinh do hệ thống dây nối, mạch in ở ngõ vào và ngõ ra của BJT. Như vậy, mạch tương đương xoay chiều ở tần số cao có thể được vẽ lại như hình 5.26.



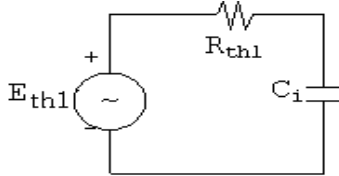
Hình 5.26

Trong đó: $C_i = C_{wi} + C_{be} + C_{Mi}$

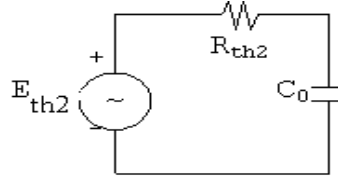
$$C_0 = C_{w0} + C_{ce} + C_{M0}$$

Chú ý sự vắng mặt của C_S, C_C, C_E vì ở vùng tần số cao các tụ này xem như nối tắt. Thông thường C_{be} và C_{ce} nhỏ nhất. Trong các sách tra cứu, nhà sản xuất thường chỉ cho biết C_{be}, C_{bc} mà bỏ qua C_{ce} .

Dùng định lý Thevenin biến đổi mạch ngõ vào và ngõ ra, ta được:



Hình 5.27



Hình 5.28

Với: $R_{th1} = R_S // R_1 // R_2 // R_i$

Tần số giảm 3dB do tác dụng của C_i là:

$$f_{Hi} = \frac{1}{2\pi R_{th1} \cdot C_i} \quad (5.26)$$

Trong đó: $C_i = C_{wi} + C_{be} + C_{Mi}$

$$C_i = C_{wi} + C_{be} + (1-A_V)C_{bc}$$

Ở tần số rất cao, ảnh hưởng của C_i là làm giảm tổng trở vào của hệ thống, giảm biên độ tín hiệu đưa vào hệ thống (giảm dòng i_b) và do đó làm giảm độ lợi của mạch.

Ở ngõ ra với: $R_{th2} = R_c // R_L // r_o$

$$C_0 = C_{w0} + C_{ce} + C_{M0} \quad \text{Với} \quad C_{M0} = \left(1 - \frac{1}{A_V}\right) C_{bc} \approx C_{bc}$$

Nên tần số ngắt do ảnh hưởng của C_0 là:

$$f_{H0} = \frac{1}{2\pi R_{th2} \cdot C_0} \quad (5.27)$$

Ở tần số rất cao, dung kháng của C_0 giảm nên làm giảm tổng trở ra của hệ thống và kết quả là v_0 bị giảm và v_0 sẽ tiến dần về 0 khi X_{C0} càng nhỏ.

Tần số cắt cao của mạch được xác định là tần số cắt thấp trong 2 tần số cắt f_{Hi} và f_{H0} .

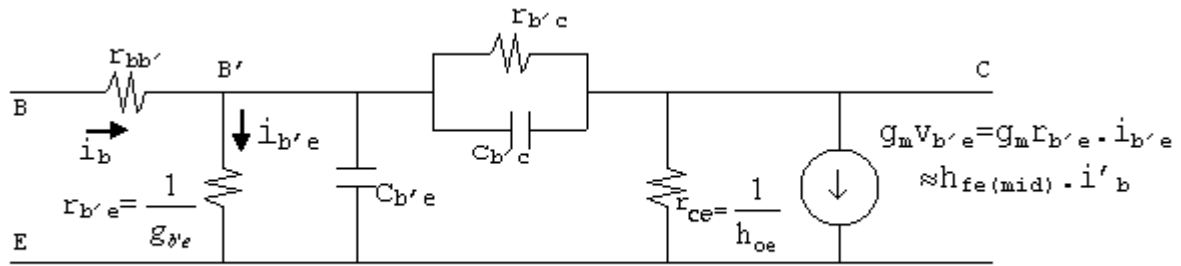
Ngoài ra vì hfe (hay β) cũng giảm khi tần số tăng nên cũng phải được xem là một yếu tố để xác định tần số cắt cao của mạch ngoài f_{Hi} và f_{H0} .

5.7.2 Sự biến thiên của h_{fe} (hay β) theo tần số:

Ta chấp nhận sự biến thiên của hfe (hay β) theo tần số bằng hệ thức:

$$h_{fe} = \frac{h_{fe(mid)}}{1 + j \left(\frac{f}{f_\beta} \right)} \quad (5.28)$$

Trong đó $h_{fe(mid)}$ là h_{fe} ở tần số giữa. f_β là tần số mà tại đó $|h_{fe}|$ giảm 3dB. Để xác định f_β người ta thường dùng mạch tương đương của BJT theo thông số hỗn tạp π (lai π) ở tần số cao.



Hình 5.29

Ta chấp nhận:

$$f_{\beta} = \frac{g_{b'e}}{2\pi(C_{b'e} + C_{b'c})} \quad (5.29)$$

Thay $g_{b'e} = g_m/h_{fe(mid)}$

$$\Rightarrow f_{\beta} = \frac{1}{h_{fe(mid)}} \cdot \frac{g_m}{2\pi(C_{b'e} + C_{b'c})}$$

$$\begin{aligned} \text{Ngoài ra } g_m &= h_{fe(mid)} \cdot g_{b'e} = h_{fe(mid)} \cdot \frac{1}{r_{b'e}} \approx \frac{h_{fe(mid)}}{h_{ie}} \\ &= \frac{\beta_{(mid)}}{\beta_{(mid)} \cdot r_e} = \frac{1}{r_e} \end{aligned}$$

Một cách gần đúng:

$$C_{b'e} \approx C_{be} \text{ và } C_{b'c} \approx C_{bc}$$

$$\text{Suy ra } f_{\beta} \approx \frac{1}{2\pi \beta_{mid} \cdot r_e (C_{be} + C_{bc})}$$

Nếu sách tra cứu cho f_{α} thì ta có thể suy ra f_{β} từ công thức liên hệ:

$$f_{\beta} = f_{\alpha}(1-\alpha)$$

Tích số độ lợi-băng tần được định nghĩa cho BJT bởi điều kiện:

$$|h_{fe}| = \frac{h_{fe(mid)}}{1 + j \left(\frac{f}{f_{\beta}} \right)} = 1$$

$$\text{Vậy } |h_{fe}|_{dB} = 20 \log \frac{h_{fe(mid)}}{1 + j \left(\frac{f}{f_{\beta}} \right)} = 20 \log 1 = 0 \text{ dB}$$

Tần số mà tại đó $|h_{fe}|_{dB} = 0 \text{ dB}$ được ký hiệu là f_T , ta có:

$$\frac{h_{fe(mid)}}{\sqrt{1 + \left(\frac{f_T}{f_{\beta}} \right)^2}} \approx \frac{h_{fe(mid)}}{f_{\beta}} = 1$$

Và vì $f_T \gg f_{\beta}$ vậy

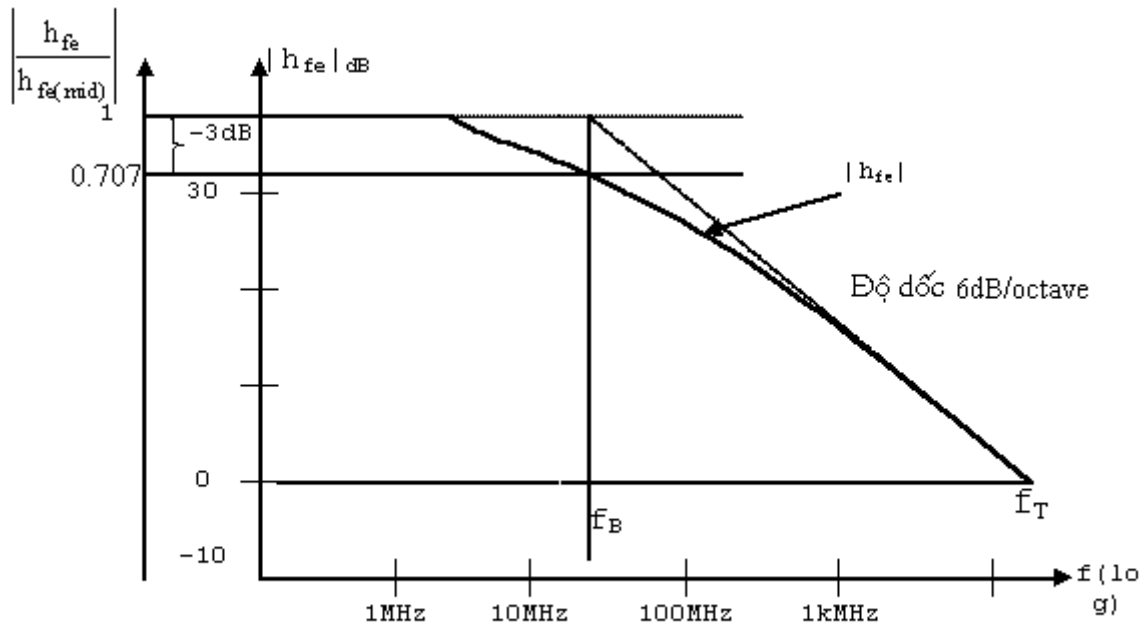
$$f_T \approx h_{fe(mid)} \cdot f_{\beta} \quad (5.30)$$

Chú ý là $f_{\beta} \approx B_W =$ băng tần; nên f_T chính là tích độ lợi băng tần.

$$\text{Hay } f_{\beta} = \frac{f_T}{h_{fe(mid)}} = \frac{f_T}{\beta_{(mid)}}$$

$$\text{Và } f_T = \beta_{(mid)} \cdot \frac{1}{2\pi \beta_{(mid)} r_e (C_{bc} + C_{be})}$$

$$f_T = \frac{1}{2\pi r_e (C_{bc} + C_{be})} \quad (5.31)$$

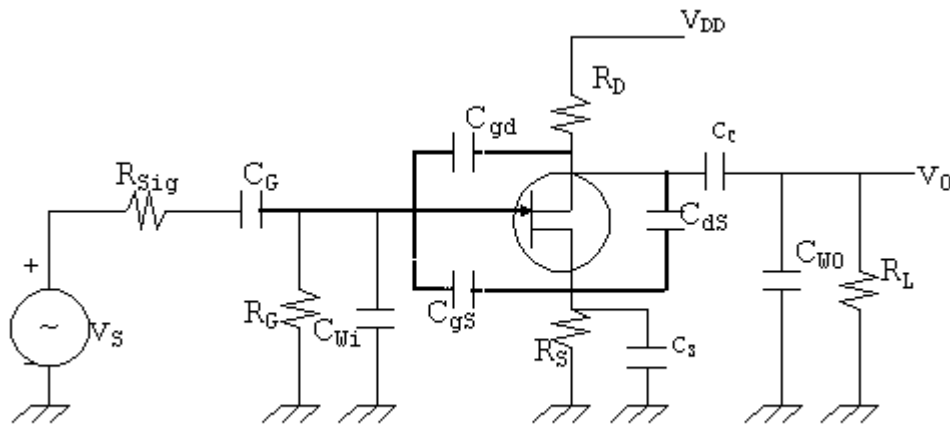


Hình 5.30

5.8 ĐÁP ỨNG TẦN SỐ CAO CỦA MẠCH KHUẾCH ĐẠI DÙNG FET:

Việc phân tích một mạch khuếch đại dùng FET ở tần số cao cũng tương tự như ở BJT. Với FET cũng có các điện dung liên cực C_{gs} , C_{ds} , C_{gd} và tụ ký sinh ngõ vào C_{wi} , ngõ ra C_{wo} . C_{gs} và C_{gd} khoảng từ 1pF đến 10 pF trong lúc C_{ds} nhỏ hơn nhiều (từ 0.1pF đến 1pF).

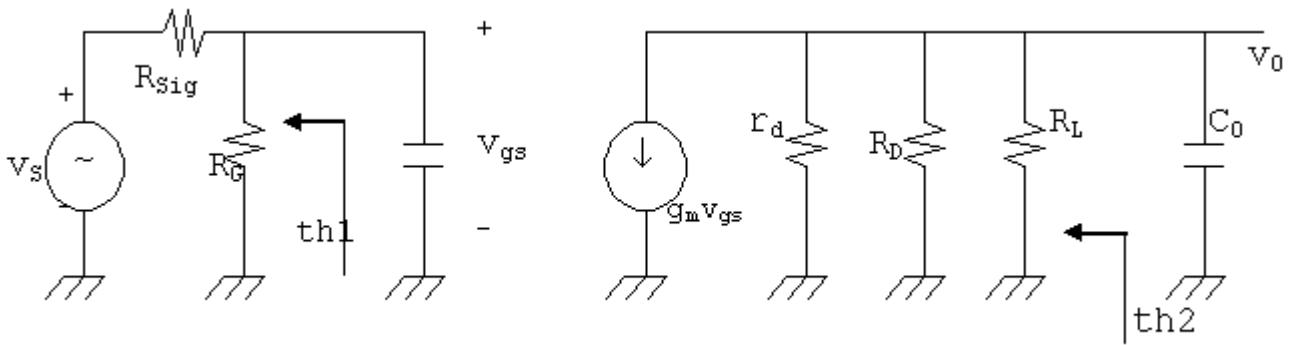
Ta xem mạch khuếch đại dùng FET như hình 5.32. Mạch tương đương xoay chiều như hình 5.33.



Hình 5.32

Trong đó: $C_i = C_{wi} + C_{gs} + C_{Mi}$ Với $C_{Mi} = (1-A_v)C_{gd}$

$$C_o = C_{wo} + C_{ds} + C_{Mo} \text{ Với } C_{Mo} = \left(1 - \frac{1}{A_v}\right) C_{gd}$$



Hình 5.33

Để xác định tần số cắt do ảnh hưởng của C_i và C_o ta dùng mạch tương đương Thevenin ở ngõ vào và ngõ ra.

Ở ngõ vào (hình 7.34a)

$$R_{th1} = R_{Sig} // R_G$$

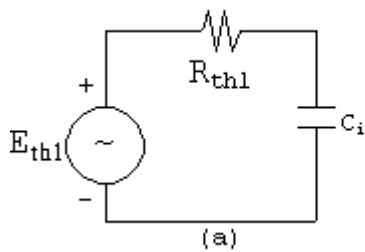
$$\text{Và: } f_{H_i} = \frac{1}{2\pi R_{th1} \cdot C_i} \quad (5.32)$$

Ở ngõ ra (hình 7.34b)

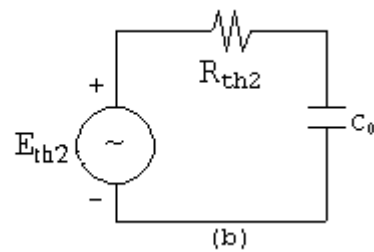
$$R_{th2} = R_D // R_L // r_d$$

$$\text{Và: } f_{H_o} = \frac{1}{2\pi R_{th2} \cdot C_o} \quad (5.33)$$

Tần số cắt cao của mạch là tần số cắt có trị nhỏ của f_{H_i} và f_{H_o} .

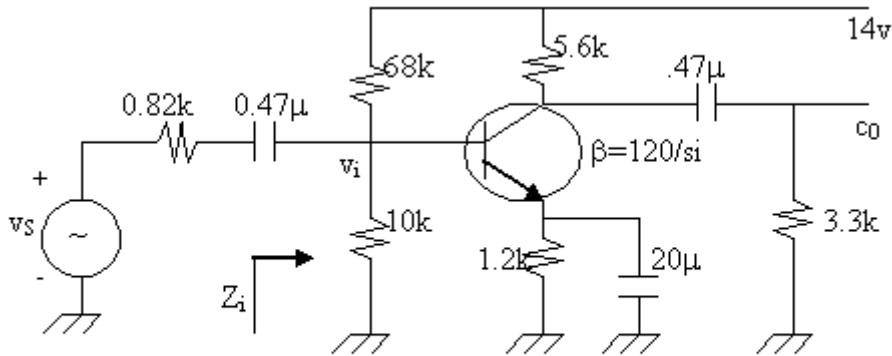


Hình 5.34



BÀI TẬP CUỐI CHƯƠNG V

Bài 1: Cho mạch điện hình 5.33



Hình 5.33

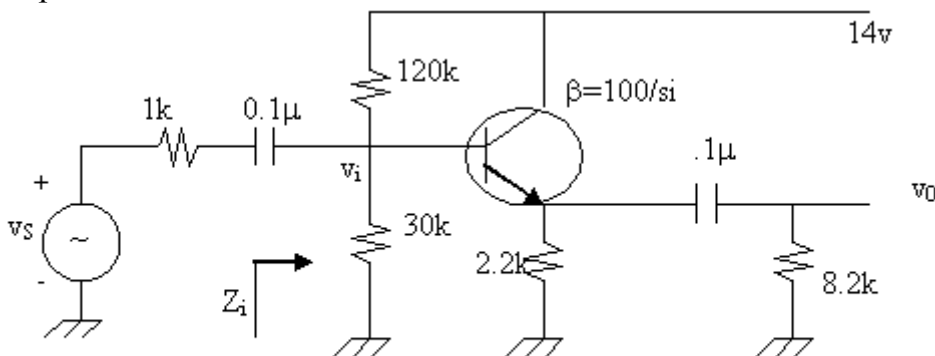
$$C_{wi} = 5\text{pF}, C_{wo} = 8\text{pF}, C_{bc} = 12\text{pF}, C_{be} = 40\text{pF}, C_{ce} = 8\text{pF}$$

- Xác định r_e
- Tìm $A_v(\text{mid}) = v_o/v_i$
- Tính Z_i
- Tìm $A_{vS} = v_o/v_s$
- Xác định f_{LS}, f_{Le}, f_{LE}
- Xác định tần số cắt thấp
- Vẽ đáp ứng tần số

Bài 2: Với mạch điện và các thông số của bài 1:

- Xác định f_{Hi} và f_{H0}
- Cho $C_{b'e} = C_{be}$; $C_{b'c} = C_{bc}$. Tìm f_β và f_T
- Xác định tần số cắt cao và vẽ đáp ứng tần số.

Bài 3: Lập lại các câu hỏi của bài 1 với mạch điện hình 5.34



Hình 5.34

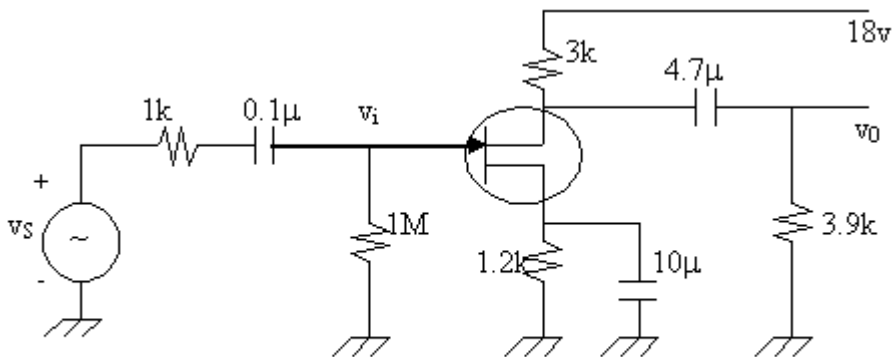
$$C_{wi}=8\text{pF}, C_{wo}=10\text{pF}, C_{bc}=20\text{pF}, C_{be}=30\text{pF}, C_{ce}=12\text{pF}$$

Bài 4: Lập lại các câu hỏi bài 2 cho mạch điện và các thông số của bài 3.

Bài 5: Cho mạch điện hình 5.35

- a/ Xác định V_{GS} và I_{DQ}
- b/ Tìm g_{m0} và g_m
- c/ Tính $A_V = v_o/v_i$ ở tần số giữa
- d/ Xác định Z_i
- e/ Tính $A_{VS} = v_o/v_S$
- f/ Xác định f_{LG}, f_{LC}, f_{LS}
- g/ Xác định f_{Hi} và f_{H0}
- i/ Vẽ đáp ứng tần số.

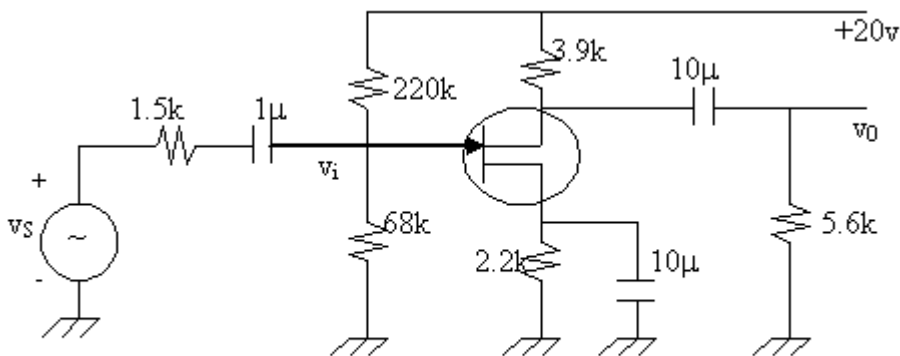
Cho biết: $V_{GS(off)} = -6V, C_{wi} = 3pF, C_{dg} = 4pF, I_{DSS} = 6mA, C_{w0} = 5pF, C_{gs} = 6pF, r_d = \infty, C_{ds} = 1pF$



Hình 5.35

Bài 6: Lập lại các câu hỏi của bài 5 cho mạch điện hình 5.36

Cho biết: $I_{DSS} = 10mA, V_{GS(off)} = -6V, r_d = \infty, C_{wi} = 4pF, C_{w0} = 6pF, C_{gd} = 8pF, C_{gs} = 12pF, C_{ds} = 3pF$



Hình 5.36

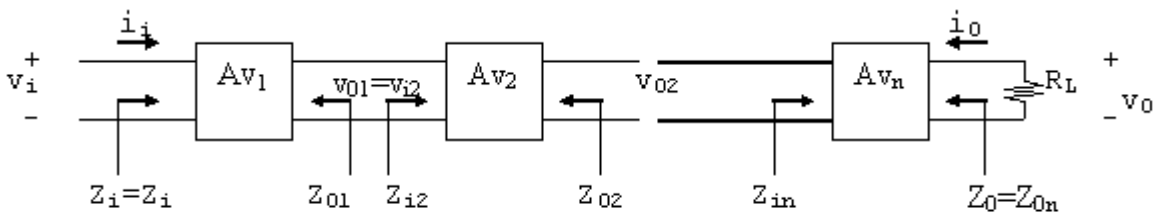
Chương 6

CÁC DẠNG LIÊN KẾT CỦA BJT VÀ FET

Ở các chương trước, chúng ta đã khảo sát các mạch khuếch đại riêng lẻ dùng BJT và FET. Thực tế, một thiết bị điện tử luôn là sự nối kết của các mạch căn bản để đạt đến mục tiêu nào đó. Trong chương này chúng ta sẽ khảo sát các dạng nối kết thông dụng thường gặp trong mạch điện tử.

6.1 LIÊN KẾT LIÊN TIẾP: (cascade connection)

Đây là sự liên kết thông dụng nhất của các tầng khuếch đại, mục đích là tăng độ lợi điện thế. Về căn bản, một liên kết liên tiếp là ngõ ra của tầng này được đưa vào ngõ vào của tầng kế tiếp. Hình 6.1 mô tả một cách tổng quát dạng liên kết này với các hệ thống 2 cổng.



Hình 6.1

Trong đó A_{v1}, A_{v2}, \dots là độ lợi điện thế của mỗi tầng khi có tải. Nghĩa là A_{v1} được xác định với tổng trở vào Z_{i2} như là tải của tầng A_{v1} . Với A_{v2}, A_{v1} được xem như là nguồn tín hiệu.

Độ lợi điện thế tổng cộng như vậy được xác định bởi:

$$A_{vT} = A_{v1} \cdot A_{v2} \cdot \dots \cdot A_{vn} \quad (6.1)$$

Độ lợi dòng điện được xác định bởi:

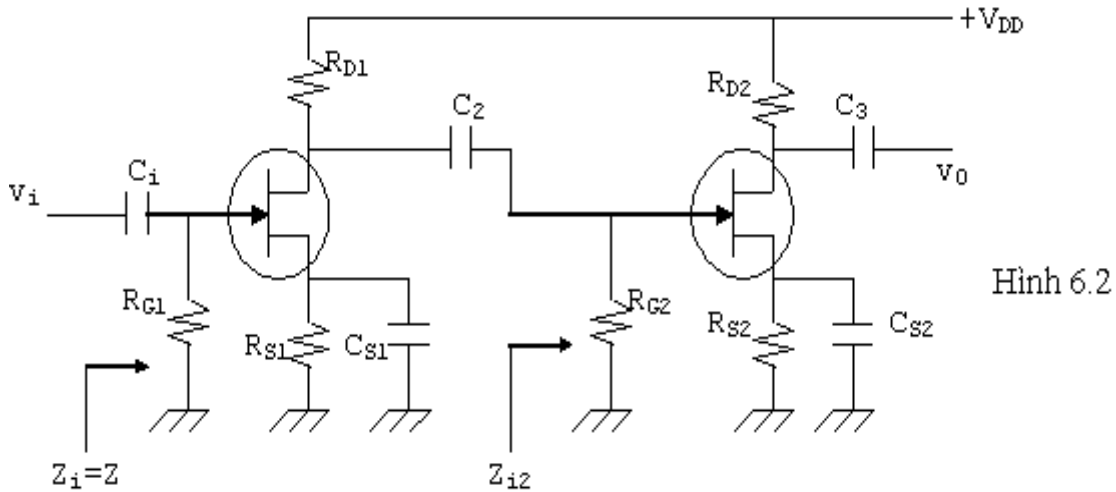
$$A_{iT} = \frac{i_0}{i_i} = -A_{vT} \cdot \frac{Z_{i1}}{R_L} \quad (6.2)$$

Tổng trở vào: $Z_i = Z_{i1}$

Tổng trở ra : $Z_o = Z_{on}$

6.1.1 Liên kết bằng tụ điện:

Hình 6.2 mô tả một liên kết liên tiếp giữa hai tầng khuếch đại dùng JFET.



Hình 6.2

- Tổng trở vào của tầng thứ 2: $Z_{i2} = R_{G2}$

- Độ lợi của toàn mạch: $A_{vT} = A_{v1} \cdot A_{v2}$

với $A_{v1} = -g_{m1}(R_{D1} // Z_{i2}) = -g_{m1}(R_{D1} // R_{G2})$

thường $R_{G2} \gg R_{D1} \Rightarrow A_{v1} \approx -g_{m1}R_{D1}$ (6.3)

và $A_{v2} = -g_{m2}R_{D2}$ nên $A_{vT} = A_{v1} \cdot A_{v2}$

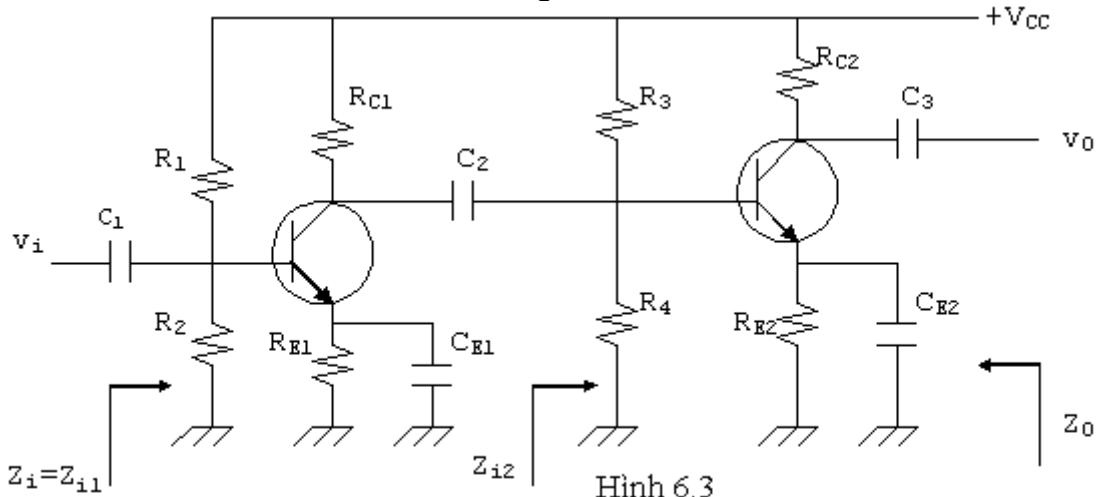
$A_{vT} = g_{m1}g_{m2}R_{D1}R_{D2}$ (6.4)

- Tổng trở vào của hệ thống: $Z_i = Z_{i1} = R_{G1}$

- Tổng trở ra của hệ thống: $Z_o = Z_{o2} = R_{D2}$

Về mặt phân cực, do 2 mạch liên lạc với nhau bằng tụ điện nên việc phân giải giống như sự phân giải ở mỗi tầng riêng lẻ.

Hình 6.3 là mạch cascade dùng BJT.



Hình 6.3

Cũng như ở FET, mục đích của mạch này là để gia tăng độ lợi điện thế.

- Độ lợi điện thế của hệ thống:

$$A_{v_T} = A_{v_1} \cdot A_{v_2} = \frac{v_0}{v_i}$$

Trong đó: $A_{v_1} = \frac{-R_{c1} // Z_{i2}}{r_{e1}}$ (6.5)

Với $Z_{i2} = R_3 // R_4 // \beta_2 r_{e2}$

$$A_{v_2} = -\frac{R_{c2}}{r_{e2}}$$
 (6.6)

- Tổng trở vào của toàn mạch: $Z_i = Z_{i1} = R_1 // R_2 // \beta_1 r_{e1}$ (6.7)

- Tổng trở ra của toàn mạch: $Z_0 = Z_{02} = R_{c2}$ (6.8)

Hình 6.4 là mạch kết hợp giữa FET và BJT. Mạch này, ngoài mục đích gia tăng độ khuếch đại điện thế còn được tổng trở vào lớn.

. $A_{v_T} = A_{v_1} \cdot A_{v_2}$

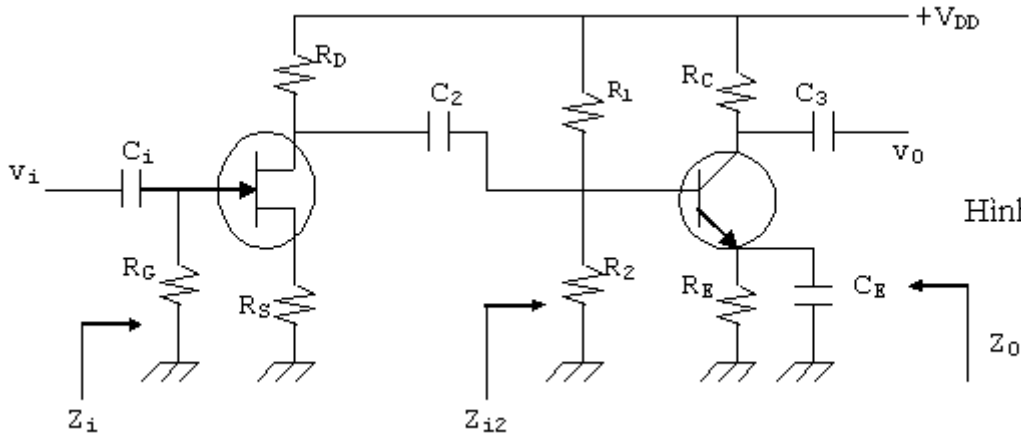
Với $A_{v_1} = -g_m(R_D // Z_{i2})$ (6.9)

Trong đó $Z_{i2} = R_1 // R_2 // \beta r_e$

$$A_{v_2} = -\frac{R_c}{r_e}$$

. $Z_i = R_G$ (rất lớn)

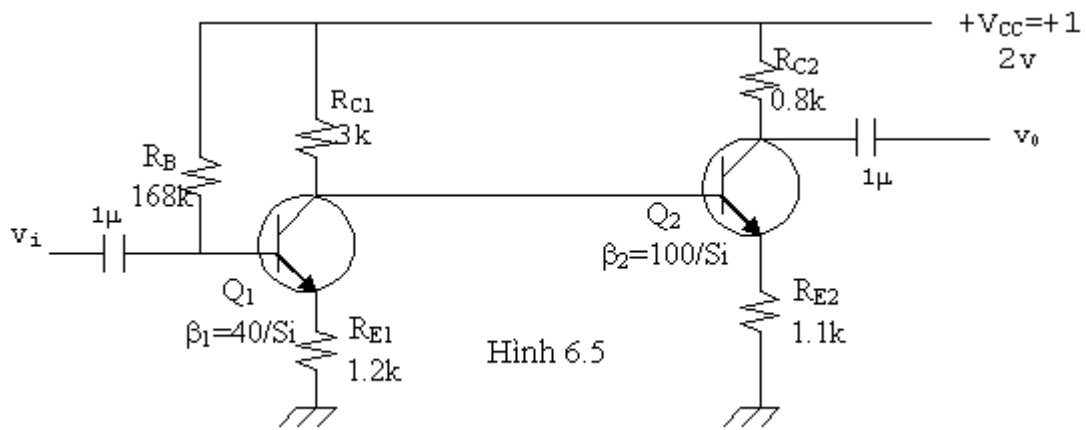
. $Z_0 = R_c$



Hình 6.4

6.1.2 Liên lạc cascade trực tiếp:

Đây cũng là một dạng liên kết liên tiếp khá phổ biến trong các mạch khuếch đại nhất là trong kỹ thuật chế tạo vi mạch. Hình 6.5 mô tả một mạch khuếch đại hai tầng liên lạc trực tiếp dùng BJT.



Hình 6.5

Ta thấy mạch liên lạc trực tiếp có các lợi điểm:

- Tránh được ảnh hưởng của các tụ liên lạc ở tần số thấp, do đó tần số giảm 3dB ở cận dưới có thể xuống rất thấp.

- Tránh được sự chồng kênh cho mạch.

- Điện thế tĩnh ra của tầng đầu cung cấp điện thế tĩnh cho tầng sau.

Tuy thế, mạch cũng vấp phải một vài khuyết điểm nhỏ:

- Sự trôi dạt điểm tĩnh điều hành của tầng thứ nhất sẽ ảnh hưởng đến phân cực của tầng thứ hai.

- Nguồn điện thế phân cực thường có trị số lớn nếu ta dùng cùng một loại BJT, vấn đề chính của loại liên lạc trực tiếp là ổn định sự phân cực. Cách tính phân cực thường được áp dụng trên toàn bộ mạch mà không thể tính riêng từng tầng. Thí dụ như ở hình 6.5 ta có:

Phân cực:

$$V_{CC} = R_B I_{B1} + V_{BE1} + R_{E1} I_{E1}$$

$$\# (R_B + \beta_1 R_{E1}) I_{B1} + V_{BE1}$$

$$\Rightarrow I_{B1} = \frac{V_{CC} - V_{BE1}}{R_B + \beta_1 R_{E1}} = 48.3 \mu A$$

$$I_{C1} = \beta_1 I_{B1} \# I_{E1} = 1.93 mA$$

$$V_{E1} = R_{E1} I_{E1} = 2.32 v$$

$$V_{B1} = V_{E1} + V_{BE1} = 3.02 v$$

Và $V_{C1} = V_{B2} = V_{CC} - R_{C1} I_{C1} = 6.2 v$

$$V_{E2} = V_{B2} - V_{BE2} = 5.5 v$$

$$I_{E2} = \frac{V_{E2}}{R_{E2}} \approx I_{C2} = 5 mA$$

$$I_{B2} = \frac{I_{C2}}{\beta_2} = 50 \mu A$$

$$V_{C2} = V_{CC} - R_{C2} I_{C2} = 8 v$$

Thông số mạch khuếch đại:

Tổng trở vào: $Z_i = R_B \# \beta_1 (r_{e1} + R_{E1}) \approx R_B \# \beta_1 R_{E1} = 38.16 k\Omega$

$$Z_{i2} \approx \beta_2 R_{E2} = 110 k\Omega$$

$$A_{v1} \approx - \frac{R_{C1} \# Z_{i2}}{R_{E1}} = -2.5$$

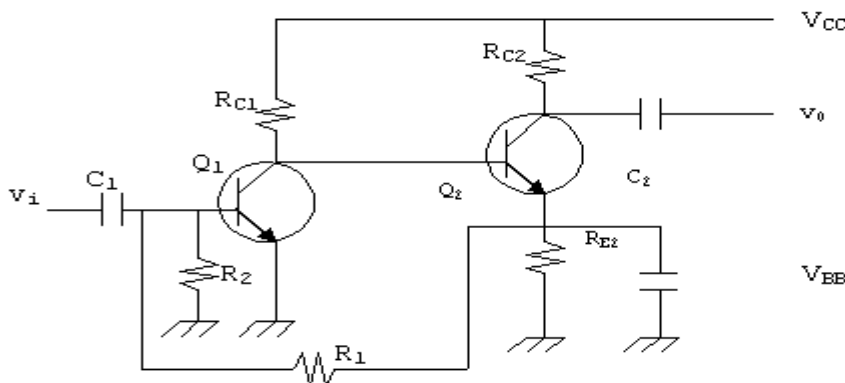
Độ lợi điện thế: $A_{v2} \approx - \frac{R_{C2}}{R_{E2}} = -0.7273$

$$A_{vT} = A_{v1} \cdot A_{v2} = 1.818$$

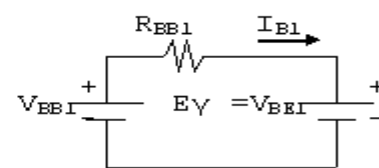
Độ lợi dòng điện: $|A_i| = |A_v| \left| \frac{Z_i}{R_{C2}} \right| \approx 109.08$

Tổng trở ra: $Z_o = R_{C2} = 0.8 k\Omega$

Mạch phân cực như trên tuy đơn giản nhưng ít được dùng do không ổn định (sự trôi dạt điểm điều hành của Q1 ảnh hưởng đến phân cực của Q2), do đó trong các mạch liên lạc trực tiếp người ta thường dùng kỹ thuật hồi tiếp một chiều như hình 6.6



Hình 6.6



Hình 6.7

Mạch tương đương Thevenin ngõ vào được vẽ ở hình 6.7. Ta có:

$$R_{BB1} = R_1 // R_2$$

$$V_{BB1} = V_{E2} \cdot \frac{R_2}{R_1 + R_2}$$

Vậy
$$V_{BB1} = R_{BB1} I_{B1} + E_y = \frac{V_{E2}}{1 + \frac{R_1}{R_2}} = \frac{R_1}{1 + \frac{R_1}{R_2}} I_{B1} + E_y$$

$$\Rightarrow V_{E2} = \left(1 + \frac{R_1}{R_2}\right) E_y + R_1 I_{B1} \quad (6.10)$$

Thường ta chọn số hạng đầu lớn để V_{E2} ổn định, từ đó V_{CE1} , I_{C1} , I_{C2} cũng ổn định. Để thấy rõ sự ổn định này ta để ý:

$$V_{CC} = R_{C1} I_{C1} + V_{BE2} + V_{E2} = R_{C1} I_{C1} + E_y + V_{E2}$$

$$= \left(1 + \frac{R_1}{R_2}\right) E_y + \frac{R_1}{\beta_1} I_{C1} + E_y + R_{C1} I_{C1}$$

$$= \left(2 + \frac{R_1}{R_2}\right) E_y + \left(\frac{R_1}{\beta_1} + R_{C1}\right) I_{C1}$$

$$\Rightarrow I_{C1} = \frac{V_{CC} - \left(2 + \frac{R_1}{R_2}\right) E_y}{R_{C1} + \frac{R_1}{\beta_1}} = \frac{V_{CC}}{R_{C1}} \cdot \frac{1 - \left(2 + \frac{R_1}{R_2}\right) \frac{E_y}{V_{CC}}}{1 + \frac{R_1}{R_{C1} \beta_1}} \quad (6.11)$$

Dòng điện này độc lập đối với β_2 và có thể xem như độc lập đối với β_1 nếu ta chọn:

$$\frac{R_1}{\beta_1 R_{C1}} \ll 1$$

Lúc đó:
$$I_{C1} = \frac{V_{CC}}{R_{C1}} \left[1 - \left(2 + \frac{R_1}{R_2}\right) \frac{E_y}{V_{CC}}\right] \quad (6.12)$$

$$E_y = V_{BE2}$$

thay đổi theo nhiệt độ và dòng I_{C2} , nhưng ảnh hưởng này sẽ được

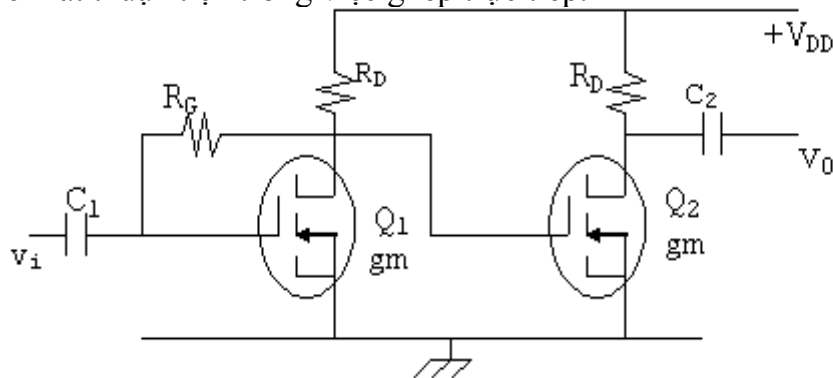
$$E_y \ll V_{CC}$$

giảm thiểu nếu ta chọn

Về thông số của mạch khuếch đại cách tính cũng như mạch trước.

Liên lạc trực tiếp dùng FET:

Ở MOSFET loại tăng (E-MOSFET), do cực cổng cách điện hẳn với cực nguồn và cực thoát nên rất thuận tiện trong việc ghép trực tiếp.



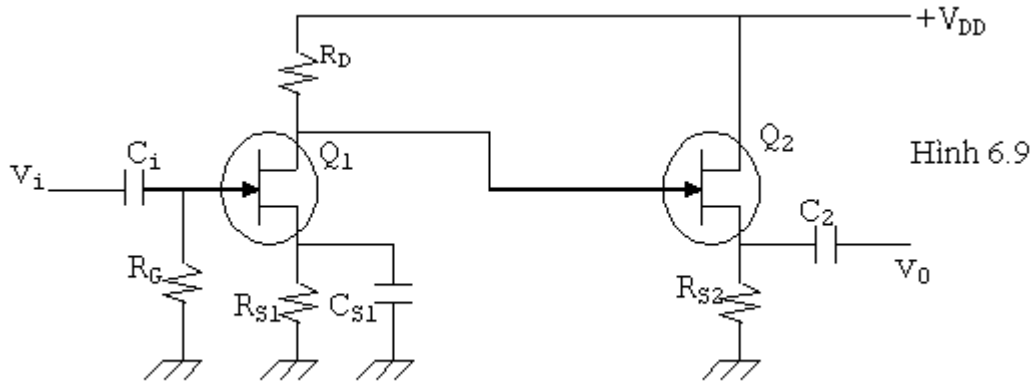
Hình 6.8

Cách tính phân cực giống như một tầng riêng lẻ.

$$V_{GS1} = V_{DS1} = V_{GS2}$$

$$A_{vT} = (g_m R_D)^2$$

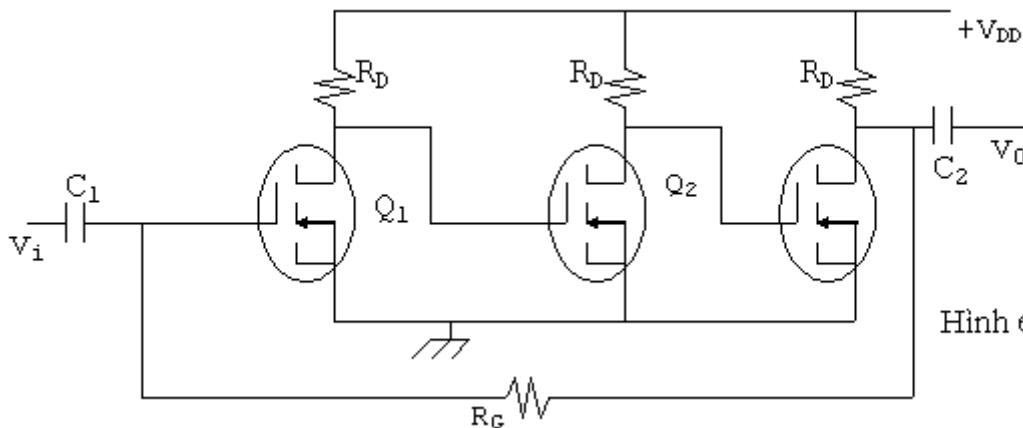
Tầng khuếch đại cực nguồn chung và thoát chung cũng thuận tiện trong cách ghép trực tiếp.



Hình 6.9

Điện thế V_{GS} của Q_2 tùy thuộc vào R_D , R_{S1} và R_{S2} .

Trong 2 cách ghép trên, FET chỉ hoạt động tốt khi 2 FET hoàn toàn giống hệt nhau. Thực tế, khi 2 FET không đồng nhất, sự trôi dạt điểm điều hành của tầng trước được tầng sau khuếch đại khiến cho tầng cuối cùng hoạt động trong vùng không thuận lợi. Để khắc phục người ta cũng dùng kỹ thuật hồi tiếp để ổn định phân cực như hình 6.10.



Hình 6.10

Giả sử điện thế cực thoát của Q_1 lớn hơn bình thường, lượng sai biệt này sẽ được khuếch đại bởi Q_2 và Q_3 và do đó điện thế tại cực cổng của Q_1 lớn hơn. Điều này làm cho Q_1 dẫn điện mạnh hơn, kéo điện thế ở cực thoát giảm xuống.

Tuy nhiên, R_G cũng tạo ra một vấn đề mới. Nếu gọi A_{vT} là độ lợi của toàn mạch thì:

$$v_0 = -|A_{vT}| \cdot v_i$$

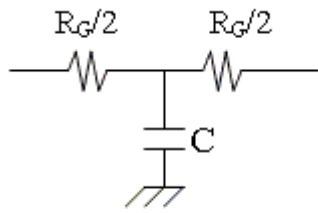
Nên điện thế ngang qua R_G là:

$$v_i - v_0 = v_i + |A_{vT}| v_i = v_i (1 + |A_{vT}|)$$

$$\text{Và } i_g = \frac{v_i - v_0}{R_G} = \frac{1 + |A_{vT}|}{R_G} \cdot v_i$$

$$\Rightarrow \text{tổng trở vào của mạch: } Z_i = \frac{v_i}{i_g} = \frac{R_G}{1 + |A_{vT}|} \text{ giảm nhỏ.}$$

Để khắc phục, người ta chia R_G ra làm 2 nửa và dùng một tụ nối tắt tín hiệu xuống mass.



Hình 6.11

Phân giải mạch ta tìm được:

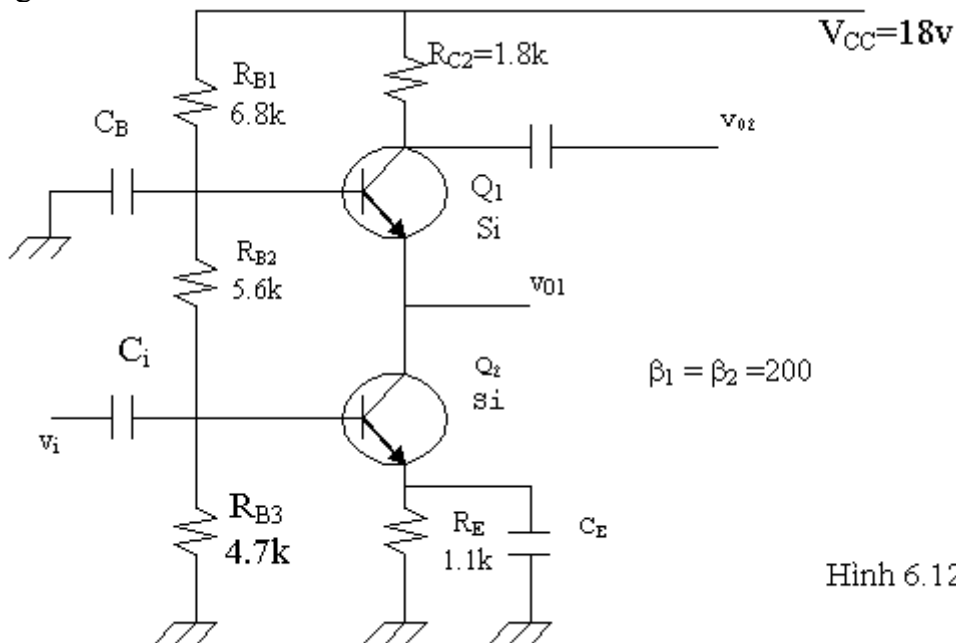
$$A_{VT} = -(g_m R_D)^3$$

$$Z_i = R_G/2$$

$$Z_o = R_D // \frac{R_G}{2} \# R_D$$

6.2 LIÊN KẾT CHỒNG: (cascode connection)

Trong sự liên kết này, một transistor ghép chồng lên một transistor khác. Hình 6.12 mô tả mạch liên kết chồng với một tầng cực phát chung ghép chồng lên một tầng cực nền chung.



Hình 6.12

Sự liên kết này phải được thiết kế sao cho tầng cực phát chung có tổng trở ra (tổng trở vào của tầng cực nền chung) khá lớn và độ lợi điện thế thấp cung cấp cho tầng cực nền chung để bảo đảm điện dung Miller ở ngõ vào thấp nhất nên loại liên kết này hoạt động tốt ở tần số cao. Trong mạch trên, với cách phân tích phân cực như các chương trước ta tìm được:

$$V_{B1} = 4.9v$$

$$V_{B2} = 10.8v$$

$$I_{C1} \# I_{C2} = 3.8mA$$

Điện trở động của mỗi BJT là: $r_e = \frac{26\text{mV}}{I_E} = 6.8\Omega$

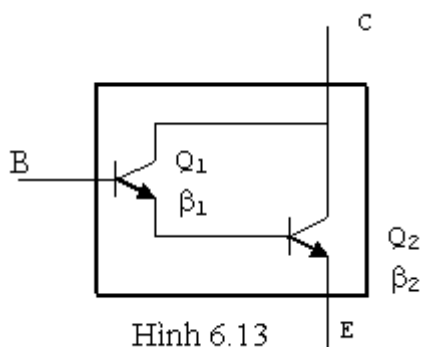
$$A_{v_1} = \frac{v_{o1}}{v_i} \approx -\frac{R_{c1}}{r_e} = -\frac{r_e}{r_e} = -1$$

$$A_{v_2} = \frac{R_{c2}}{r_e} = 265$$

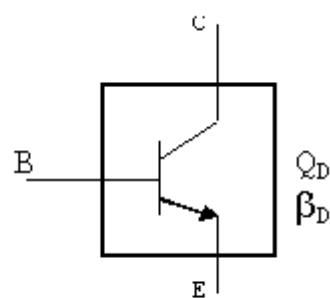
Và $A_{v_T} = A_{v_1} \cdot A_{v_2} = -265$

6.3 LIÊN KẾT DARLINGTON:

Đây là một dạng liên kết rất thông dụng giữa 2 transistor (BJT hoặc FET) như hình 6.13 và tương đương như hình 6.14.



=



Sự liên kết giữa 2 transistor như vậy tương đương với một transistor duy nhất có độ lợi dòng điện là $\beta_D = \beta_1 \cdot \beta_2$

Nếu hai transistor đồng nhất: $\beta_1 = \beta_2 = \beta$ thì $\beta_D = \beta^2$

Transistor Darlington:

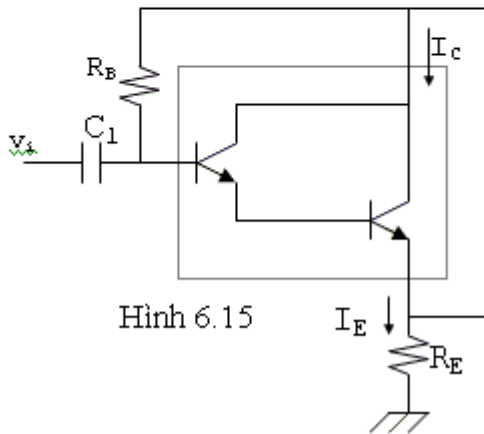
Vì dạng liên kết này rất thông dụng và thích hợp cho việc nâng công suất nên ngày nay người ta thường chế tạo các liên kết này dưới dạng một transistor duy nhất gọi là transistor darlington.

Bảng sau mô tả các thông số của transistor darlington 2N999 do nhà sản xuất cho biết:

Thông số	Ở điều kiện	Min	Max
V_{BE}	$I_C = 100mA$		1.8V
h_{fc} (β_D)	$I_C = 10mA$ $I_C = 100mA$	4000 7000	70000

Mạch ứng dụng:

Mạch căn bản thường dùng có dạng như hình 6.15



Hình 6.15

- Cách tính phân cực giống như ở BJT thông thường.

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + \beta_D R_E} \quad (6.13)$$

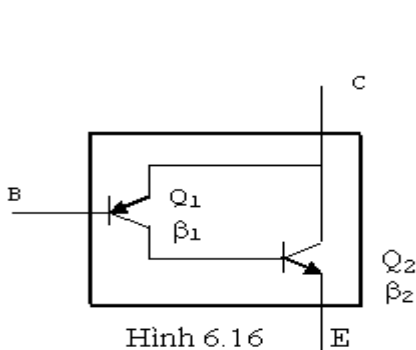
Điểm cần chú ý là β_D rất lớn và giá trị của V_{BE} thường cũng lớn hơn trường hợp hai transistor rời mắc kiểu Darlington.

- Về mặt xoay chiều, transistor darlington được mắc theo kiểu cực thu

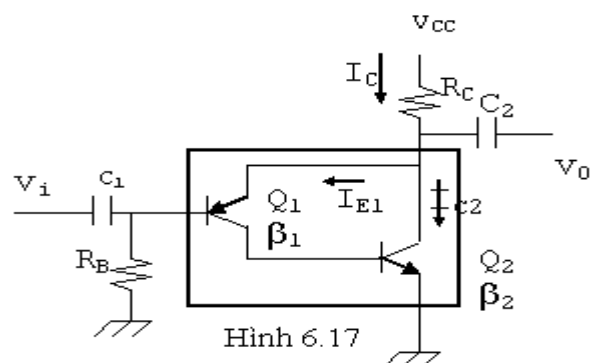
chung nên cũng có tổng trở vào lớn, tổng trở ra nhỏ và độ lợi điện thế xấp xỉ 1.

6.4 LIÊN KẾT CẶP HỒI TIẾP:

Liên kết này cũng gồm có 2 transistor và cũng có dạng gần giống như liên kết Darlington nhưng gồm có 1 transistor PNP và một transistor NPN.



Hình 6.16



Hình 6.17

Cũng giống như liên kết Darlington, cặp hồi tiếp sẽ cho một độ lợi dòng điện rất lớn (bằng tích độ lợi dòng điện của 2 transistor).

Mạch thực tế có dạng như hình 6.17

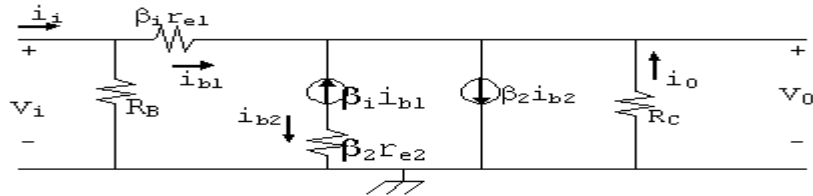
- Tính phân cực:

$$\begin{aligned}
 V_{CC} - R_C I_C - V_{EB1} - R_B I_{B1} &= 0 \\
 \text{Mà } I_C = I_{C2} + I_{E1} = \beta_2 I_{B2} + I_{E1} = \beta_2 I_{C1} + I_{E1} &\approx \beta_2 I_{C1} \\
 \Rightarrow I_C = \beta_2 \beta_1 I_{B1} \\
 \Rightarrow I_{B1} = \frac{V_{CC} - V_{EB1}}{R_B + \beta_1 \beta_2 R_C} &\quad (6.14)
 \end{aligned}$$

Từ đó suy ra được I_{C1} , I_{B2} , I_{C2}

- Thông số xoay chiều:

Mạch tương đương xoay chiều



Hình 6.18

. Tổng trở vào Z_i :

$$\begin{aligned}
 i_{b1} &= \frac{v_i - v_o}{\beta_1 r_{e1}} \\
 \text{với } v_o &= -R_C i_o \approx -R_C (-\beta_1 i_{b1} + \beta_2 i_{b2}) \approx -\beta_2 i_{b2} R_C \\
 \text{và } i_{b2} &= -i_{c1} = -\beta_1 i_{b1} \\
 \text{Nên } \frac{v_i}{i_{b1}} &= \beta_1 r_{e1} + \beta_1 \beta_2 R_C \approx \beta_1 \beta_2 R_C \\
 \text{Và } Z_i &= R_B // \beta_1 \beta_2 R_C &\quad (6.15)
 \end{aligned}$$

. Độ lợi dòng điện:

$$\begin{aligned}
 i_o &= \beta_2 i_{b2} - \beta_1 i_{b1} - i_{b1} \approx -\beta_1 \beta_2 i_{b1} \\
 \Rightarrow \frac{i_o}{i_{b1}} &= -\beta_1 \beta_2 \\
 A_i = \frac{i_o}{i_i} &= \frac{i_o}{i_{b1}} \cdot \frac{i_{b1}}{i_i} = -\beta_1 \beta_2 \cdot \frac{R_B}{R_B + Z_b} &\quad (6.16)
 \end{aligned}$$

. Độ lợi điện thế:

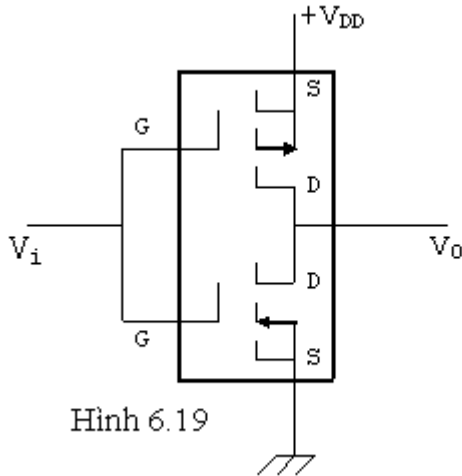
$$\begin{aligned}
 v_o &= -R_C i_o \approx \beta_1 \beta_2 R_C i_{b1} \\
 \text{và } i_{b1} &= \frac{v_i - v_o}{\beta_1 r_{e1}} \\
 \Rightarrow A_v &= \frac{1}{1 + \frac{\beta_1 r_{e1}}{\beta_1 \beta_2 R_C}} = \frac{\beta_1 \beta_2 R_C}{\beta_1 r_{e1} + \beta_1 \beta_2 R_C} \approx 1 &\quad (6.17)
 \end{aligned}$$

. Tổng trở ra: Nối tắt vi, phân giải mạch ta tìm được:

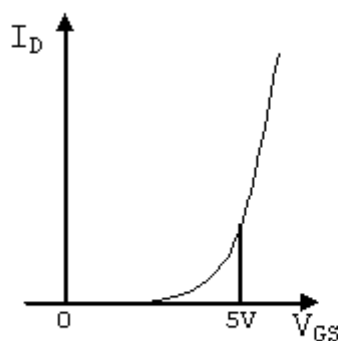
$$Z_o = R_C // \beta_1 r_{e1} // r_{e1} // \frac{r_{e1}}{\beta_2} \approx \frac{r_{e1}}{\beta_2} \quad \text{rất nhỏ.}$$

6.5 MẠCH CMOS:

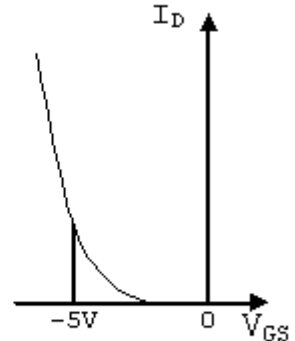
Một dạng mạch rất thông dụng trong mạch số là dùng 2 E-MOSFET kênh N và kênh P liên kết với nhau như hình 6.19 được gọi là CMOS (complementary MOSFET).



Hình 6.19



Hình 6.20



Hình 6.21

Trước khi đi vào khảo sát hoạt động của CMOS, ta cần nhớ lại hoạt động của E-MOSFET.

Đặc tuyến truyền của E-MOSFET kênh N và kênh P như hình 6.20 và 6.21.

- Ở E-MOSFET kênh N, khi điện thế 0V áp vào cổng nguồn, E-MOSFET kênh N không hoạt động ($I_D = 0$). Khi $V_{GS} > V_{GS(th)}$ thì E-MOSFET kênh N mới hoạt động.

- Ở E-MOSFET kênh P, Khi $V_{GS} = 0$ thì E-MOSFET kênh P cũng ngưng và chỉ hoạt động khi $V_{GS} < V_{GS(th)}$.

Phân tích mạch CMOS

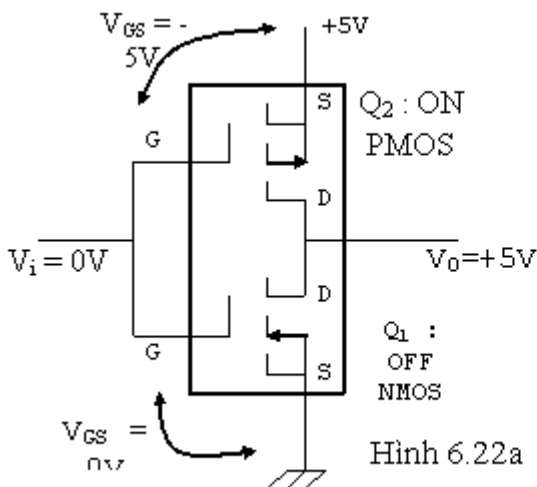
Ta xem mạch CMOS điều hành khi $V_i = 0V$ hay khi $V_i = +5V$

- Khi $V_i = 0V$ được đưa vào cực cổng của CMOS

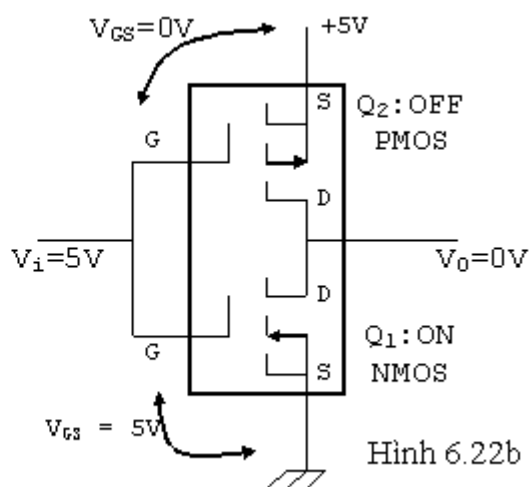
. Với Q_1 (NMOS) $V_{GS} = 0V \Rightarrow Q_1$ ngưng

. Với Q_2 (PMOS) $V_{GS} = -5V \Rightarrow Q_2$ bão hòa.

Kết quả là $V_o = 5V$



Hình 6.22a



Hình 6.22b

- Khi $V_i = +5V$ đưa vào

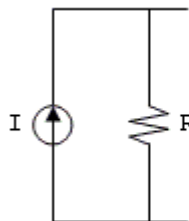
. Với Q_1 (NMOS) $V_{GS} = 5V \Rightarrow Q_1$ bão hòa

. Với Q_2 (PMOS) $V_{GS} = 0V \Rightarrow Q_2$ ngưng

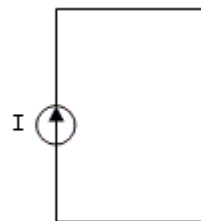
Kết quả là $V_0 = 0V$

6.6 MẠCH NGUỒN DÒNG ĐIỆN:

Nguồn dòng điện là một bộ phận cấp dòng điện mắc song song với điện trở R gọi là nội trở của nguồn. Một nguồn dòng điện lý tưởng khi $R = \infty$ (và sẽ cung cấp một dòng điện là hằng số).



Hình 6.23a
Nguồn thực tế



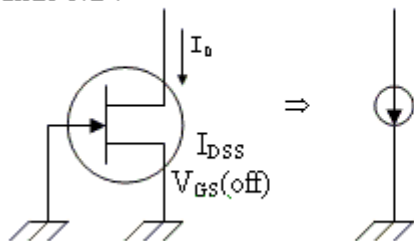
Hình 6.23b
Nguồn lý tưởng

Một nguồn dòng điện trong thực tế có thể được tạo bởi FET, BJT hoặc tổ hợp của 2 loại linh kiện này. Mạch có thể sử dụng linh kiện rời hoặc IC.

6.6.1 Nguồn dòng điện dùng JFET:

Dạng đơn giản như hình 6.24

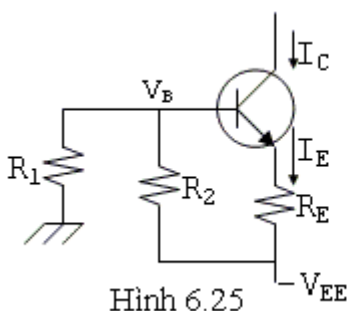
Hình 6.24



Do V_{GS} được giữ ở $0V$ nên dòng thoát được giữ cố định ở $I_D = I_{DSS}$. Vậy JFET điều hành giống như một nguồn dòng điện với nội trở của nguồn là điện trở ngõ ra của JFET (là r_d)

6.6.2 Dùng BJT như một nguồn dòng điện:

Mạch cơ bản như hình 6.25



$$\text{Ta có: } V_B = \frac{R_1}{R_1 + R_2} \cdot (-V_{EE})$$

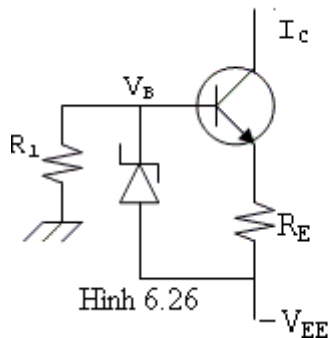
$$\text{Và } V_E = V_B - 0.7V$$

$$I_E = \frac{V_E + V_{EE}}{R_E} \approx I_C$$

Nên

Trong đó I_C là dòng điện không đổi được cấp cho mạch.

6.6.3 Nguồn dòng điện dùng BJT và zener:



Trong mạch hình 6.25, người ta có thể thay R2 bằng một diode zener có điện thế zener là Vz. Giá trị của nguồn dòng điện Ic được tính bởi:

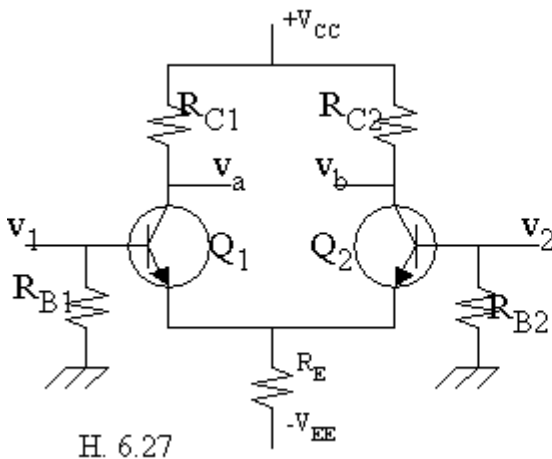
$$I_C \approx I_E = \frac{V_Z - V_{BE}}{R_E} \quad (6.18)$$

Như vậy nguồn dòng Ic tùy thuộc vào Vz, RE nhưng độc lập đối với VFE.

6.7 MẠCH KHUẾCH ĐẠI VISAI: (differential amplifier)

6.7.1 Dạng mạch căn bản:

Một mạch khuếch đại visai căn bản ở trạng thái cân bằng có dạng như hình 6.27



- Mạch đối xứng theo đường thẳng đứng. Các phần tử tương ứng giống nhau về mọi đặc tính.

$$R_{B1} = R_{B2}$$

$$R_{C1} = R_{C2}$$

$$V_{CC} = V_{EE}$$

Q1 giống hệt Q2, thường được chế tạo trên cùng một mẫu tinh thể.

- Mạch có 2 ngõ vào v1, v2 và 2 ngõ ra là va, vb.

- Có 2 phương pháp lấy tín hiệu ra:

. Phương pháp ngõ ra visai: Tín hiệu được lấy ra giữa 2 cực thu.

. Phương pháp ngõ ra đơn cực: Tín hiệu được lấy giữa một cực thu và mass.

- Mạch được phân cực bằng 2 nguồn điện thế đối xứng (âm, dương) để có các điện thế ở cực nền bằng 0volt.

Người ta phân biệt 3 trường hợp:

a/ Khi tín hiệu vào v1 = v2 (cùng biên độ và cùng pha)

Do mạch đối xứng, tín hiệu ở ngõ ra va = vb

$$\text{Như vậy: } v_a = A_C \cdot v_1$$

$$v_b = A_C \cdot v_2$$

Trong đó AC là độ khuếch đại của một transistor và được gọi là độ lợi cho tín hiệu chung (common mode gain).

Do v1 = v2 nên va = vb. Vậy tín hiệu ngõ ra visai va - vb = 0.

b/ Khi tín hiệu vào có dạng visai:

Lúc này $v_1 = -v_2$ (cùng biên độ nhưng ngược pha).

Lúc đó: $v_a = -v_b$.

Do $v_1 = -v_2$ nên khi Q1 chạy mạnh thì Q2 chạy yếu và ngược lại nên $v_a \neq v_b$.

Người ta định nghĩa:

$$v_a - v_b = A_{VS}(v_1 - v_2)$$

A_{VS} được gọi là độ lợi cho tín hiệu visai (differential mode gain). Như vậy ta thấy với ngõ ra visai, mạch chỉ khuếch đại tín hiệu vào visai (khác nhau ở hai ngõ vào) mà không khuếch đại tín hiệu vào chung (thành phần giống nhau).

c/ Trường hợp tín hiệu vào bất kỳ:

Người ta định nghĩa:

- Thành phần chung của v_1 và v_2 là:

$$v_c = \frac{1}{2}(v_1 + v_2)$$

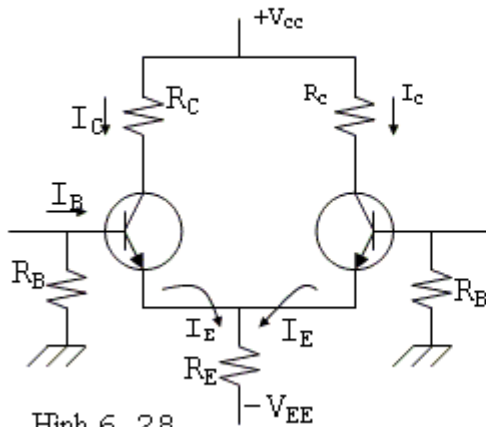
- Thành phần visai của v_1 và v_2 là:

$$v_{VS} = v_1 - v_2$$

Thành phần chung được khuếch đại bởi AC (ngõ ra đơn cực) còn thành phần visai được khuếch đại bởi A_{VS} .

Thông thường $|A_{VS}| \gg |A_C|$.

6.7.2 Mạch phân cực:



Hình 6.28

Ta có: $V_{CC} + V_{EE} = R_C I_C + V_{CE} + 2R_E I_E$

Xem $I_C \approx I_E$

$$\Rightarrow V_{CE} = (V_{CC} + V_{EE}) - (R_C + 2R_E)I_C$$

Phương trình này xác định đường thẳng lấy điện đồ thì $I_C = f(V_{CE})$.

Ngoài ra:

$$R_B I_B + V_{BE} + 2R_E I_E - V_{EE} = 0$$

$$\Rightarrow I_E \approx \frac{V_{EE} - V_{BE}}{2R_E + \frac{R_B}{\beta}} \approx I_C$$

Phương trình này xác định điểm điều hành trên đường thẳng lấy điện.

Khi mạch tuần hoàn đối xứng, điện thế 2 chân B bằng 0V nên:

$$R_B I_B = 0 \Rightarrow I_E = \frac{V_{EE} - V_{BE}}{2R_E} \quad (6.19)$$

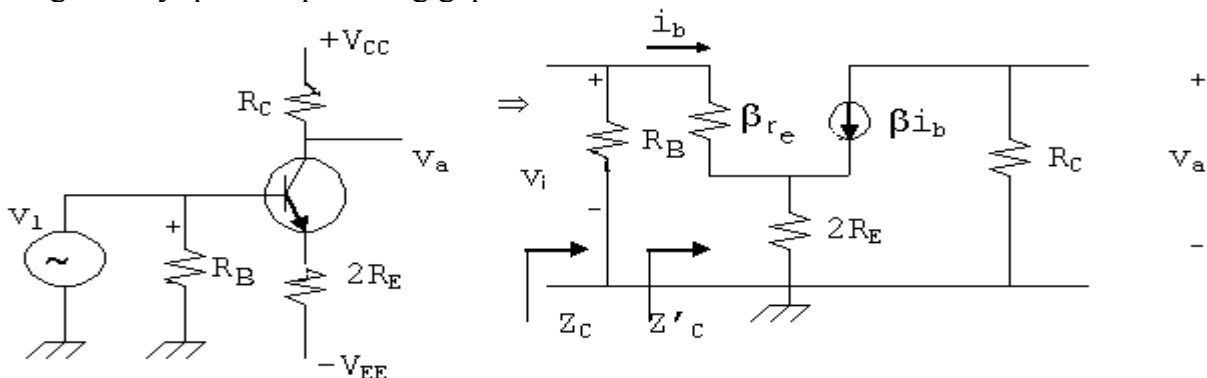
6.7.3 Khảo sát thông số của mạch:

Ta thử tìm A_C , A_{VS} , tổng trở vào chung Z_C , tổng trở vào visai Z_{VS} .

a/ Mạch chỉ có tín hiệu chung:

Tức $v_1 = v_2$ và $v_a = v_b$

Do mạch hoàn toàn đối xứng, ta chỉ cần khảo sát nửa mạch, nên chú ý vì có 2 dòng i_e chạy qua nên phải tăng gấp đôi R_E .



Hình 6.29

Phân giải như các phần trước ta tìm được:

$$A_c = \frac{v_a}{v_1} = -\frac{R_c}{r_e + 2R_E} \approx -\frac{R_c}{2R_E} \quad (6.20)$$

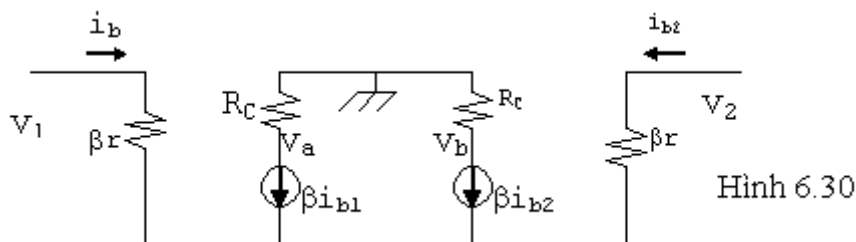
$$Z_c = R_B // Z'_c$$

$$\text{với } Z'_c = \frac{v_i}{i_b} = \beta(r_e + 2R_E) \quad (6.21)$$

b/ Mạch chỉ có tín hiệu visai:

Tức $v_1 = -v_2$ và $v_a = -v_b$

Như vậy dòng điện tín hiệu luôn luôn ngược chiều trong 2 transistor và do đó không qua R_E nên ta có thể bỏ R_E khi tính A_{VS} và Z_{VS} .



Hình 6.30

$$\text{Ta có: } \frac{v_a}{R_c} + \beta i_{b1} = 0$$

$$\text{và } i_{b1} = \frac{v_1}{\beta r_e}$$

$$\text{Suy ra: } \frac{v_a}{R_c} = -\frac{v_1}{r_e} \Rightarrow \frac{v_a}{v_1} = -\frac{R_c}{r_e}$$

$$\text{Ngoài ra: } A_{VS} = \frac{v_a - v_b}{v_1 - v_2} = \frac{2v_a}{2v_1} = \frac{v_a}{v_1} = -\frac{R_c}{r_e} \quad (6.22)$$

Người ta thường đề ý đến tổng trở giữa 2 ngõ vào cho tín hiệu visai hơn là giữa một ngõ vào với mass. Giá trị này gọi là Z'_{VS} .

Khi có R_B thì $Z_{VS} = Z'_{VS} // 2R_B$

Cần chú ý là: $i_{b2} = \frac{v_2}{\beta r_e} = -i_{b1}$

Hệ thức này chứng tỏ giữa 2 ngõ vào chỉ có một dòng điện duy nhất chạy qua. Từ đó người ta định nghĩa:

$$Z'_{VS} = \frac{v_1 - v_2}{i_{b1}} = \frac{2v_1}{i_{b1}} = 2\beta r_e \quad (6.23)$$

c/ Mạch có tín hiệu tổng hợp:

Với v_1, v_2 bất kỳ ta có cả thành phần chung v_C và thành phần visai AV_S .

- Nếu lấy tín hiệu giữa hai cực thu thì thành phần chung không ảnh hưởng, tức là:

$$v_a - v_b = A_{VS}(v_1 - v_2)$$

- Nếu lấy tín hiệu từ một trong hai cực thu xuống mass:

$$v_a = A_c \cdot v_c + \frac{1}{2} A_{VS} \cdot v_{VS}$$

$$v_b = A_c \cdot v_c - \frac{1}{2} A_{VS} \cdot v_{VS}$$

Dấu - biểu thị hai thành phần visai ở hai cực thu luôn trái dấu nhau.

d/ Hệ số truất thải tín hiệu chung λ_1 :

Định nghĩa: $\lambda_1 = \frac{A_{VS}}{A_c}$

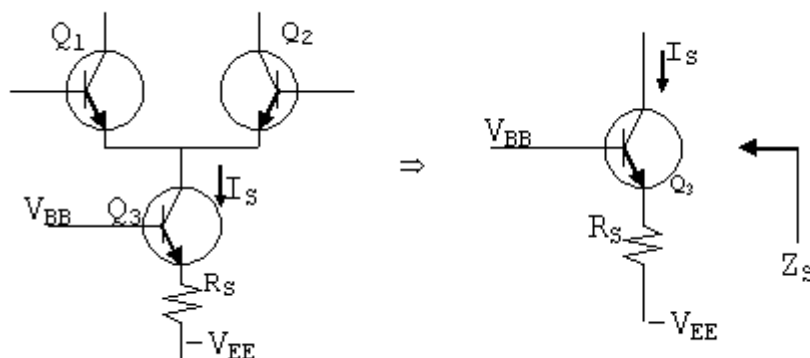
(λ càng lớn thì thành phần chung ít ảnh hưởng đến ngõ ra)

e/ Phương pháp tăng λ_1 (nguồn dòng điện)

Muốn tăng λ_1 phải giảm A_c và tăng A_{VS} . Như vậy phải dùng R_E lớn. Tuy nhiên điều này làm cho V_{CC} và V_{EE} cũng phải lớn. Phương pháp tốt nhất là dùng nguồn dòng điện.

Nguồn dòng điện thay cho R_E phải có 2 đặc tính:

- Cấp 1 dòng điện không đổi.
- Cho 1 tổng trở Z_S nhìn từ cực thu của Q3 lớn để thay R_E .



Hình 6.31

6.7.4 Trạng thái mất cân bằng:

Khi mạch mất cân bằng thì không còn duy trì được sự đối xứng. Hậu quả trầm trọng nhất là thành phần chung có thể tạo ra tín hiệu visai ở ngõ ra.

* Một số nguyên nhân chính:

- Các linh kiện thụ động như điện trở, tụ điện ... không thật sự bằng nhau và đồng chất.

- Các linh kiện tác động như diode, transistor.. không hoàn toàn giống nhau.

* Biện pháp ổn định:

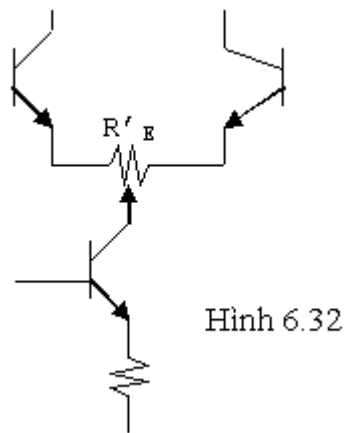
- Lựa chọn thật kỹ linh kiện.

- Giữ dòng điện phân cực nhỏ để sai số về điện trở tạo ra điện thế visai nhỏ.

- Thiết kế (l có trị số thật lớn.

- Thêm biến trở R'_E để cân bằng dòng điện phân cực.

- Chế tạo theo phương pháp vi mạch.



* Hệ số truat thài tín hiệu chung λ_2

Định nghĩa:

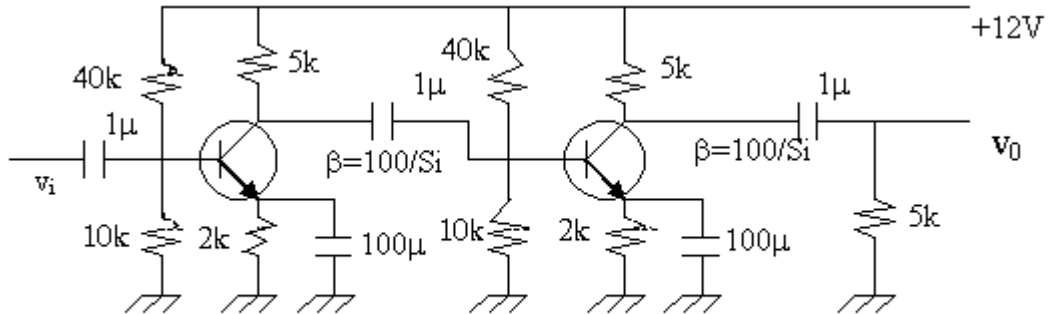
Số lượng tín hiệu chung vào để
tạo thành một đơn vị visai ra

$$\lambda_2 = \frac{\text{Số lượng tín hiệu chung vào để tạo thành một đơn vị visai ra}}{\text{Số lượng tín hiệu visai vào để tạo thành một đơn vị visai ra}}$$

λ_2 biểu thị sự cân bằng của mạch. Mạch cân bằng thì λ_2 càng lớn.

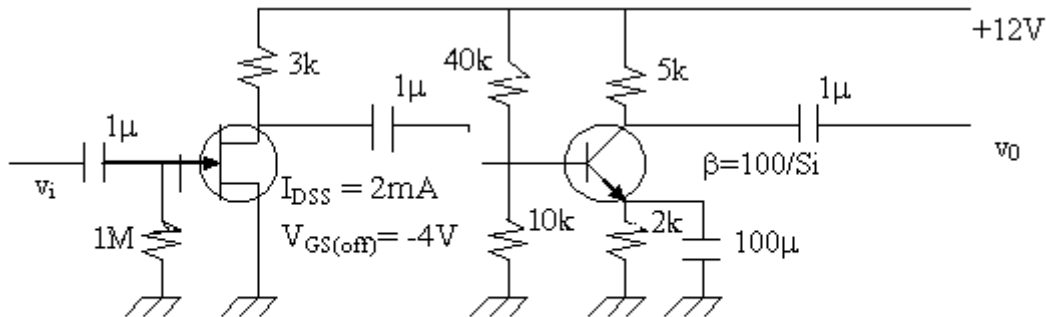
BÀI TẬP CUỐI CHƯƠNG VI

Bài 1: Tính tổng trở vào, tổng trở ra và độ lợi điện thế của mạch điện hình 6.33



Hình 6.33

Bài 2: Lập lại bài 1 với mạch điện hình 6.34

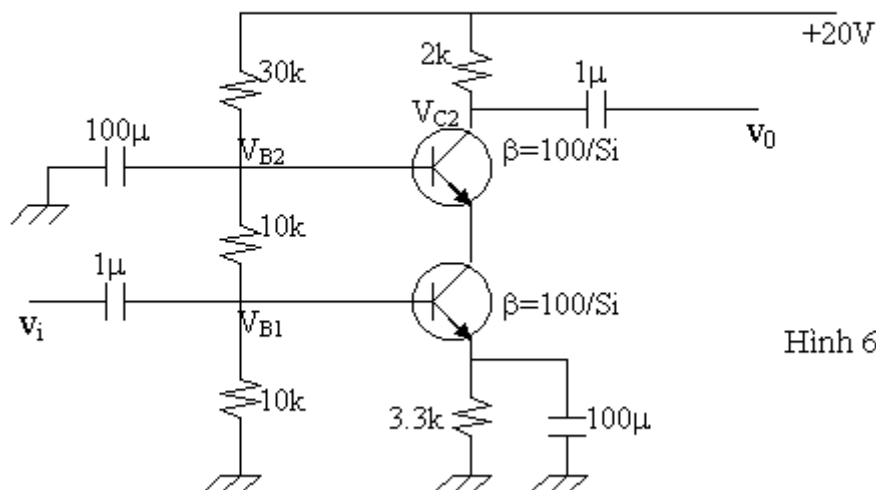


Hình 6.34

Bài 3: Trong mạch điện hình 6.35

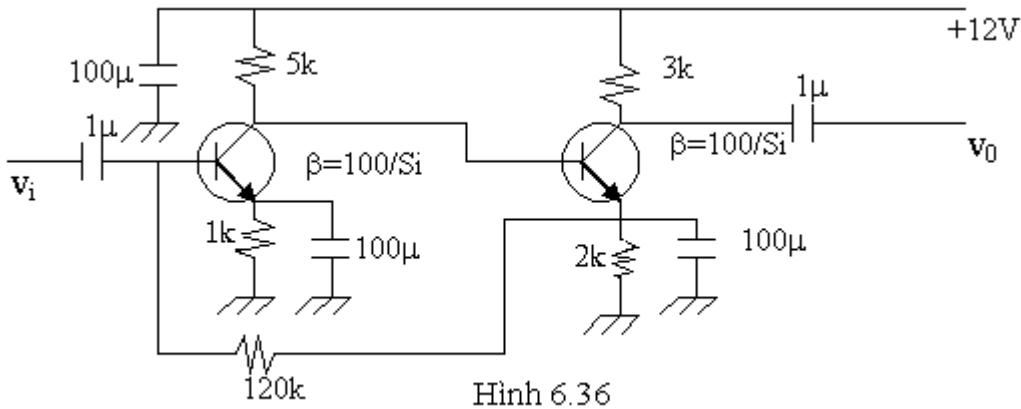
- 1/ Xác định điện thế phân cực V_{B1} , V_{B2} , V_{C2}
- 2/ Xác định độ lợi điện thế

$$A_v = \frac{v_o}{v_i}$$



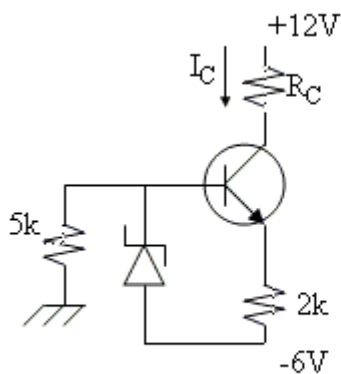
Hình 6.35

Bài 4: Tính độ lợi điện thế của mạch hình 6.36



Hình 6.36

Bài 5: cho mạch điện hình 6.37. Zener có $V_Z = 4.7V$.



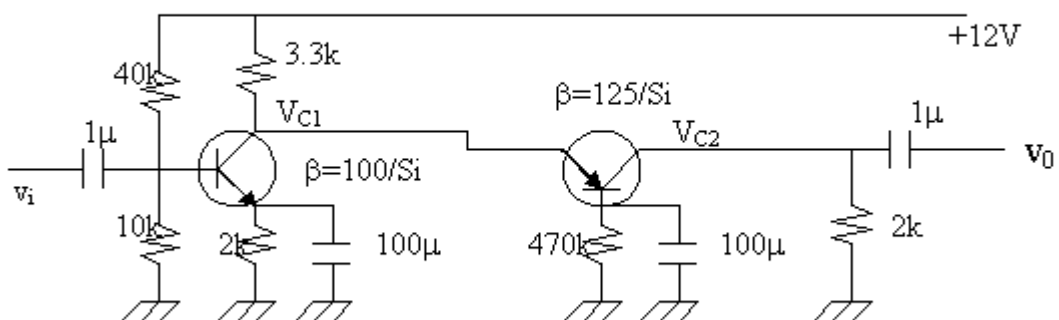
Hình 6.37

- 1/. Tính I_C khi $R_C = 1k\Omega$
- 2/. Lập lại câu 1 khi $R_C = 2k\Omega$. Nhận xét.
- 3/. Xác định giá trị tối đa của R_C để mạch hoạt động bình thường.

Bài 6: Trong mạch điện hình 6.38

- 1/ Tính điện thế phân cực V_{C1} , V_{C2} .
- 2/ Xác định độ lợi điện thế

$$A_v = \frac{v_o}{v_i}$$



Hình 6.38

Chương 7

OP-AMP-KHUẾCH ĐẠI VÀ ỨNG DỤNG

7.1 VI SAI TỔNG HỢP:

Mạch vi sai trong thực tế thường gồm có nhiều tầng (và được gọi là mạch vi sai tổng hợp) với mục đích.

- Tăng độ khuếch đại A_{VS}
- Giảm độ khuếch đại tín hiệu chung A_C

Do đó tăng hệ số λ_1 .

- Tạo ngõ ra đơn cực để thuận tiện cho việc sử dụng cũng như chế tạo mạch khuếch đại công suất. Thường người ta chế tạo mạch vi sai tổng hợp dưới dạng IC gọi là IC thuật toán (op-amp _operational amplifier).

Người ta chia một mạch vi sai tổng hợp ra thành 3 phần: Tầng đầu, các tầng giữa và tầng cuối. Tầng đầu là mạch vi sai căn bản mà ta đã khảo sát ở chương trước.

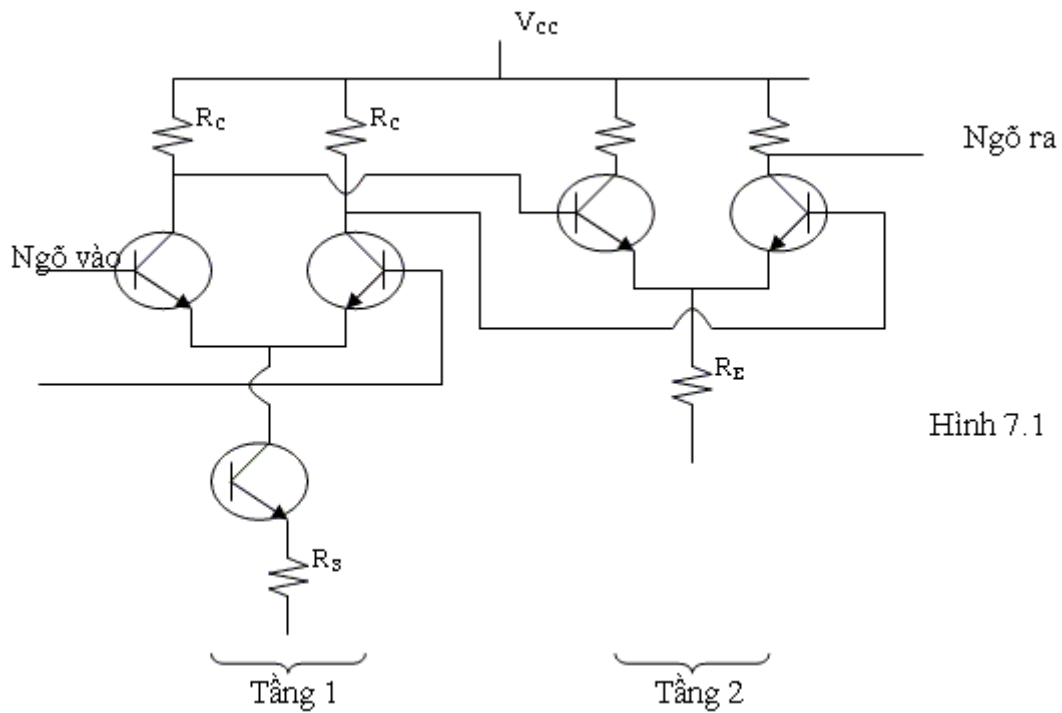
7.1.1 Các tầng giữa:

Các tầng giữa có thể là vi sai hay đơn cực.

a/Mắc nối tiếp vi sai với vi sai:

Mục đích: - Tăng A_{VS} vì $|A_{VS}| \# \left| -\frac{R_c}{r_e} \right| > 1$

- Giảm A_C vì $|A_C| \# \left| -\frac{R_c}{2R_E} \right| < 1$
Do đó tăng hệ số λ_1



Hình 7.1

Đề ý là tổng trở vào của tầng vi sai sau có thể làm mất cân bằng tổng trở ra của tầng vi sai trước. Tầng sau không cần dùng nguồn dòng điện.

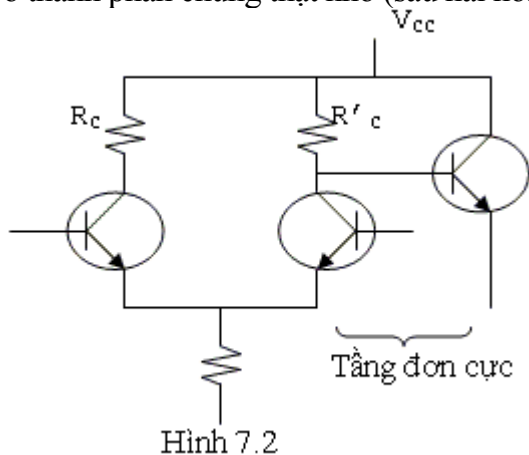
b/ Mắc vi sai nối tiếp với đơn cực:

Người ta thường dùng tầng đơn cực để:

- Dễ sử dụng.
- Dễ tạo mạch công suất.

Nhưng mạch đơn cực sẽ làm phát sinh một số vấn đề mới:

- Làm mất cân bằng tầng vi sai, nên hai điện trở RC của tầng vi sai đôi khi phải có trị số khác nhau để bù trừ cho sự mất cân bằng.
- Làm tăng cả A_{VS} và A_C nên (1 có thể thay đổi, do đó chỉ nên dùng tầng đơn cực ở nơi đã có thành phần chung thật nhỏ (sau hai hoặc ba tầng vi sai)



Hình 7.2

Trong đó:

$$R_c = R'_c // Z_V$$

Với: Z_V là tổng trở vào của tầng đơn cực.

7.1.2 Tầng cuối:

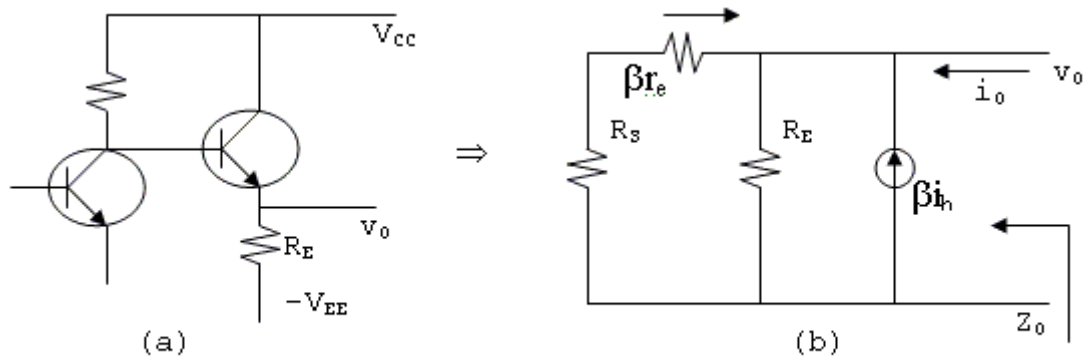
Phải thỏa mãn các điều kiện:

- Cho một tổng trở ra thật nhỏ.

- Điện thế phân cực tại ngõ ra bằng 0 volt khi hai ngõ vào ở 0 volt.

a/ Điều kiện về tổng trở ra:

Để được tổng trở ra nhỏ, người ta thường dùng mạch cực thu chung.



Hình 7.3

Để tính tổng trở ra ta dùng mạch tương đương hình 7.3b; Trong đó R_S là tổng trở ra của tầng (đơn cực) đứng trước.

$$Z_o = \frac{v_o}{i_o}$$

Phân giải mạch ta tìm được:

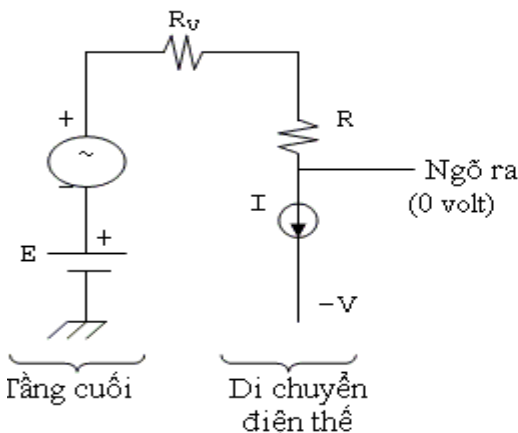
$$Z_o = \frac{v_o}{i_o} = \frac{R_E(R_S + \beta r_e)}{R_E(1 + \beta) + \beta r_e + R_S}$$

Thông thường βR_E rất lớn nên:

$$Z_o = v_o / i_o \approx r_e + R_S / \beta \tag{7.1}$$

b/ Điều kiện về điện thế phân cực:

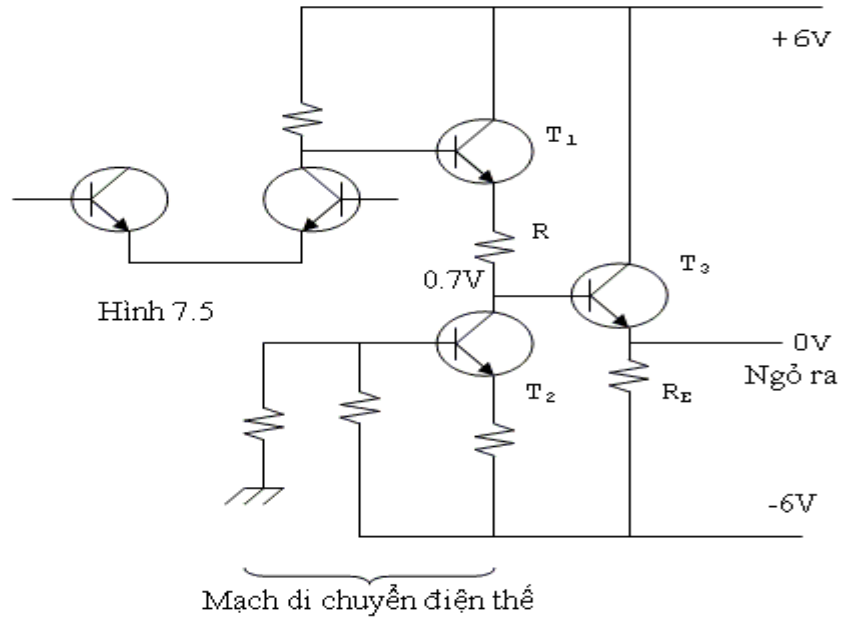
Vì các tầng được mắc trực tiếp với nhau nên điện thế phân cực ngõ ra của tầng cuối có thể không ở 0 volt khi ngõ vào ở 0 volt. Để giải quyết người ta dùng mạch di chuyển điện thế (Level shifting network) gồm có: một nguồn dòng điện I và một điện trở R sao cho: $E = RI$.



Hình 7.4

Trong đó E là điện thế phân cực ngõ ra ($\neq 0$ volt) của tầng cuối. Tuy nhiên, như vậy tổng trở ra sẽ tăng thêm một trị số là R . Vì vậy để thỏa mãn cả hai điều kiện, người ta dùng mạch di chuyển điện thế trước một tầng cực thu chung.

- R và T2 là mạch di chuyển điện thế.
- T3 là tầng cực thu chung để cho tổng trở ra nhỏ.



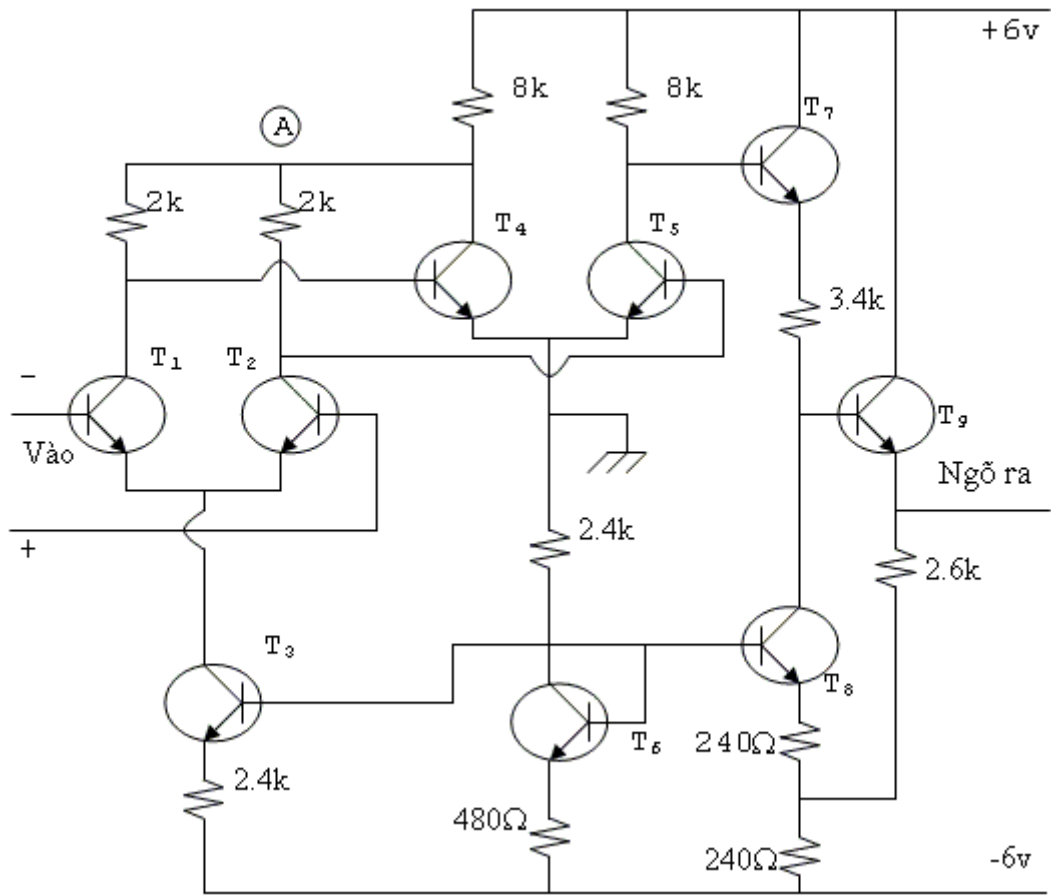
7.1.3 Một ví dụ:

Op-amp μ pc 709 của hãng Fairchild.

T₁, T₂: Mạch vi sai căn bản ngõ vào.

T₃: Nguồn dòng điện cho T₁ và T₂. Điện thế phân cực tại cực nền của T₃ được xác định bởi cầu phân thế gồm T₆ (mắc thành diode), điện trở 480Ω và 2.4kΩ.

T₄, T₅: không phải là vi sai vì 2 chân E nối mass. T₄ có nhiệm vụ ổn định điện thế tại điểm A cho T₁ và T₂.



T₅: Là tầng đơn cực chuyển tiếp giữa vi sai và tầng cuối.

T₇: Là mạch cực thu chung đầu tiên và T₈ là mạch di chuyển điện thế với điện trở 3.4k.

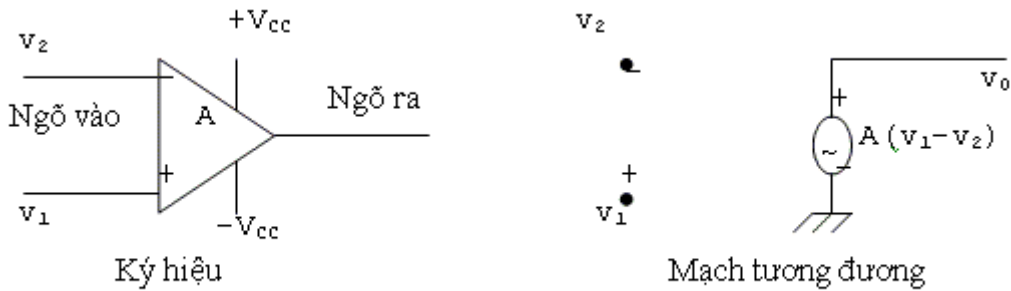
T₉: Là mạch cực thu chung cũng là tầng cuối để đạt được tổng trở ra nhỏ.

7.2 MẠCH KHUẾCH ĐẠI OP-AMP CĂN BẢN:

Trong chương này, ta khảo sát op-amp ở trạng thái lý tưởng. Sau đây là các đặc tính của một op-amp lý tưởng:

- Độ lợi vòng hở A (open loop gain) bằng vô cực.
- Băng tần rộng từ 0Hz đến vô cực.
- Tổng trở vào bằng vô cực.
- Tổng trở ra bằng 0.
- Các hệ số λ bằng vô cực.
- Khi ngõ vào ở 0 volt, ngõ ra luôn ở 0 volt.

Đương nhiên một op-amp thực tế không thể đạt được các trạng thái lý tưởng như trên.



Hình 7.7

Từ các đặc tính trên ta thấy:

- $A = \frac{v_0}{v_1 - v_2} \rightarrow \infty$ nên khi v_0 xác định và chưa bão hòa thì $v_1 = v_2$.

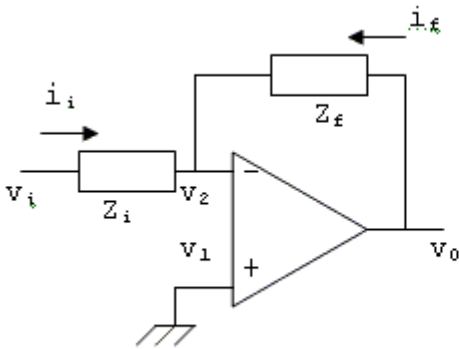
- $Z_i \rightarrow \infty$ nên không có dòng điện chạy vào op-amp từ các ngõ vào.

- $Z_0 \rightarrow 0\Omega$ nên ngõ ra v_0 không bị ảnh hưởng khi mắc tải.

- Vì A rất lớn nên phải dùng op-amp với hồi tiếp âm. Với hồi tiếp âm, ta có hai dạng mạch khuếch đại căn bản sau:

7.2.1 Mạch khuếch đại đảo: (Inverting Amplifier)

Dạng mạch căn bản.



Hình 7.8

- . Z_i, Z_f có thể có bất kỳ dạng nào.
- . Tín hiệu đưa vào ngõ vào (-).
- . v_i có thể xoay chiều hoặc một chiều.

Do op-amp lý tưởng nên:

$$v_1 = v_2 = 0$$

$$i_i = -i_f \Rightarrow \frac{v_i}{Z_i} = -\frac{v_o}{Z_f}$$

Suy ra độ lợi điện thế của mạch:

$$A_v = \frac{v_o}{v_i} = -\frac{Z_f}{Z_i} \quad (7.2)$$

Nhận xét:

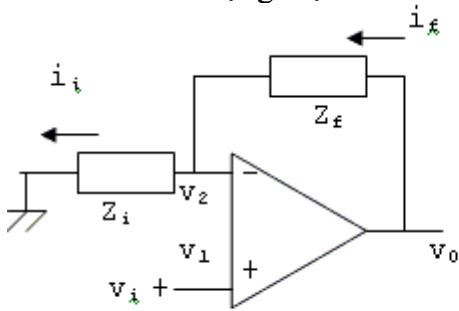
- Khi Z_f và Z_i là điện trở thuần thì v_0 và v_i sẽ lệch pha 180° (nên được gọi là mạch khuếch đại đảo và ngõ vào (-) được gọi là ngõ vào đảo).

- Z_f đóng vai trò mạch hồi tiếp âm. Z_f càng lớn (hồi tiếp âm càng nhỏ) độ khuếch đại của mạch càng lớn.

- Khi Z_f và Z_i là điện trở thuần thì op-amp có tính khuếch đại cả điện thế một chiều.

7.2.2 Mạch khuếch đại không đảo: (Non_inverting Amplifier)

Dạng mạch căn bản.



Ta có:

$$v_1 = v_2 = v_i$$

Và $i_f = i_i$

$$i_f = \frac{v_o - v_2}{Z_f}$$

$$i_i = \frac{v_i}{Z_i} \Rightarrow \frac{v_o - v_2}{Z_f} = \frac{v_i}{Z_i} = \frac{v_2}{Z_i}$$

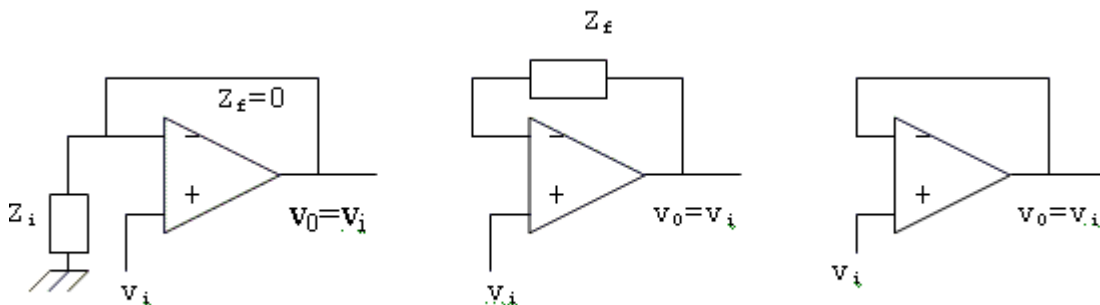
Hình 7.9

Suy ra:

$$A_v = \frac{v_o}{v_i} = 1 + \frac{Z_f}{Z_i} \quad (7.3)$$

Nhận xét:

- Z_f, Z_i có thể có bất kỳ dạng nào.
- v_o và v_i cũng có thể có bất kỳ dạng nào.
- Khi Z_f, Z_i là điện trở thuần thì ngõ ra v_o sẽ có cùng pha với ngõ vào v_i (nên mạch được gọi là mạch khuếch đại không đảo và ngõ vào (+) được gọi là ngõ vào không đảo).
- Z_f cũng đóng vai trò hồi tiếp âm. Để tăng độ khuếch đại A_v , ta có thể tăng Z_f hoặc giảm Z_i .
- Mạch khuếch đại cả tín hiệu một chiều khi Z_f và Z_i là điện trở thuần. Mạch cũng giữ nguyên tính chất không đảo và có cùng công thức với trường hợp của tín hiệu xoay chiều.
- Khi $Z_f=0$, ta có: $A_v=1 \Rightarrow v_o=v_i$ hoặc $Z_i=\infty$ ta cũng có $A_v=1$ và $v_o=v_i$ (hình 7.10). Lúc này mạch được gọi là mạch “voltage follower” thường được dùng làm mạch đệm (buffer) vì có tổng trở vào lớn và tổng trở ra nhỏ như mạch cực thu chung ở BJT.

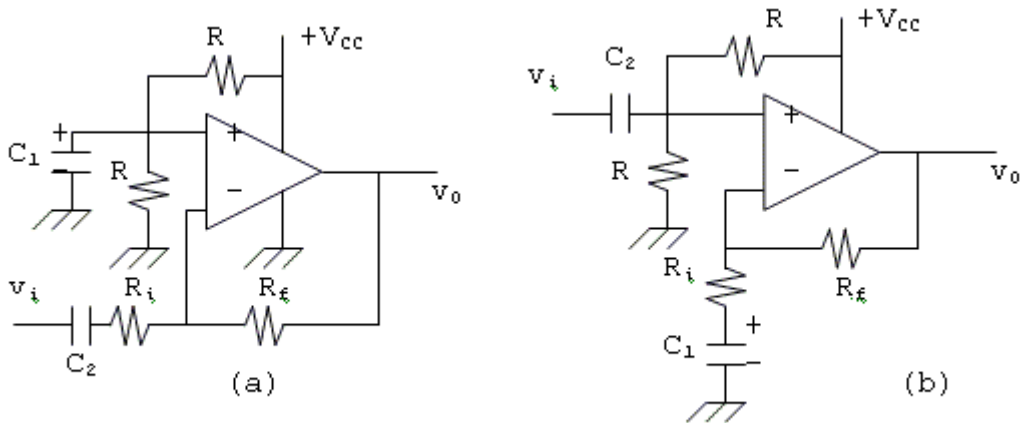


Hình 7.10

7.2.3 Op-amp phân cực bằng nguồn đơn:

Phần trên là các đặc tính và 2 mạch khuếch đại căn bản được khảo sát khi op-amp được phân cực bằng nguồn đối xứng. Thực tế, để tiện trong thiết kế mạch và sử dụng, khi không cần thiết thì op-amp được phân cực bằng nguồn đơn; Lúc bấy giờ chân nối với nguồn âm $-V_{CC}$ được nối mass.

Hai dạng mạch khuếch đại căn bản như sau:



Hình 7.11

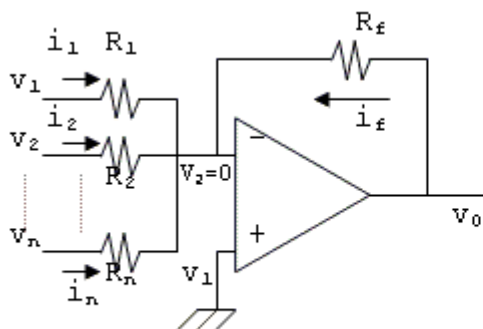
Người ta phải phân cực một ngõ vào (thường là ngõ vào +) để điện thế phân cực ở hai ngõ vào lúc này là $V_{CC} / 2$ và điện thế phân cực ở ngõ ra cũng là $V_{CC} / 2$. Hai điện trở R phải được chọn khá lớn để tránh làm giảm tổng trở vào của op-amp. Khi đưa tín hiệu vào phải qua tụ liên lạc (C_2 trong mạch) để không làm lệch điện thế phân cực. Như vậy, khi phân cực bằng nguồn đơn, op-amp mất tính chất khuếch đại tín hiệu một chiều. Trong hình a, mạch khuếch đại đảo, C_1 là tụ lọc điện thế phân cực ở ngõ vào (+). Trong hình b, mạch khuếch đại không đảo, C_1 dùng để tạo hồi tiếp xoay chiều cho mạch và giữ điện thế phân cực ở ngõ vào (-) là $V_{CC} / 2$. Độ khuếch đại của mạch vẫn không đổi.

7.3 MỘT SỐ ỨNG DỤNG CỦA OP-AMP:

7.3.1 Mạch làm toán:

Đây là các mạch điện tử đặc biệt trong đó sự liên hệ giữa điện thế ngõ vào và ngõ ra là các phương trình toán học đơn giản.

a/ Mạch cộng:



Hình 7.12

Các dòng điện chạy qua các điện trở là:

$$i_1 = \frac{v_1}{R_1}; i_2 = \frac{v_2}{R_2}; \dots; i_n = \frac{v_n}{R_n}$$

Tổng các dòng điện này chạy qua R_f và tạo thành v_0 nên ta có:

$$v_0 = -R_f \left(\frac{v_1}{R_1} + \frac{v_2}{R_2} + \dots + \frac{v_n}{R_n} \right)$$

$$\Rightarrow v_0 = \sum_{j=1}^n k_j v_j \quad (7.4)$$

Trong đó: $k_1 = -\frac{R_f}{R_1}; k_2 = -\frac{R_f}{R_2}; \dots; k_n = -\frac{R_f}{R_n}$

Nếu: $R_f = R_1 = R_2 = \dots = R_n$ thì ta có:

$$v_0 = -\sum_{j=1}^n v_j \quad (7.5)$$

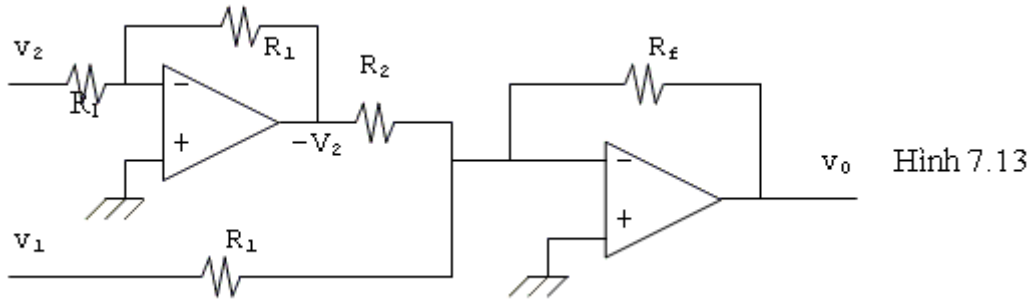
Tín hiệu ngõ ra bằng tổng các tín hiệu ngõ vào nhưng ngược pha.
Ta chú ý là v_i là một điện thế bất kỳ có thể là một chiều hoặc xoay chiều.

b/ Mạch trừ:

Ta có 2 cách tạo mạch trừ.

*** Trừ bằng phương pháp đổi dấu:**

Để trừ một số, ta cộng với số đối của số đó.



v_2 đầu tiên được làm đảo rồi cộng với v_1 . Do đó theo mạch ta có:

$$v_0 = -\left[\frac{R_f}{R_1} v_1 + \left(-\frac{R_f}{R_2} \right) v_2 \right]$$

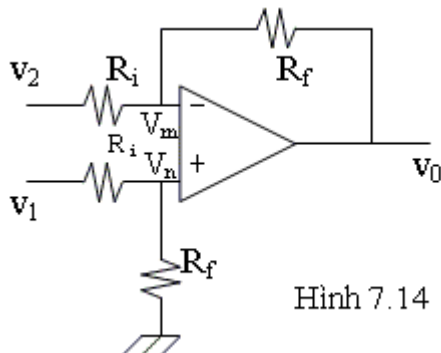
Nếu ta chọn $R_f = R_1 = R_2$, ta được:

$$v_0 = -(v_1 - v_2) \quad (7.6)$$

Như vậy tín hiệu ở ngõ ra là hiệu của 2 tín hiệu ngõ vào nhưng đổi dấu.

*** Trừ bằng mạch vi sai:**

Dạng cơ bản



Ta có:

$$v_m = v_n = v_1 \cdot \frac{R_f}{R_f + R_i}$$

Dòng điện vào từ v_2 qua R_i sẽ qua R_f nên:

$$\frac{v_2 - v_m}{R_i} = \frac{v_m - v_0}{R_f}$$

Thay trị số của v_m vào biểu thức trên ta tìm được:

$$v_0 = \frac{R_f}{R_i} (v_1 - v_2) \quad (7.7)$$

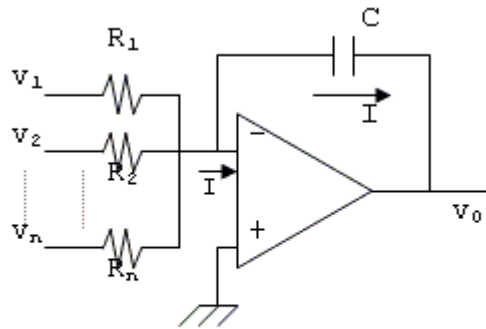
Nếu $R_f = R_i$ ta có: $v_0 = (v_1 - v_2)$ (7.8)

c/ Mạch tích phân:

Dạng mạch

Dòng điện ngõ vào:

$$I = \frac{v_1}{R_1} + \frac{v_2}{R_2} + \dots + \frac{v_n}{R_n}$$



Hình 7.15

Dòng này nạp vào tụ C và tạo ra v0.

$$v_0 = -\frac{1}{C} \int_0^t I \cdot dt = -\frac{1}{C} \int_0^t \left(\frac{v_1}{R_1} + \frac{v_2}{R_2} + \dots + \frac{v_n}{R_n} \right) dt$$

Hay

$$v_0 = -\int_0^t \left(\frac{1}{R_1 C} \cdot v_1 + \frac{1}{R_2 C} \cdot v_2 + \dots + \frac{1}{R_n C} \cdot v_n \right) dt$$

$$\Rightarrow v_0 = -\int_0^t \sum_{j=1}^n k_j \cdot v_j \cdot dt \quad (7.9)$$

Với k_j là độ lợi của các ngõ vào: $k_j = \frac{1}{CR_j}$

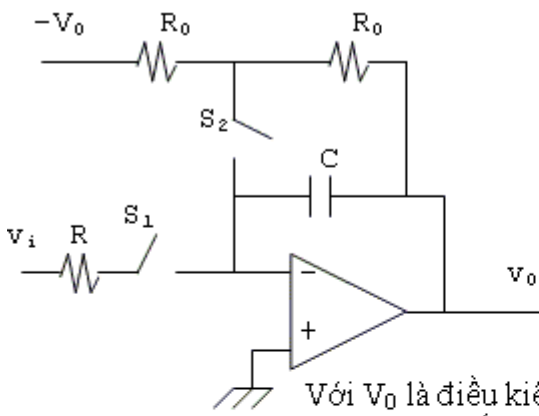
Đặc biệt khi $R_1 = R_2 = \dots = R_n = R$:

$$v_0 = -\frac{1}{RC} \int_0^t \sum_{j=1}^n v_j \cdot dt \quad (7.10)$$

* Hai vấn đề thực tế:

- Điều kiện ban đầu hay hằng số tích phân:

Dạng mạch căn bản

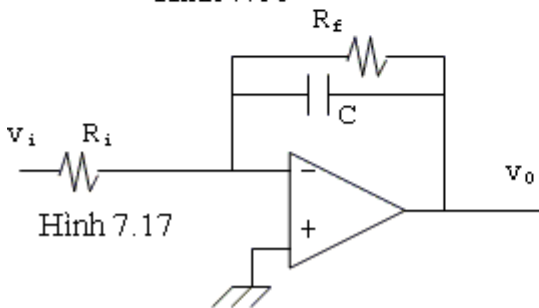


Trước hết khóa S₁ hở, khóa S₂ đóng, tụ C sẽ nạp điện. Ngõ ra sẽ tăng từ 0 lên đến trị số V₀ (lưu ý sự đổi dấu). Sau đó S₂ được mở ra và S₁ đóng kín, tụ C vẫn giữ trị số này vì không có lối thoát. Mạch thành mạch lấy tích phân của v_i. Do đó:

$$v_0 = -\int \frac{1}{RC} v_i dt + V_0$$

Với V₀ là điều kiện ban đầu hay hằng số lấy tích phân.

Hình 7.16 - Trừ điện thế offset:



Với các op-amp có điện thế offset lớn ở ngõ ra (điện thế ngõ ra khi ngõ vào bằng 0 volt), v₀ sẽ chịu một sai số đáng kể. Để khắc phục tình trạng này, một điện trở R_f được mắc song song với C để tạo hồi tiếp âm cho tần

Hình 7.17

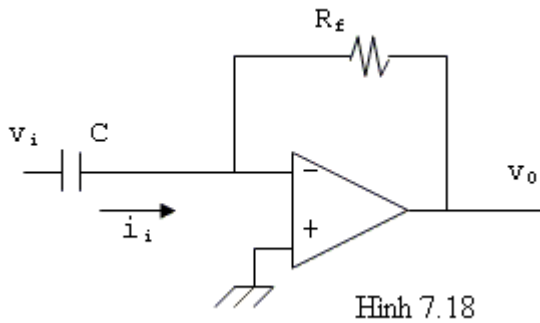
số thấp. Như vậy khi có R_f, mạch chỉ có tính tích phân khi tần số của tín hiệu f thỏa:

$$f > \frac{1}{2\pi R_f C}$$

, R_f không được quá lớn vì sự hồi tiếp âm sẽ yếu.

d/ Mạch vi phân:

Dạng mạch



Tín hiệu vi nạp vào tụ C bằng dòng điện i_i

có trị số: $i_i = C \cdot \frac{dv_i}{dt}$

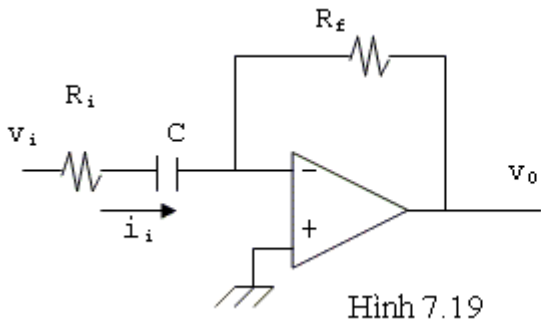
Đây cũng chính là dòng điện chạy qua điện trở R, vậy:

$$v_0 = -RC \cdot \frac{dv_i}{dt}$$

Hình 7.18

Vấn đề thực tế: giảm tạp âm.

Mạch đơn giản như trên ít được dùng trong thực tế vì có đặc tính khuếch đại tạp âm ở tần số cao, đây là do độ lợi của toàn mạch tăng theo tần số. Để khắc phục một phần nào, người ta mắc thêm một điện trở nối tiếp với tụ C ở ngõ vào như hình 7.19.



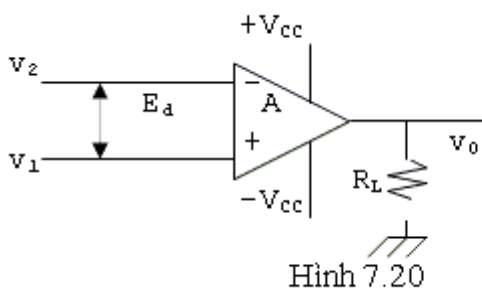
Lúc này mạch chỉ có đặc tính lấy vi phân tốt khi tần số của tín hiệu nhỏ hơn $\frac{1}{2\pi R_i C}$. Phải lựa chọn R_i thế nào để mạch giảm thiểu tối đa tạp âm mà điều kiện trên vẫn được thỏa mãn.

Hình 7.19

7.3.2 Mạch so sánh:

a/ Điện thế ngõ ra bảo hòa:

Ta xem mạch hình 7.20



Ta có: $v_0 = A(v_1 - v_2) = A.E_d$

Với $E_d = v_1 - v_2$

E_d là điện thế khác nhau giữa 2 ngõ vào và được định nghĩa:

$E_d = (\text{điện thế ngõ vào } +) - (\text{điện thế ngõ vào } -)$;

Do mạch không có hồi tiếp âm nên:

$$v_0 = A.E_d$$

Hình 7.20

Trong đó A là độ lợi vòng hở của op-amp. Vì A rất lớn nên theo công thức trên v_0 rất lớn.

Khi E_d nhỏ, v_0 được xác định. Khi E_d vượt quá một trị số nào đó thì v_0 đạt đến trị số bảo hòa và được gọi là V_{Sat} . Trị số của E_d tùy thuộc vào mỗi op-amp và có trị số vào khoảng vài chục μV .

- Khi E_d âm, mạch đảo pha nên $v_0 = -V_{Sat}$

- Khi E_d dương, tức $v_1 > v_2$ thì $v_0 = +V_{Sat}$.

Điện thế ngõ ra bảo hòa thường nhỏ hơn điện thế nguồn từ 1 volt đến 2 volt. Để ý là $|+V_{Sat}|$ có thể khác $|-V_{Sat}|$.

Như vậy ta thấy điện thế E_d tối đa là:

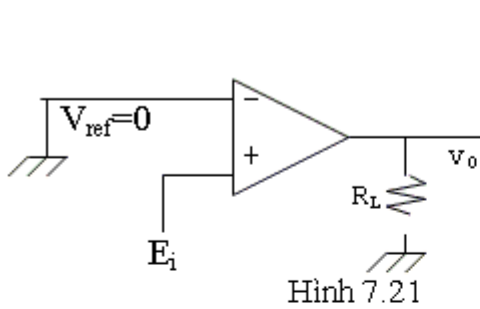
$$+E_{dmax} = \frac{+V_{Sat}}{A}$$

$$-E_{dmax} = \frac{-V_{Sat}}{A}$$

b/ Mạch so sánh mức 0: (tách mức zero)

* So sánh mức zero không đảo

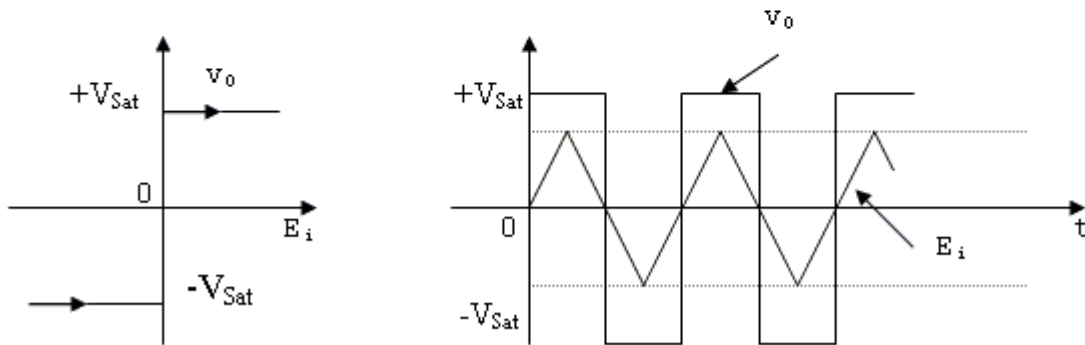
Dạng mạch



Điện thế ở ngõ vào (-) được dùng làm điện thế chuẩn và E_i là điện thế muốn đem so sánh với điện thế chuẩn được đưa vào ngõ vào (+).
 Khi $E_i > V_{ref} = 0V$ thì $v_o = +V_{Sat}$
 Khi $E_i < V_{ref} = 0V$ thì $v_o = -V_{Sat}$

Hình 7.21

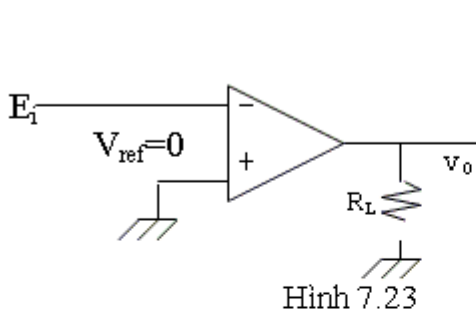
Thí dụ khi E_i có dạng tam giác thì dạng sóng ngõ ra v_o có dạng như hình 7.22



Hình 7.22

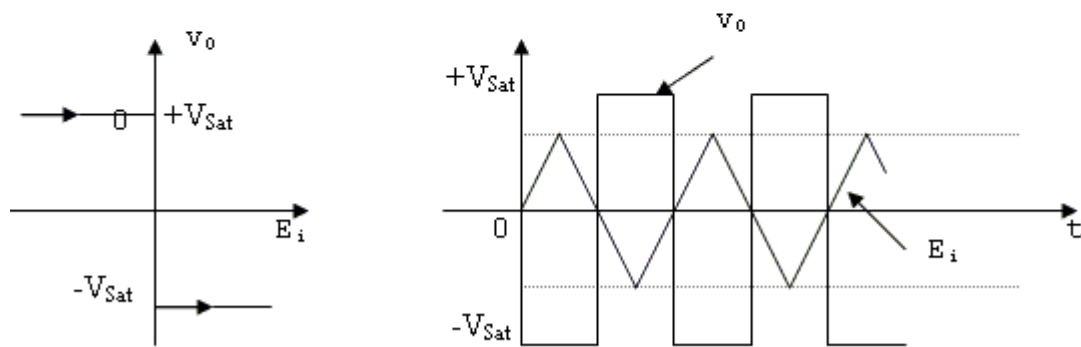
*** Mạch so sánh mức zéro đảo:**

Dạng mạch



Điện thế chuẩn $V_{ref} = 0V$ đặt ở ngõ vào (+). Điện thế so sánh E_i đưa vào ngõ vào (-).
 Khi $E_i > V_{ref} = 0V$ thì $v_o = -V_{Sat}$
 Khi $E_i < V_{ref} = 0V$ thì $v_o = +V_{Sat}$

Hình 7.23

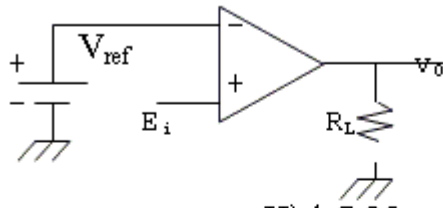


Hình 7.24

c/Mạch so sánh với 2 ngõ vào có điện thế bất kỳ:

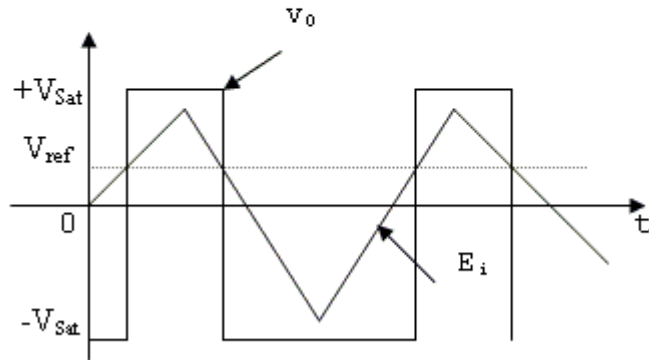
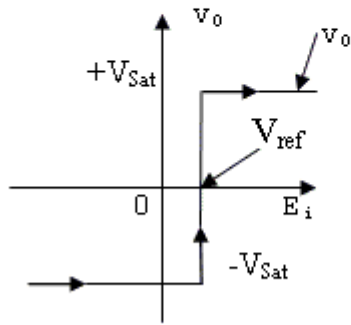
*** So sánh mức dương đảo và không đảo:**

- So sánh mức dương không đảo:



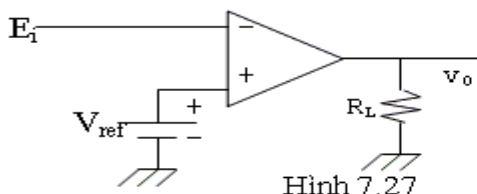
Hình 7.25

Điện thế chuẩn $V_{ref} > 0v$ đặt ở ngõ vào (-).
 Điện thế so sánh E_i đưa vào ngõ vào (+).
 Khi $E_i > V_{ref}$ thì $v_o = +V_{Sat}$
 Khi $E_i < V_{ref}$ thì $v_o = -V_{Sat}$



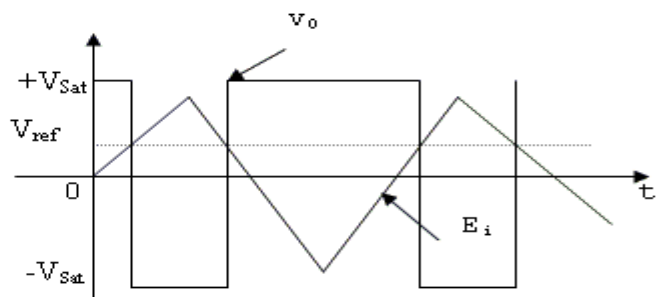
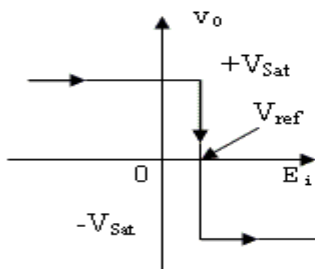
Hình 7.26

- So sánh mức dương đảo:



Hình 7.27

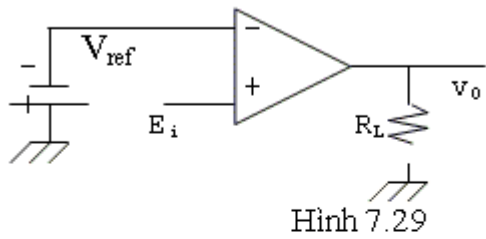
Điện thế chuẩn $V_{ref} > 0v$ đặt ở ngõ vào (+).
 Điện thế so sánh E_i đưa vào ngõ vào (-).
 Khi $E_i > V_{ref}$ thì $v_o = -V_{Sat}$
 Khi $E_i < V_{ref}$ thì $v_o = +V_{Sat}$



Hình 7.28

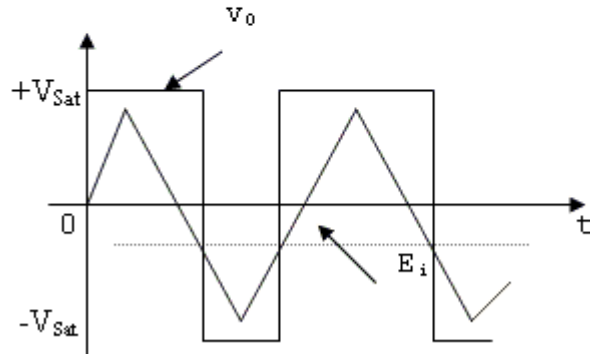
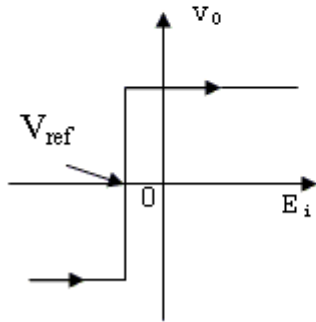
* So sánh mức âm đảo và không đảo:

- So sánh mức âm không đảo:



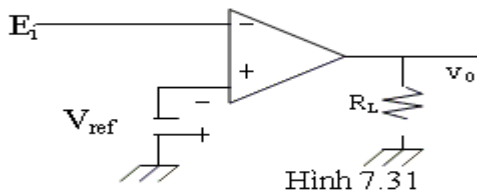
Hình 7.29

Điện thế chuẩn $V_{ref} < 0v$ đặt ở ngõ vào (-).
 Điện thế so sánh E_i đưa vào ngõ vào (+).
 Khi $E_i > V_{ref}$ thì $v_o = +V_{Sat}$
 Khi $E_i < V_{ref}$ thì $v_o = -V_{Sat}$



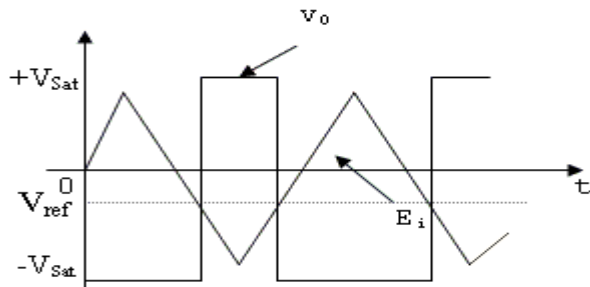
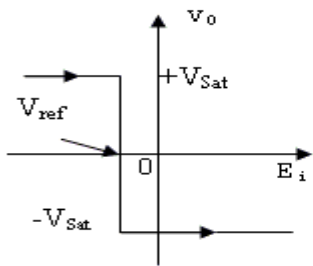
Hình 7.30

- So sánh mức âm đảo:



Hình 7.31

Điện thế chuẩn $V_{ref} < 0v$ đặt ở ngõ vào (+). Điện thế so sánh E_i đưa vào ngõ vào (-).
 Khi $E_i > V_{ref}$ thì $v_o = +V_{Sat}$
 Khi $E_i < V_{ref}$ thì $v_o = -V_{Sat}$

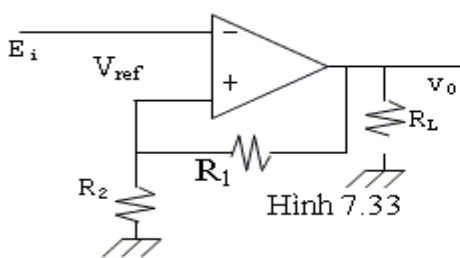


Hình 7.32

d/ Mạch so sánh với hồi tiếp dương:

* Mạch đảo:

Dạng mạch



Hình 7.33

Tín hiệu so sánh E_i được đưa vào ngõ vào (-).
 Điện thế chuẩn V_{ref} được lấy từ một phần của điện thế ngõ ra v_o qua cầu phân thế R_1, R_2 . Các điện trở R_1, R_2 như vậy còn đóng vai trò một hồi

tiếp dương nên v_0 luôn luôn ở trạng thái bảo hòa. Tùy theo mức tín hiệu vào mà v_0 giao hoán ở một trong hai trạng thái $+V_{Sat}$ và $-V_{Sat}$.

$$\text{Ta có: } V_{ref} = \frac{R_2}{R_1 + R_2} \cdot v_0 = \frac{R_2}{R_1 + R_2} \cdot V_{Sat} = \beta V_{Sat}$$

$$\text{Trong đó: } \beta = \frac{R_2}{R_1 + R_2} \text{ gọi là tỉ số hồi tiếp dương.}$$

Nếu ta tăng E_i từ từ, ta nhận thấy:

Khi $E_i < V_{ref}$ thì $v_0 = +V_{Sat}$

Khi $E_i > V_{ref}$ thì $v_0 = -V_{Sat}$

Trị số của $E_i = V_{ref} = \beta \cdot (+V_{Sat})$ làm cho mạch bắt đầu đổi trạng thái được gọi là điểm nảy trên (upper trigger point) hay điểm thêm trên (upper threshold point).

$$V_{UTP} = \beta \cdot (+V_{Sat}) \tag{7.12}$$

Bây giờ nếu ta giảm E_i từ từ, chú ý là lúc này $v_0 = -V_{Sat}$ và $V_{ref} = \beta(-V_{Sat})$, ta thấy khi $E_i < \beta(-V_{Sat})$ thì v_0 chuyển sang trạng thái $+V_{Sat}$. Trị số của E_i lúc này: $E_i = V_{ref} = \beta(-V_{Sat})$ được gọi là điểm nảy dưới hay điểm thêm dưới (lower trigger point-lower threshold point- V_{LTP}). Như vậy chu trình trạng thái của mạch như hình 7.34.

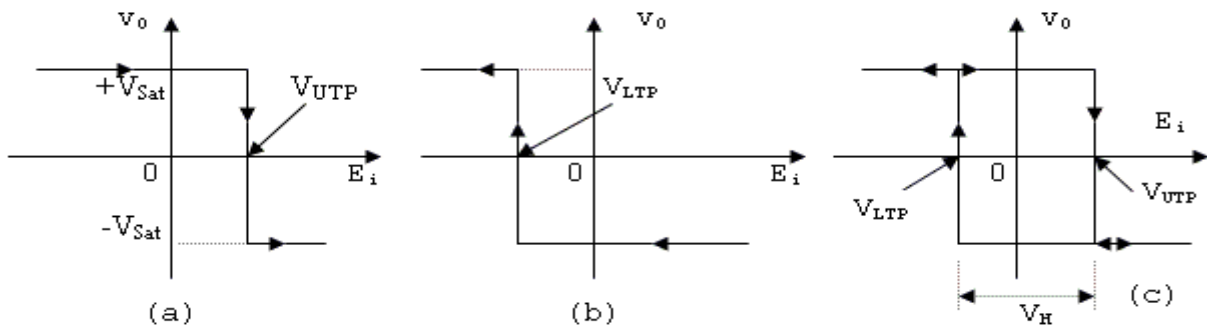
Người ta định nghĩa:

$$V_H = (\text{Hysteresis}) = V_{UTP} - V_{LTP}$$

$$V_H = \beta \{ (+V_{Sat}) - (-V_{Sat}) \}$$

$$\tag{7.13}$$

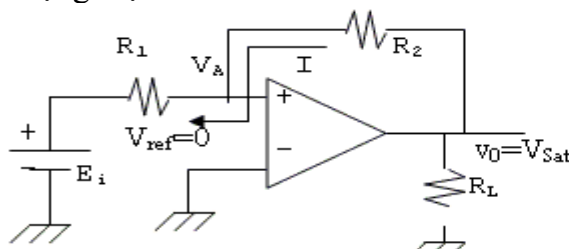
$$\text{Nếu } |+V_{Sat}| = |-V_{Sat}| \Rightarrow V_H = |2\beta \cdot V_{Sat}|$$



Hình 7.34

*** Mạch không đảo:**

Dạng mạch

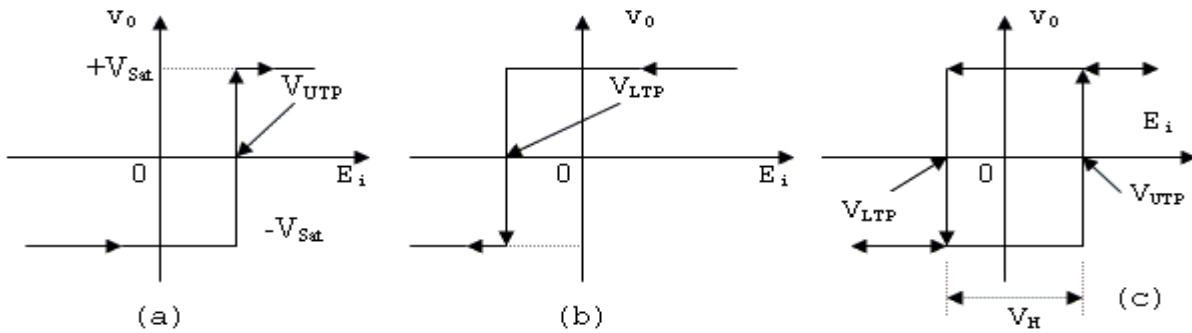


Hình 7.35

Thay đổi E_i ta nhận thấy:

- Khi $V_A < V_{ref} = 0$ thì $v_0 = -V_{Sat}$
- Khi V_A bắt đầu lớn hơn 0 volt, mạch đổi trạng thái và $v_0 = +V_{Sat}$. Trị số E_i khi v_0 bắt đầu đổi trạng thái được gọi là điểm nảy trên V_{UTP} .

- Bây giờ nếu ta giảm E_i (v_0 đang là $+V_{Sat}$), khi V_A bắt đầu nhỏ hơn $V_{ref} = 0V$ thì v_0 đổi trạng thái và bằng $-V_{Sat}$. Trị số của E_i lúc này gọi là điểm nảy dưới V_{LTP} .



Hình 7.36

Tính V_{UTP} và V_{LTP}

Ta có: $V_A = V_{Sat} - R_2 I$

Và: $I = \frac{V_{Sat} - E_i}{R_1 + R_2}$

Vậy: $V_A = V_{Sat} - \frac{V_{Sat} - E_i}{R_1 + R_2} \cdot R_2 = V_{Sat} - \frac{R_2}{R_1 + R_2} \cdot V_{Sat} + \frac{R_2}{R_1 + R_2} \cdot E_i$

Phân biệt 2 trường hợp:

- Khi tăng E_i từ trị số thật âm lên, lúc đầu $v_o = -V_{Sat}$ nên:

$$V_A = (-V_{Sat}) - \frac{R_2}{R_1 + R_2} \cdot (-V_{Sat}) + \frac{R_2}{R_1 + R_2} \cdot E_i$$

Khi $V_A = 0$ tức $E_i = V_{UTP}$, v_o đổi trạng thái, ta suy ra:

$$V_{UTP} = -\frac{R_1}{R_2} \cdot (-V_{Sat}) > 0 \tag{7.14}$$

- Khi giảm E_i từ trị số dương dần xuống, lúc này $v_o = +V_{Sat}$ nên:

$$V_A = (+V_{Sat}) - \frac{R_2}{R_1 + R_2} \cdot (+V_{Sat}) + \frac{R_2}{R_1 + R_2} \cdot E_i$$

Khi $V_A = 0$, tức $E_i = V_{LTP}$, mạch đổi trạng thái. Vậy:

$$\begin{aligned} (+V_{Sat}) \left(1 - \frac{R_2}{R_1 + R_2}\right) + \frac{R_2}{R_1 + R_2} \cdot V_{LTP} &= 0 \\ \Rightarrow V_{LTP} &= -\frac{R_1}{R_2} \cdot (+V_{Sat}) < 0 \end{aligned} \tag{7.15}$$

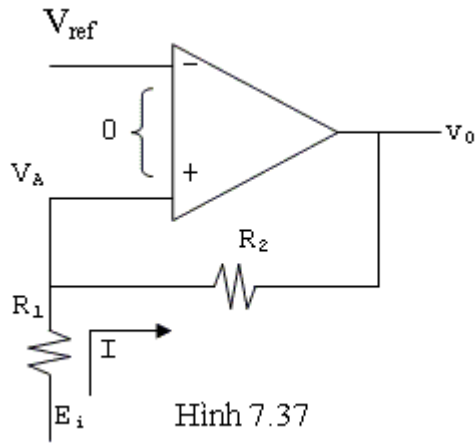
$$\text{Và: } V_H = V_{UTP} - V_{LTP} = \frac{R_1}{R_2} [(+V_{Sat}) - (-V_{Sat})] \tag{7.16}$$

Chú ý là $|+V_{Sat}|$ có thể khác $|-V_{Sat}|$

e/ Mạch so sánh trong trường hợp 2 ngõ vào có điện thế bất kỳ với hồi tiếp dương:

***Dùng mạch không đảo:**

Dạng mạch



Hình 7.37

Khi $V_A < V_{ref} \Rightarrow v_0 = -V_{Sat}$ và $V_A = E_i - R_1 I$

$$\text{Với } I = \frac{E_i - v_0}{R_1 + R_2}$$

$$\text{Nên } V_A = E_i - R_1 \frac{E_i - v_0}{R_1 + R_2}$$

$$\text{Hay } V_A = E_i - \frac{R_1}{R_1 + R_2} E_i + \frac{R_1}{R_1 + R_2} v_0 \quad (7.17)$$

Khi $V_A = V_{ref}$ thì mạch đổi trạng thái (v_0 đổi thành $+V_{Sat}$), trị số của E_i lúc này gọi là điểm này trên V_{UTP} . Từ (7.17) ta tìm được:

$$V_{UTP} = \frac{R_1 + R_2}{R_2} V_{ref} - \frac{R_1}{R_2} (-V_{Sat}) \quad (7.18)$$

Nếu chọn $R_2 = nR_1$, ta có:

$$V_{UTP} = \left(1 + \frac{1}{n}\right) V_{ref} - \frac{1}{n} (-V_{Sat}) \quad (7.19)$$

- Ở trạng thái mới ($v_0 = +V_{Sat}$), bây giờ ta giảm E_i thì khi V_A có trị số:

$$V_A = E_i - \frac{R_1}{R_1 + R_2} E_i - \frac{R_1}{R_2 + R_1} (+V_{Sat})$$

bằng V_{ref} thì mạch sẽ đổi trạng thái, trị số của E_i lúc này gọi là điểm này dưới V_{LTP} . Tương tự như trên ta tìm được:

$$V_{LTP} = \frac{R_1 + R_2}{R_2} V_{ref} - \frac{R_1}{R_2} (+V_{Sat}) \quad (7.20)$$

và nếu $nR_1 = R_2$ thì:

$$V_{LTP} = \left(1 + \frac{1}{n}\right) V_{ref} - \frac{1}{n} (+V_{Sat}) \quad (7.21)$$

từ đó:

$$V_H = V_{UTP} - V_{LTP} = \frac{(+V_{Sat}) - (-V_{Sat})}{n}$$

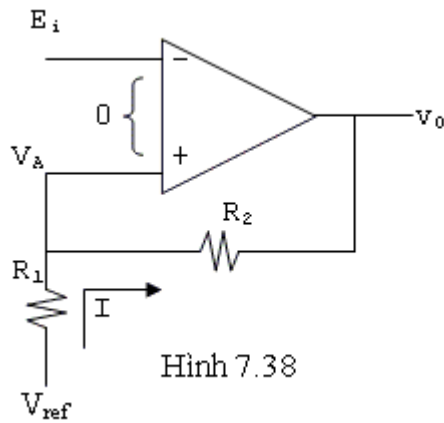
Người ta thường định nghĩa trị số trung tâm là trị trung bình của V_{UTP} và V_{LTP} :

$$V_{ct} = \frac{V_{UTP} + V_{LTP}}{2} = \left(1 + \frac{1}{n}\right) V_{ref} \quad (7.22)$$

nếu $|+V_{sat}| = |-V_{Sat}|$

*** Dùng mạch đảo:**

Dạng mạch căn bản như hình 7.38



Hình 7.38

Khi E_i còn nhỏ hơn V_A , v_0 ở trạng thái $+V_{Sat}$.
Dòng điện I qua R_1, R_2 có trị số:

$$I = \frac{V_{ref} - v_0}{R_1 + R_2}$$

Điện thế tại ngõ vào (+) là:

$$V_A = -R_1 I + V_{ref}$$

Nếu ta tăng E_i lên từ từ, khi E_i đạt đến trị số V_A thì mạch đổi trạng thái, trị số của E_i lúc

đó, cũng là trị số của V_A , gọi là điểm này trên V_{UTP} .

$$V_{UTP} = -R_1 I + V_{ref}$$

$$= -R_1 \cdot \frac{V_{ref} - v_0}{R_1 + R_2} + V_{ref}$$

$$V_{UTP} = \left(1 - \frac{R_1}{R_1 + R_2}\right) V_{ref} + \frac{R_1}{R_1 + R_2} (+V_{Sat})$$

$$\Rightarrow V_{UTP} = \frac{n}{1+n} V_{ref} + \frac{1}{1+n} (+V_{Sat})$$

Nếu chọn $R_2 = nR_1$ (7.23)

- Ở trạng thái mới $v_0 = -V_{Sat}$

$$\text{Dòng } I = \frac{V_{ref} - v_0}{R_1 + R_2} = \frac{V_{ref} - (-V_{Sat})}{R_1 + R_2}$$

$$V_A = -R_1 I + V_{ref} = -R_1 \frac{V_{ref} - (-V_{Sat})}{R_1 + R_2} + V_{ref}$$

Nếu ta giảm E_i từ từ, đến khi $E_i = V_A$ mạch sẽ đổi trạng thái ($v_0 = -V_{Sat}$) và $E_i = V_A$ lúc đó có trị số là V_{LTP} (điểm này dưới).

$$\Rightarrow V_{LTP} = \left(1 - \frac{R_1}{R_1 + R_2}\right) V_{ref} + \frac{R_1}{R_1 + R_2} (-V_{Sat})$$

và nếu $R_2 = nR_1$, ta tìm được:

$$V_{LTP} = \frac{n}{1+n} V_{ref} + \frac{1}{1+n} (-V_{Sat}) \quad (7.24)$$

7.3.3 Mạch lọc tích cực: (Active filter)

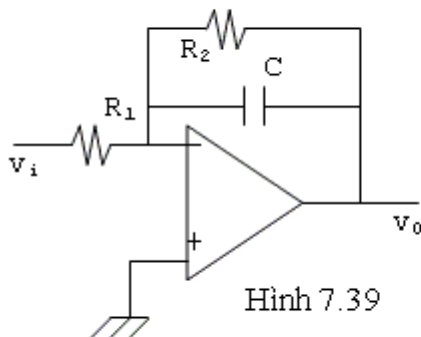
Có 4 loại mạch chính:

- Mạch lọc hạ thông.
- Mạch lọc thượng thông.
- Mạch lọc dải thông.
- Mạch lọc loại trừ (dải triệt).

a/ Mạch lọc hạ thông(Low pass Filter-LPF)

*** Mạch lọc hạ thông căn bản:**

Dạng mạch



Hình 7.39

v_i là tín hiệu vào có tần số f . Tổng trở hồi tiếp

$$Z_f = \frac{R_2 \cdot \frac{1}{j\omega C}}{R_2 + \frac{1}{j\omega C}} \quad \text{với } \omega = 2\pi f$$

Độ lợi của mạch:

$$|A_v| = \left| \frac{v_o}{v_i} \right| = \frac{Z_f}{R_1} = \frac{\frac{R_2}{R_1}}{j\omega C \left(R_2 + \frac{1}{j\omega C} \right)}$$

$$|A_v| = \frac{\frac{R_2}{R_1}}{1 + j\omega R_2 C} \quad (7.25)$$

Khi ω còn nhỏ (tần số thấp), $|A_v| \approx R_2/R_1$, nhưng khi tần số lên cao $|A_v|$ giảm dần. Tại tần số f_c mà

tại đó độ lợi giảm đi $\sqrt{2}$ lần ($A_v = \frac{A_{v0}}{\sqrt{2}}$) được gọi là tần số cắt. Vậy f_c là tần số mà tại đó $\omega_c R_2 C = 1$.

$$\text{Tức } f_c = \frac{1}{2\pi R_2 C} \quad (7.26)$$

$$\text{Bởi vì: } |A_v| = \frac{\frac{R_2}{R_1}}{1 + j_1} = \frac{|A_{v0}|}{1 + j} = \frac{|A_{v0}|}{\sqrt{2} \angle 45^\circ} = 0.707 A_{v0} \angle -45^\circ$$

Nếu ta chọn $R_2=R_1$ thì $|A_{v0}|=1$

Đáp tuyến tần số độ dốc -20dB/dec vì khi tần số tăng lên 10 lần thì độ khuếch đại giảm đi 10 lần tức -20dB . Người ta hay dùng mạch voltage follower để làm mạch lọc như hình 7.41. Đây là mạch khuếch đại không đảo, nhưng do không có điện trở nối mass ở ngõ vào (-) nên độ lợi bằng +1.

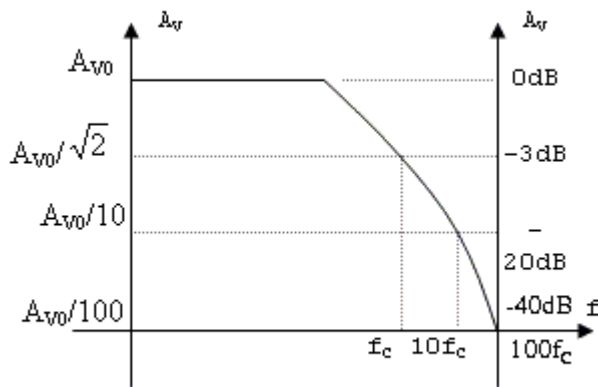
$$\frac{v_o}{v_i} = \frac{v_1}{v_i}$$

$$\text{Do đó: } v_o = v_1 = v_i \frac{\frac{1}{j\omega C}}{R + \frac{1}{j\omega C}} = \frac{1}{1 + j\omega RC} \cdot v_i$$

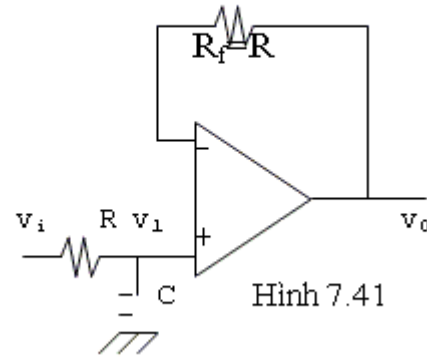
Tại tần số cắt ω_c ta có: $\omega_c RC=1$

$$\Rightarrow f_c = \frac{1}{2\pi RC}$$

Người ta thường chọn $R_f=R$ để giảm dòng offset.



Hình 7.40

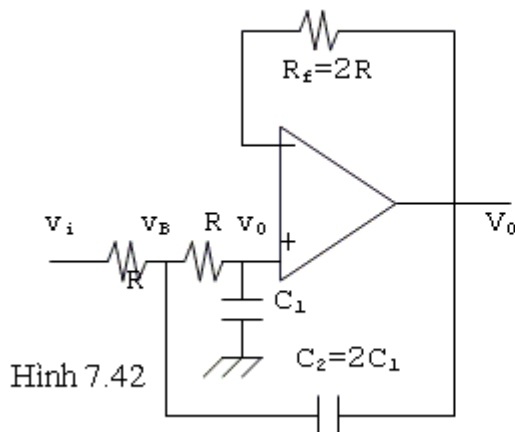


Hình 7.41

*** Mạch lọc hạ thông -40dB/dec:**

Trong nhiều ứng dụng, ta cần phải giảm nhanh độ lợi của mạch khi tần số vượt quá tần số cắt, có nghĩa là độ dốc của băng tần phải lớn hơn nữa. Đó là mục đích của các mạch lọc bậc cao.

Dạng mạch



Hình 7.42

Ta có:
$$\frac{v_i - v_B}{R} = \frac{v_B - v_o}{R} + \frac{v_B - v_o}{Z_{C2}}$$

Mà:
$$v_o = \frac{v_B \cdot Z_{C1}}{R + Z_{C1}}$$

Vậy
$$v_B = v_o \left(1 + \frac{R}{Z_{C1}} \right)$$

Thay vào phương trình trên ta tìm được:

$$\frac{v_o}{v_i} = \frac{1}{1 + \frac{2R}{Z_{C1}} + \frac{R^2}{Z_{C1} \cdot Z_{C2}}}$$

Nếu chọn $C_2=2C_1$, ta có:

$$\frac{v_o}{v_i} = \frac{1}{(1 - 2\omega^2 R^2 C_1^2) + j(2\omega R C_1)}$$

Tại tần số cắt, độ lợi giảm đi $\sqrt{2}$ lần, tức:

$$\sqrt{(1 - 2\omega^2 R^2 C_1^2)^2 + (2\omega R C_1)^2} = \sqrt{2}$$

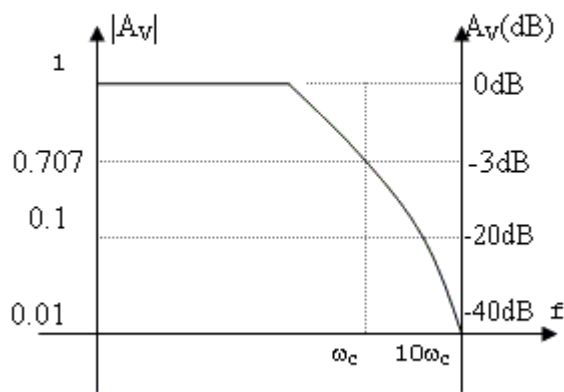
$$\Rightarrow 4\omega^4 R^4 C_1^4 = 1 \Rightarrow 2\omega^2 R^2 C_1^2 = 1$$

$$\Rightarrow \omega R C_1 = \frac{1}{\sqrt{2}} = 0.707 \quad \text{hay:}$$

$$R = \frac{0.707}{\omega C_1} \quad (7.27)$$

$$\text{Góc pha } \varphi = -\text{Arctg} \frac{2\omega R C_1}{1 - 2\omega^2 R^2 C_1^2} \rightarrow \infty \Rightarrow \varphi = -90^\circ$$

Ở mạch này độ khuếch đại sẽ giảm đi 40dB khi tần số tăng lên 10 lần (độ lợi giảm đi 100 lần khi tần số tăng lên 10 lần).



Hình 7.43

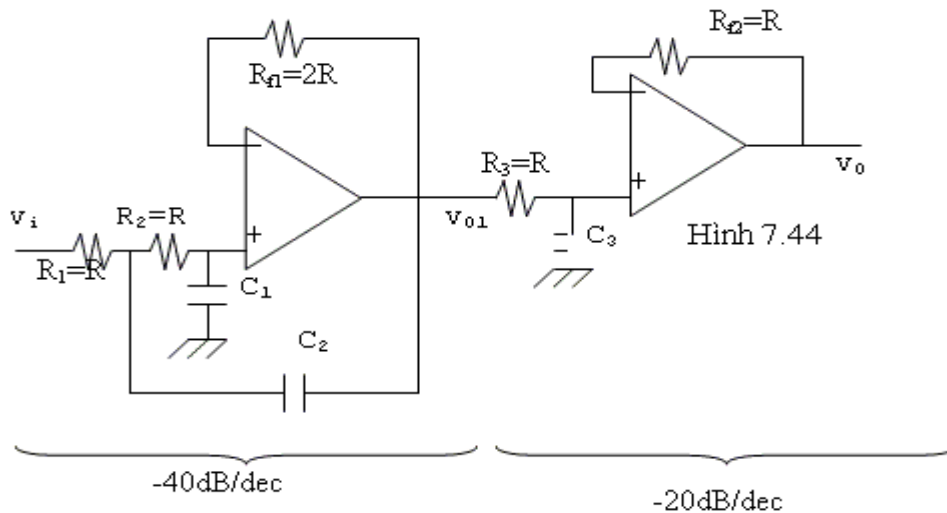
Trong thực tế, để thiết kế mạch, người ta theo 5 bước sau đây:

1. Chọn tần số cắt ω_c mong muốn.
2. Chọn C_1 , nên chọn $100\text{pF} < C_1 < 1\mu\text{F}$
3. Chọn $C_2 = 2C_1$
4. Tính R từ công thức (7.27)
5. Chọn $R_f = 2R$

*** Mạch lọc hạ thông -60dB/dec:**

Để đạt được độ dốc hơn nữa-gần với lý tưởng-người ta dùng mạch lọc -20dB/dec mắc nối tiếp với mạch lọc -40dB/dec để được độ dốc -60dB/dec (độ lợi giảm đi 60dB khi tần số tăng lên 10 lần-góc pha tại tần số cắt là -135).

Dạng mạch căn bản như hình 7.44



Hình 7.44

Trong đó: $C_1 = \frac{1}{2} C_3$; $C_2 = 2C_3 \Rightarrow C_2 = 4C_1$

Độ lợi tổng cộng:

$$A_v = \frac{v_0}{v_i} = \frac{v_0}{v_{01}} \cdot \frac{v_{01}}{v_i}$$

Theo phần trước:
$$\frac{v_{01}}{v_i} = \frac{1}{1 + \frac{2R}{Z_{C1}} + \frac{R^2}{Z_{C1} \cdot Z_{C2}}} = \frac{1}{1 - 4\omega^2 C_1^2 R^2 + j2\omega RC_1}$$

Và
$$\frac{v_0}{v_{01}} = \frac{1}{1 + j\omega RC_3}$$

Vậy
$$A_v = \frac{1}{1 - 4\omega^2 C_1^2 R^2 + j2\omega RC_1 + j\omega RC_3 - j4\omega^3 C_1^2 C_3 R^3 - 2\omega^2 R^2 C_1 C_3}$$

Nếu chọn: $C_3 = 2C_1 \Rightarrow 4C_1^2 = C_3^2$ và $2C_1 C_3 = C_3^2$

Suy ra: $A_v = \frac{1}{(1 - 2\omega^2 C_3^2 R^2) + j(2\omega RC_3 - \omega^3 R^3 C_3^3)}$

Khi độ lợi giảm đi $\sqrt{2}$ lần:

$$[1 - 2\omega_c^2 C_3^2 R^2]^2 + [2\omega_c RC_3 - \omega_c^3 R^3 C_3^3]^2 = 2$$

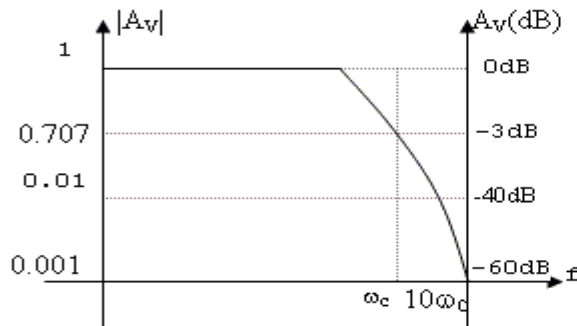
Khai triển, đơn giản ta tìm được:

$$1 + \omega_c^6 R^6 C_3^6 = 2$$

$$\Rightarrow \omega_c RC_3 = 1 \Rightarrow R = \frac{1}{\omega_c C_3} \quad (7.28)$$

Trong thực tế, để thiết kế mạch ta theo 5 bước:

1. Chọn tần số cắt ω_c hay f_c
2. Chọn C_3 trong khoảng $0.001\mu F$ đến $0.1\mu F$
3. Lấy $C_1 = \frac{1}{2}C_3; C_2 = 2C_3$
4. Tính R từ công thức: $R = 1/\omega_c.C_3$
5. Lấy $R_1 = R_2 = R_3 = R; R_{f1} = 2R; R_{f2} = R$.



Giá trị tốt nhất của R là từ $10k\Omega$ đến $100k\Omega$. Nếu R vượt ra ngoài khoảng này, ta chọn C_3 trị số khác. Chú ý là do độ lợi tỉ lệ nghịch với bậc 3 của tần số nên khi tần số tăng lên 10 lần thì độ lợi giảm đi 1000 lần tức $60dB/dec$.

Hình 7.45

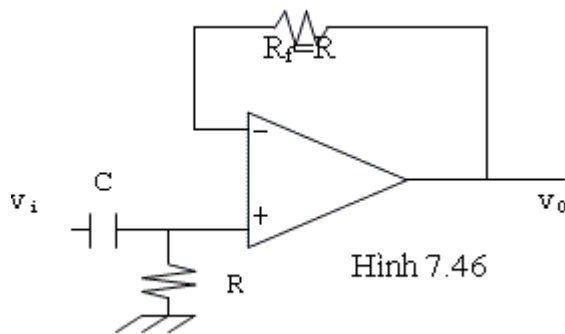
b/ Mạch lọc thượng thông (high-pass filter)

Đây là một mạch mà độ lợi của mạch rất nhỏ ở tần số thấp cho đến một tần số nào đó (gọi là tần số cắt) thì tín hiệu mới qua được hết. Như vậy tác dụng của mạch lọc thượng thông ngược với mạch lọc hạ thông.

*** Mạch lọc thượng thông 20dB/dec:**

Dạng mạch như hình 7.46

Đây là mạch voltage follower nên $A_v = 1$. Do điện thế ngõ ra v_0 bằng với điện thế 2 đầu điện trở R nên:



$$v_0 = \frac{R}{R + \frac{1}{j\omega C}} \cdot V_i = \frac{1}{1 - j\frac{1}{\omega RC}} \cdot v_i$$

$$\Rightarrow A_v = \frac{v_0}{v_i} = \frac{1}{1 - j\frac{1}{\omega RC}}$$

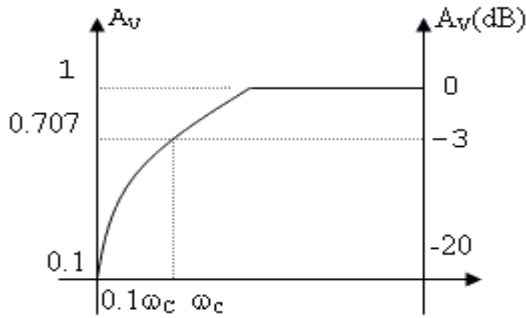
Hình 7.46

Khi tần số cao, tổng trở của tụ điện không đáng kể nên $A_{v0} = v_0/v_i = 1$. Khi tần số giảm dần, đến lúc nào đó độ lợi bắt đầu giảm. Tần số mà tại đó độ lợi giảm còn $0.707 A_{v0}$ gọi là tần số cắt. Lúc đó ta có:

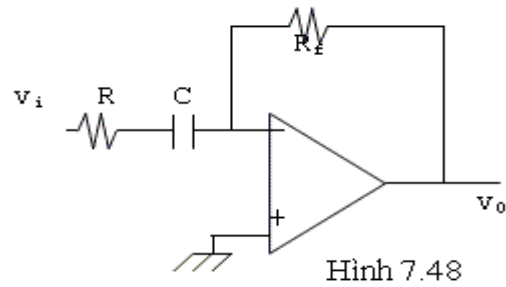
$$\frac{1}{\omega_c RC} = 1 \Rightarrow \omega_c RC = 1 \Rightarrow \omega_c = \frac{1}{RC} \text{ hoặc } f_c = \frac{1}{2\pi RC} \quad (7.29)$$

$$\frac{v_0}{v_i} = \frac{1}{1-j_1} = \frac{1}{\sqrt{2} \angle -45^\circ} = 0.707 \angle 45^\circ$$

Ta cũng có thể dùng mạch như hình 7.48



Hình 7.47



Hình 7.48

$$\text{Độ lợi: } A_v = \frac{v_0}{v_i} = \frac{R_f}{R - j \frac{1}{\omega C}} = \frac{\frac{R_f}{R}}{1 - j \frac{1}{\omega RC}}$$

Tần số cắt tại đó:

$$\frac{1}{\omega_c RC} = 1 \Rightarrow \omega_c = \frac{1}{RC} = 2\pi f_c$$

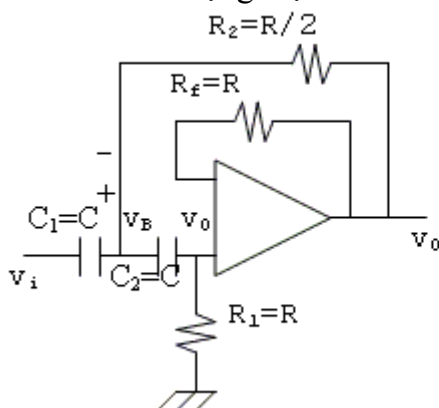
$$\text{Hay } R = \frac{1}{2\pi f_c C}$$

Trong thiết kế ta dùng 4 bước:

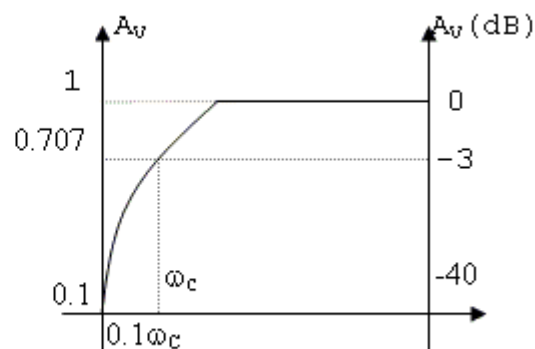
1. Chọn tần số cắt ω_c hoặc f_c .
2. Chọn $0.001 \mu F < C < 0.1 \mu F$
3. Tính $R = \frac{1}{\omega_c C}$
4. Chọn $R_f = R$

*** Mạch lọc thượng thông 40dB/dec:**

Dạng mạch



Hình 7.49



Do là mạch voltage follower nên điện thế 2 đầu R_1 chính là v_0 . Ta có:

$$\frac{v_i - v_B}{Z_c} = \frac{v_B - v_0}{\frac{R}{2}} + \frac{v_B - v_0}{Z_c}$$

$$\Rightarrow v_i = v_B \left(2 + \frac{2Z_c}{R} \right) - v_0 \left(1 + \frac{2Z_c}{R} \right)$$

Nhưng: $v_0 = \frac{R}{R + Z_c} \cdot v_B \Rightarrow v_B = v_0 \left(1 + \frac{Z_c}{R} \right)$

Thay trị số của v_B vào biểu thức trên ta tìm được:

$$v_i = v_0 \left[1 + \frac{2Z_c}{R} + \frac{2Z_c^2}{R^2} \right]$$

Hay $A_v = \frac{v_0}{v_i} = \frac{1}{\left(1 - \frac{2}{R^2 \omega^2 C^2} \right) - j \frac{2}{\omega RC}}$

Tại tần số cắt ω_C :

$$\left(1 - \frac{2}{R^2 \omega_c^2 C^2} \right)^2 + \left(\frac{2}{\omega_c RC} \right)^2 = 2$$

Hay: $R^4 \omega_c^4 C^4 = 4 \Rightarrow \omega_c RC = \sqrt{2} = 1.414$

$$\Rightarrow R = \frac{1.414}{\omega_c C}$$

(7.30)

Người ta chọn $R_f = R$ để giảm dòng offset ngõ vào. Thực tế, để thiết kế, ta theo 4 bước:

1. Chọn ω_C hay f_C
2. Chọn $C_1 = C_2 = C$ thích hợp

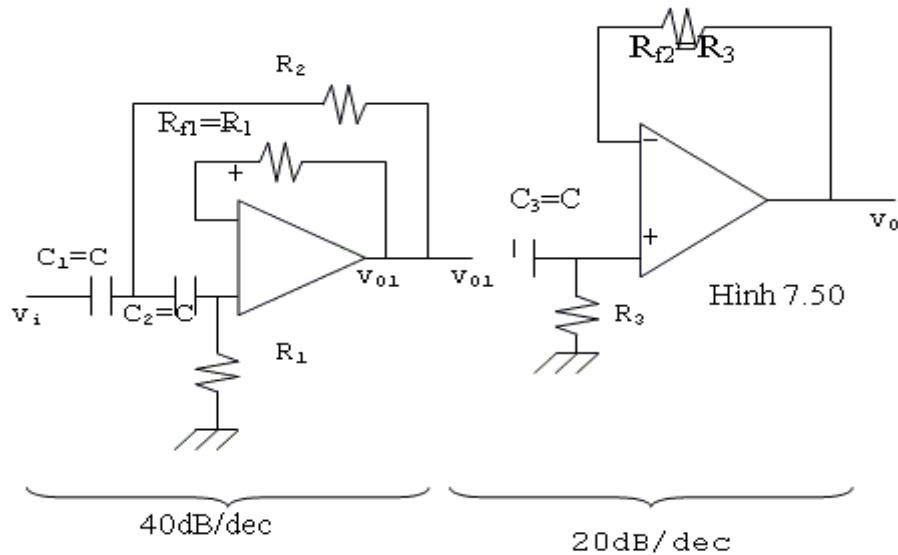
$$100\text{pF} < C < 0.1\mu\text{F}$$

$$R = \frac{1.414}{\omega_c C}$$

3. Tính $\frac{1.414}{\omega_c C}$
4. Chọn $R_2 = R/2$; $R_1 = R$

*** Mạch lọc thông 60dB/dec**

Người ta dùng 2 mạch 40dB/dec và 20dB/dec nối tiếp nhau để đạt được độ dốc 60dB/dec.



Chọn $C_1=C_2=C_3=C$;

$$R_{f1}=R_1; R_{f2}=R_3; R_1=2R_3; R_2=\frac{1}{2}R_3 = \frac{R_1}{4}$$

Ta có: $\frac{v_0}{v_i} = \frac{v_0}{v_{01}} \cdot \frac{v_{01}}{v_i}$

Theo cách tính ở phần trước, ta có:

$$\frac{v_0}{v_{01}} = \frac{1}{1 - j \frac{1}{\omega R_3 C}}$$

$$\text{Với } R_2 = \frac{R_1}{4} \Rightarrow \frac{v_{01}}{v_i} = \frac{1}{\left(1 - \frac{4}{\omega^2 C^2 R_1^2}\right) - j \frac{2}{\omega R_1 C}}$$

Thay $R_1=2R_3$

$$\frac{v_0}{v_i} = \frac{1}{\left(1 - \frac{2}{R_3^2 \omega^2 C^2}\right) - j \left(\frac{2}{\omega R_3 C} - \frac{1}{\omega^3 R_3^3 C^3}\right)}$$

Tại tần số cắt:

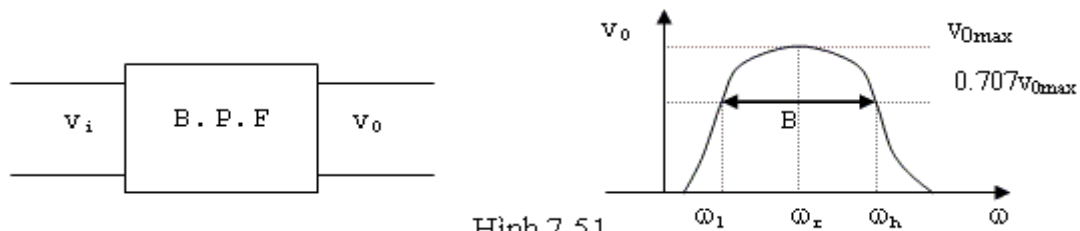
$$\frac{v_0}{v_i} = \frac{1}{A - jB} \Rightarrow \sqrt{A^2 + B^2} = \sqrt{2}$$

$$\text{Suy ra: } \frac{1}{\omega_c^6 C^6 R_3^6} = 1 \Rightarrow \omega_c R_3 C = 1$$

$$R_3 = \frac{1}{\omega_c C} \quad (7.31)$$

c/ Mạch lọc dải thông: (band pass filter)

Đây là một mạch mà ở ngõ ra chỉ có một dải tần giới hạn nào đó trong toàn bộ dải tần của tín hiệu đưa vào ngõ vào.



Hình 7.51

Với mạch này điện thế ngõ ra v_{0max} đạt đến trị số tối đa ở một tần số nào đó gọi là tần số cộng hưởng ω_r . Khi tần số khác với tần số cộng hưởng, độ khuếch đại giảm dần. Tần số thấp hơn ω_r làm độ lợi giảm đi còn $0.707v_{0max}$ gọi là tần số ngắt thấp ω_L và tần số cao hơn ω_r làm độ lợi giảm còn $0.707v_{0max}$ gọi là tần số ngắt cao ω_H .

Băng thông được định nghĩa: $B = \omega_H - \omega_L$

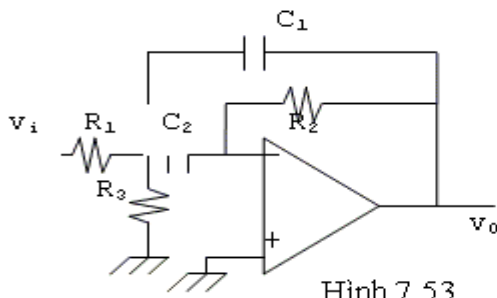
Khi $B < 0.1\omega_r$ mạch được gọi là lọc dải thông băng tần hẹp hay mạch lọc cộng hưởng. Khi $B > 0.1\omega_r$ được gọi là mạch lọc dải thông băng tần rộng.

Tỉ số: $Q = \frac{\omega_r}{B}$ được gọi là hệ số phẩm (quality factor) của mạch.

Và $B = \frac{\omega_r}{Q}$ (rad/s) (nếu $B = f_H - f_L \Rightarrow Q = \frac{f_r}{(f_H - f_L)}$)

*** Mạch lọc dải thông băng tần hẹp**

Dạng mạch



VỚI:

$$R_2 = 2R_1$$

$$C_1 = C_2 = C$$

Hình 7.53

Ta có:

$$\frac{v_i - v_B}{R_1} = \frac{v_B}{R_3} + \frac{v_B}{Z_{C2}} + \frac{v_B - v_0}{Z_{C1}}$$

Để ý: $\frac{v_B}{Z_{C2}} = -\frac{v_0}{R_2} \Rightarrow v_B = -\frac{v_0}{R_2} Z_{C2}$

Nên: $\frac{v_i}{R_1} = v_B \left(\frac{1}{R_1} + \frac{1}{R_3} + \frac{1}{Z_{C1}} + \frac{1}{Z_{C2}} \right) - \frac{v_0}{Z_{C1}}$

Nên đặt: $R' = R_1 // R_3$

$$\Rightarrow v_i = -v_0 \left[\frac{R_1 Z_{C2}}{R' R_2} + \frac{R_1 Z_{C2}}{R_2 Z_{C1}} + \frac{R_1}{R_2} + \frac{R_1}{Z_{C1}} \right]$$

$$v_i = -v_0 \left[\frac{R_1}{R_2} + \frac{R_1 C_1}{R_2 C_2} + j \left(\omega R_1 C_1 - \frac{R_1}{\omega R' R_2 C_2} \right) \right]$$

$$\Rightarrow A_v = \frac{v_0}{v_i} = \frac{-1}{\left(\frac{R_1}{R_2} + \frac{R_1 C_1}{R_2 C_2} \right) + j \left(\omega R_1 C_1 - \frac{R_1}{\omega R' R_2 C_2} \right)}$$

Tại tần số cộng hưởng ω_r :

$$\omega_r R_1 C_1 - \frac{R_1}{\omega_r R' C_2 R_2} = 0$$

$$\Rightarrow \frac{1}{\omega_r^2} = R' R_2 C_1 C_2 \quad (7.32)$$

Để đơn giản và tiện lợi trong ứng dụng, người ta chọn $C_1=C_2=C$; $R_2=2R_1$

$$\Rightarrow A_v = \frac{v_o}{v_i} = - \frac{1}{1 + j \left(\omega R_1 C - \frac{1}{2\omega R' C} \right)}$$

Để định băng tần B, ta tìm ω_H và ω_L

Tại ω_L và ω_H ta có:

$$\left(\omega R_1 C - \frac{1}{2\omega R' C} \right)^2 = 1$$

Ta có 2 phương trình:

$$\omega R_1 C - \frac{1}{2\omega R' C} = 1 \quad (a)$$

$$-\omega R_1 C + \frac{1}{2\omega R' C} = 1 \quad (b)$$

Từ phương trình (a) ta tìm được:

$$\omega = \frac{+R'C \pm \sqrt{(R'C)^2 + 2R'R_1C^2}}{2R'R_1C^2}$$

Từ phương trình (b) ta tìm được:

$$\omega = \frac{-R'C \pm \sqrt{(R'C)^2 + 2R'R_1C^2}}{2R'R_1C}$$

Ta chỉ lấy nghiệm dương, và:

$$\omega_H = \frac{R'C + \sqrt{(R'C)^2 + 2R'R_1C^2}}{2R'R_1C^2}$$

$$\omega_L = \frac{-R'C + \sqrt{(R'C)^2 + 2R'R_1C^2}}{2R'R_1C^2}$$

$$\text{Và } B = \omega_H - \omega_L = \frac{2R'C}{2R'R_1C^2} = \frac{1}{R_1C} = \frac{2}{R_2C} \quad (7.33)$$

Để tính R_3 , ta chú ý:

$$\frac{1}{\omega_r^2} = R'R_2C_1C_2 = \frac{R_1R_3}{R_1+R_3} \cdot R_2 \cdot C^2$$

$$\text{Thay } R_1 = \frac{R_2}{2} \Rightarrow \frac{1}{\omega_r^2} = \frac{R_2^2 R_3 C^2}{R_2 + 2R_3}$$

$$\begin{aligned} \text{Mà: } \left(\frac{1}{\omega_r^2}\right) &= \left(\frac{1}{\omega_r}\right)^2 = \left(\frac{1}{BQ}\right)^2 \\ \left(\frac{1}{BQ}\right)^2 &= \left(\frac{R_2 C}{2} \cdot \frac{1}{Q}\right)^2 = \frac{R_2^2 C^2}{4Q^2} = \frac{R_2^2 R_3 C^2}{R_2 + 2R_3} \\ \Rightarrow \frac{1}{4Q^2} &= \frac{R_3}{R_2 + 2R_3} \Rightarrow (R_3)(4Q^2) = R_2 + 2R_3 \\ \Rightarrow R_3 &= \frac{R_2}{4Q^2 - 2} \approx \frac{R_2}{4Q^2} \end{aligned} \quad (7.34)$$

Trong thiết kế ta chọn:

1. $C_1 = C_2 = C$

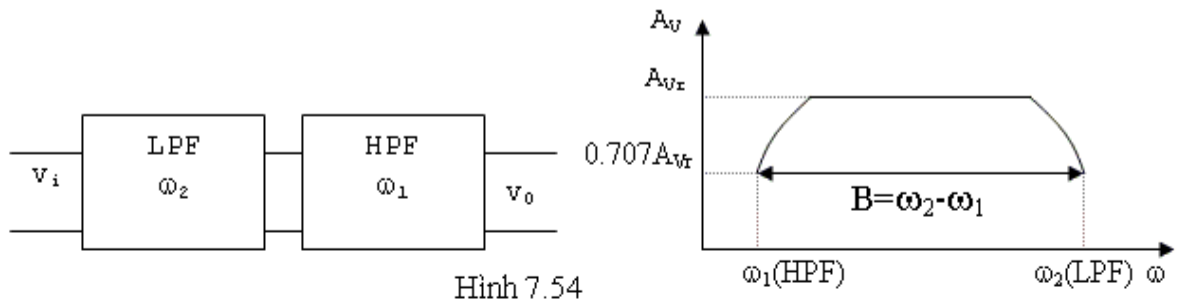
2. Chọn băng tần B và tần số cộng hưởng ω_r . Từ đó suy ra: $Q = \frac{\omega_r}{B}$

3. R_1, R_2, R_3 được tính từ các phương trình:

$$R_2 = \frac{2}{BC}; R_1 = \frac{R_2}{2}; R_3 = \frac{R_2}{4Q^2 - 2} \approx \frac{R_2}{4Q^2}$$

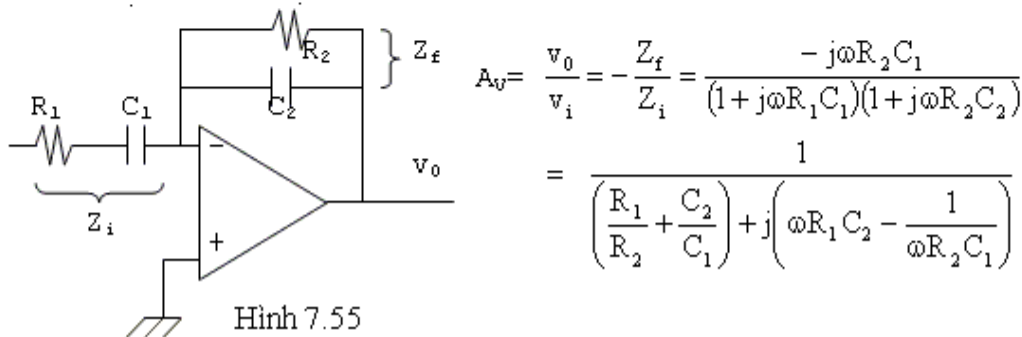
*** Mạch lọc dải thông băng tần rộng**

Thông thường để được một mạch dải thông băng tần rộng, người ta dùng hai mạch lọc hạ thông và thượng thông mắc nối tiếp nhau nhưng phải thỏa mãn điều kiện tần số cắt ω_2 của mạch lọc hạ thông phải lớn hơn tần số cắt ω_1 của mạch lọc thượng thông.



Hình 7.54

Ngoài ra ta cũng có thể dùng mạch như hình 7.55



Hình 7.55

Ta tìm được 2 tần số cắt là:

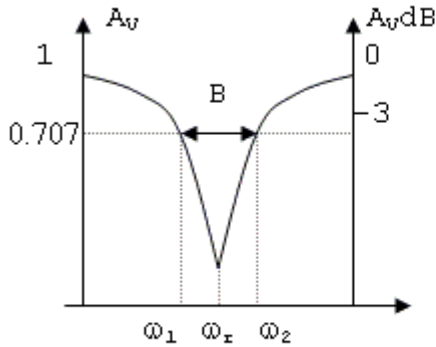
$$\omega_1 = \frac{1}{R_2 C_2} \quad \text{và} \quad \omega_2 = \frac{1}{R_1 C_1}$$

Phải chọn R_1, R_2, C_1, C_2 sao cho $\omega_1 < \omega_2$.

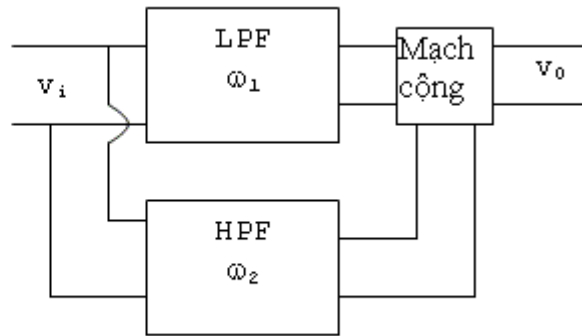
d/Mạch lọc loại trừ: (dải triệt-Notch Filter)

Đây là mạch dùng để lọc bỏ một dải tần số nào đó trong toàn bộ dải tần. Mạch thường được dùng để lọc bỏ các nhiễu do một bộ phận nào đó trong mạch tạo ra thí dụ như tần số 50Hz, 60Hz hay 400Hz của mô tơ.

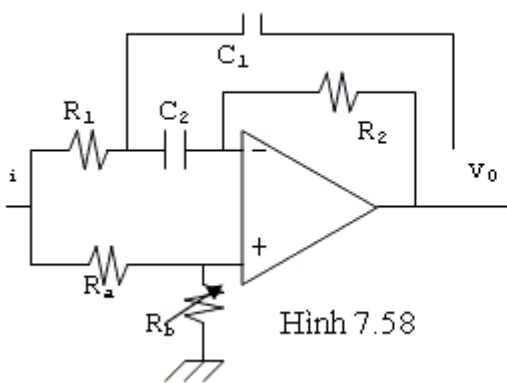
Có rất nhiều dạng mạch lọc dải triệt, thông dụng nhất là mắc 2 mạch hạ thông và thượng thông song song với nhau hoặc có thể dùng mạch như hình 7.58.



Hình 7.56



Hình 7.57



Hình 7.58

Phân giải mạch này tương đối phức tạp, ta chấp nhận các kết quả thiết kế theo 5 bước sau:

1. Chọn $C_1=C_2=C$: Trị thích hợp từ 100pF đến 0.1μF.

2. Tính R_2 từ công thức:

$$R_2 = \frac{2}{B.C}$$

3. Tính $R_1 = \frac{R_2}{4Q^2}$

4. Chọn R_a thích hợp (thường $R_a=1k\Omega$)

5. Tính R_b từ công thức $R_b=2Q^2R_a$.

7.4. TRẠNG THÁI THỰC TẾ CỦA OP-AMP

Một op-amp thực tế không có được các đặc tính lý tưởng như khảo sát ở các phần trước. Các đặc tính thực tế có thể thấy:

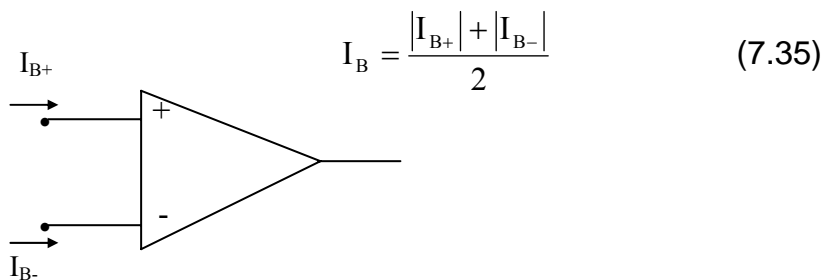
- Độ lợi vòng hở A: Thường từ 10^3 đến hơn 10^6 . Trị số này được duy trì đến một tần số nào đó rồi giảm dần.
- Như vậy ta thấy băng tần cũng không phải vô hạn
- Tổng trở vào z_i : Thường từ vài chục $K\Omega$ đến vài ngàn $M\Omega$, là một hàm số theo nhiệt độ, tần số và điều kiện phân cực.
- Tổng trở ra z_o : Từ khoảng 200Ω trở xuống và cũng thay đổi theo nhiệt độ, tần số và điều kiện phân cực.
- Khi được phân cực bằng nguồn đôi và khi ngõ vào bằng $0V$ thì ngõ ra có thể khác $0V$.
- Khi op-amp hoạt động với tín hiệu 1 chiều, ở ngõ ra ngoài thành phần tín hiệu một chiều ở ngõ vào được khuếch đại còn có các thành phần sai số do các đặc tính thực tế trên tạo ra. Các tác nhân chính là:
 - + Dòng điện phân cực ngõ vào
 - + Dòng điện offset ngõ vào
 - + Điện thế offset ngõ vào
 - + Sự trôi

Khi op-amp hoạt động với tín hiệu xoay chiều, các tụ liên lạc sẽ ngăn cản thành phần một chiều nên các tác nhân trên không còn quan trọng, nhưng phát sinh hai vấn đề mới, đó là:

- Đáp ứng tần số
- Vận tốc tăng thế (slew rate)

7.4.1. Dòng điện phân cực ngõ vào (input bias currents)

Do tổng trở vào Z_i không phải là vô hạn, nên ở hai ngõ vào của op-amp có dòng điện nhỏ chạy qua (hình 7.59). Người ta định nghĩa dòng điện phân cực ngõ vào I_B là độ lớn trung bình của 2 dòng I_{B+} và I_{B-} .



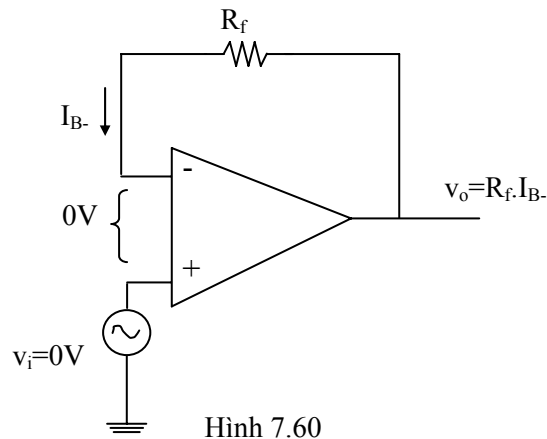
Hình 7.59

Trị số thông thường của I_B là vài μA nếu mạch vào là BJT hoặc nhỏ hơn $1pA$ nếu mạch vào là FET.

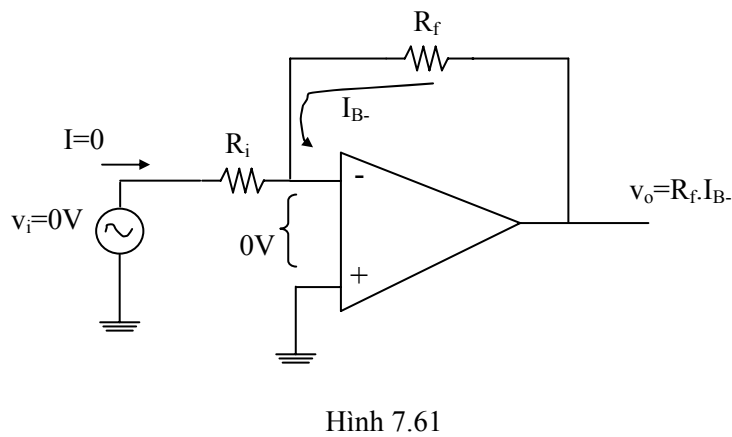
a. Ảnh hưởng của dòng điện phân cực ngõ vào (-)

Trong phần này ta coi điện thế offset ngõ vào $v_{i0}=0V$. v_{i0} sẽ được bàn đến ở phần sau

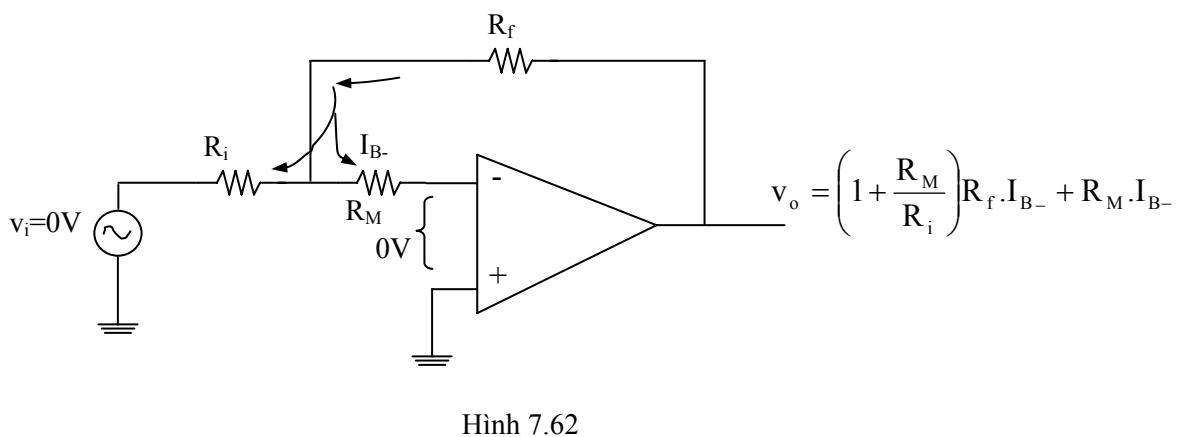
- Ở mạch follower:



- Ở mạch khuếch đại đảo:



- Để đo I_{B-} ta có thể dùng mạch:

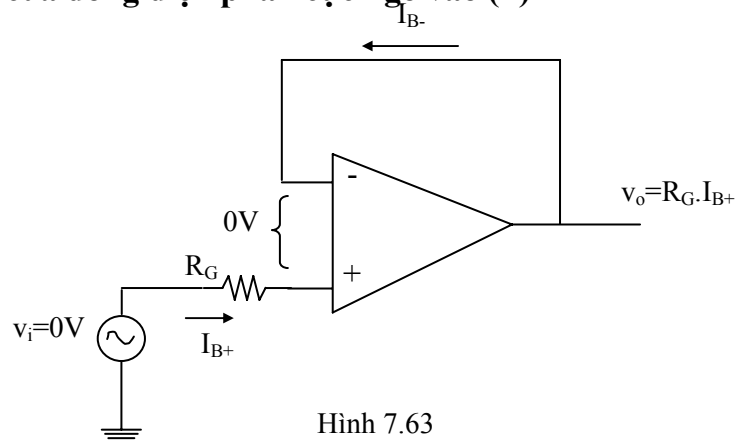


Do I_{B-} rất nhỏ nên ta không đo trực tiếp mà đo v_o sau đó suy ra I_{B-} . Để v_o khá lớn ta nên chọn R_f lớn. Thí dụ nếu $R_f=1M\Omega$, $R_M=10K\Omega$, $R_i=1K\Omega$

$$\text{Ta được: } v_o \approx 11R_f \cdot I_{B-} \Rightarrow I_{B-} = \frac{v_o}{11R_f} \quad (7.36)$$

b. Ảnh hưởng của dòng điện phân cực ngõ vào (+)

Ta xem mạch:



Hình 7.63

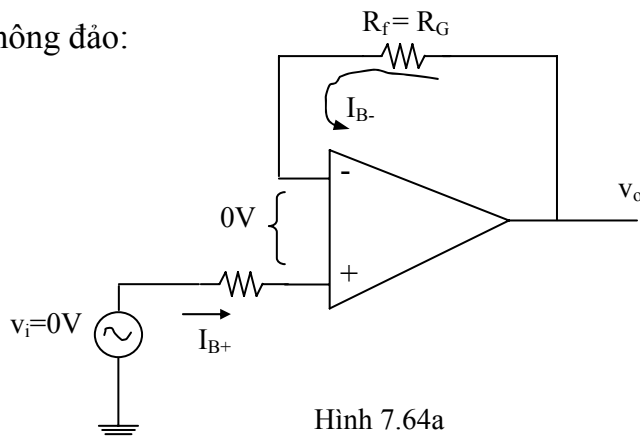
7.4.2. Dòng điện offset ngõ vào

a. Định nghĩa: $I_{os} = |I_{B+}| - |I_{B-}|$ (7.38)

Thường $I_{os} \leq 25\% I_B$

b. Ảnh hưởng lên điện thế ngõ ra

- Với mạch không đảo:



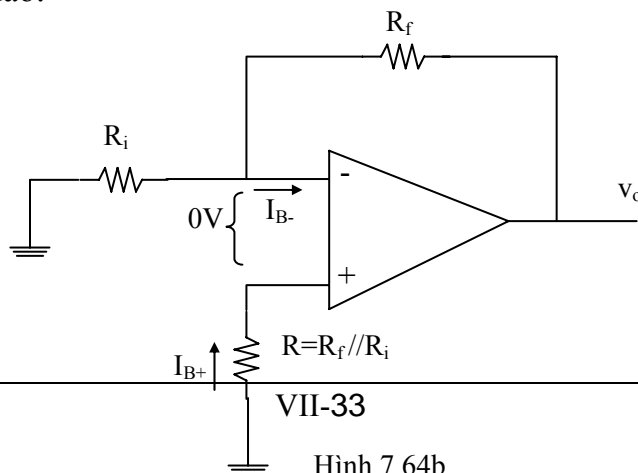
Hình 7.64a

Phân giải ta tìm được:

$$v_o = -R_G (|I_{B+}| - |I_{B-}|) = -R_G \cdot I_{os}$$

$$= 0 \text{ nếu } |I_{B+}| = |I_{B-}|$$

- Với mạch đảo:



Hình 7.64b

Phân giải ta tìm được:

$$v_o = -R_f (|I_{B+}| - |I_{B-}|) = -R_f \cdot I_{os}$$

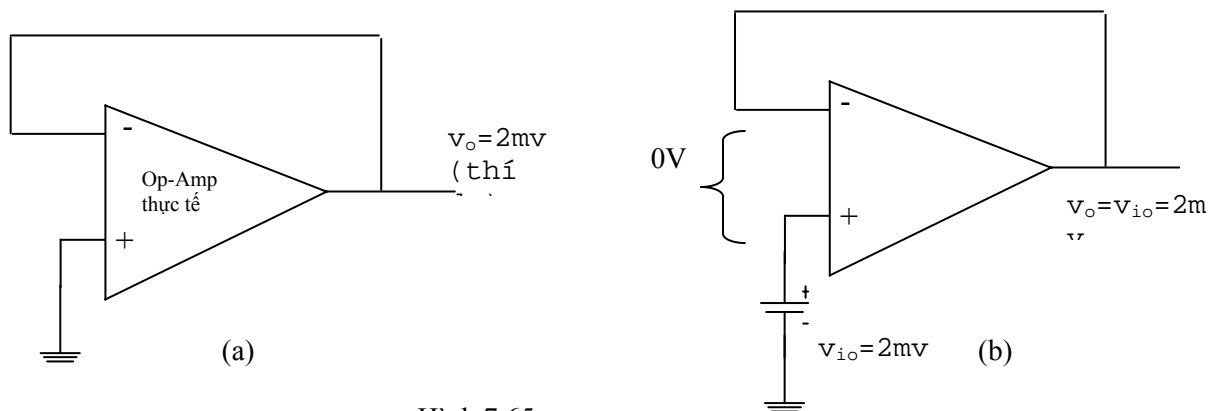
$$= 0 \text{ nếu } |I_{B+}| = |I_{B-}|$$

Như vậy để giảm thiểu ảnh hưởng của I_{os} lên v_o , trong mạch không đảo ta mắc thêm $R_G=R_f$ và trong mạch đảo mắc thêm $R=R_f/R_i$. Các điện trở này được gọi là điện trở bổ chính dòng điện. Từ các lý luận trên ta có thể thấy nguyên tắc chung để giảm thiểu ảnh hưởng của I_{os} là mạch phải được thiết kế sao cho: Điện trở nhìn từ ngõ vào (+) xuống mass bằng điện trở nhìn từ ngõ vào (-) xuống mass.

7.4.3. Điện thế offset ngõ vào

a. Định nghĩa và mô hình

Trong mạch điện hình 7.65a, ngõ ra không phải là 0V như lý tưởng mà có một trị số nào đó. Điện thế này tạo ra do sự mất cân bằng bên trong của một op-amp thực tế. Trị số v_o này thay đổi tùy op-amp, thường ở hàng μV đến mV . Để tiện trong phân giải, người ta có thể coi như có một nguồn điện thế v_{io} mắc nối tiếp ở ngõ vào (+) của một op-amp lý tưởng (hình 7.65b) và v_{io} này được gọi là điện thế offset ngõ vào

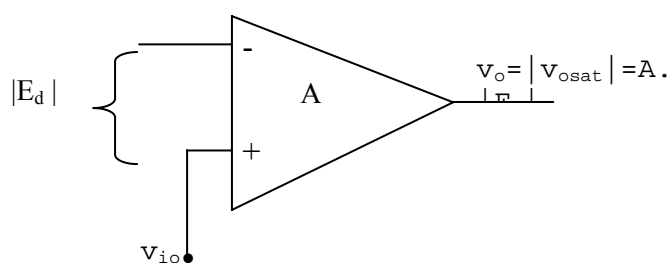


Hình 7.65

Nếu ngõ ra $v_o < 0$ thì đổi cực v_{io} lại

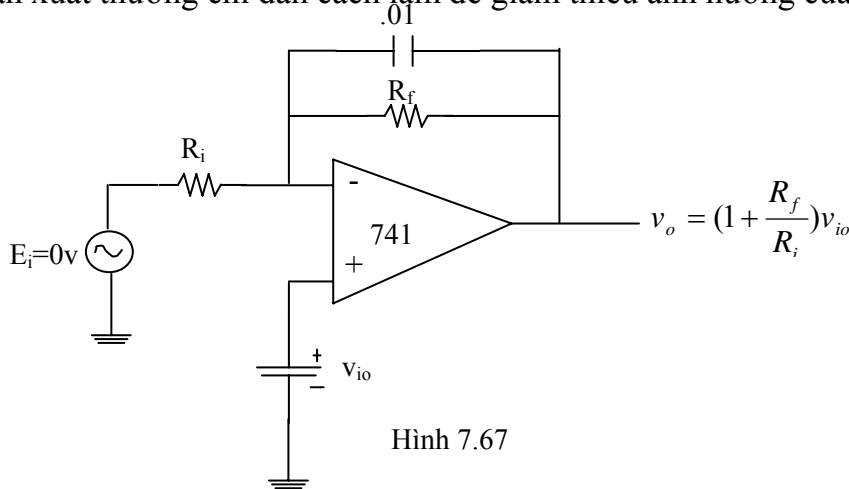
b. Ảnh hưởng của điện thế offset ngõ vào lên điện thế ngõ ra

- Trong mạch vòng hở, nếu A khá lớn và v_{io} cũng khá lớn, ngõ ra của op-amp có thể bị bão hòa.



Hình 7.66

- Ta có thể dùng mạch sau để đo v_{io}
- R_f không được quá lớn để giảm thiểu ảnh hưởng của dòng điện phân cực ngõ vào
- Tụ .01 để giảm nhiễu ở tần số cao
- Nhà sản xuất thường chỉ dẫn cách làm để giảm thiểu ảnh hưởng của v_{io}



Hình 7.67

7.4.4. Sự trôi (drift)

Ở phần trước ta đã thấy, sai số ngõ ra v_o do hai nguyên nhân chính là dòng điện phân cực ngõ vào và điện thế offset ngõ vào. hai tác nhân này lại thay đổi theo phân cực và nhất là nhiệt độ. Sự thay đổi điện thế ngõ ra này theo thời gian gọi là sự trôi.

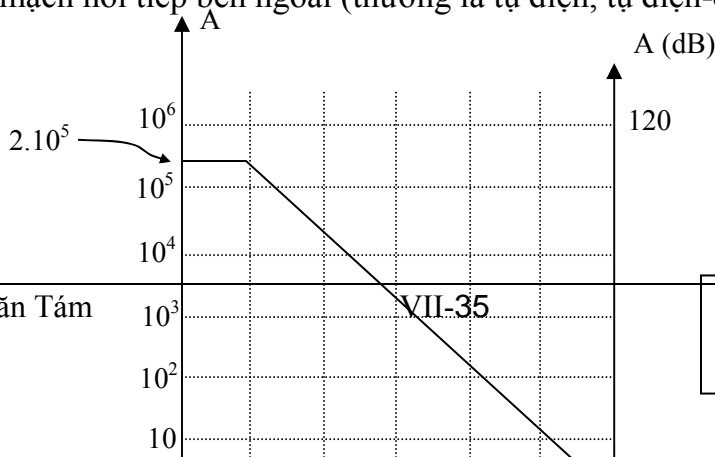
Nhà sản xuất thường cho biết độ thay đổi của dòng điện phân cực dưới dạng $nA/^{\circ}C$ và độ thay đổi của điện thế offset dưới dạng $\mu v/^{\circ}C$. Như vậy để giảm thiểu sai số v_o và độ trôi, ngoài việc bổ chính dòng điện phân cực và hiệu chỉnh điện thế offset (theo chỉ dẫn của nhà sản xuất) ta nên dùng mạch ôn áp để phân cực cho op-amp và nên lựa chọn các op-amp có độ trôi nhỏ và đặt ở môi trường có nhiệt độ ít thay đổi.

7.4.5. Đáp ứng tần số của op-amp

a. Bổ chính tần số bên trong

Độ lợi vòng hở A có trị số lớn và đều đến một trị số nào đó rồi giảm dần theo tần số. Đây là chủ đích của nhà chế tạo với 2 lý do: một là op-amp ít khi sử dụng dạng vòng hở mà thường có hồi tiếp, như vậy độ lợi thực tế A_v thường nhỏ hơn A, hai là để tránh hiện tượng dễ dao động ở tần số cao. Muốn vậy, cấu trúc bên trong của op-amp luôn có các tụ bổ chính tần số (có giá trị trên dưới 30pF). Thường độ giảm của A được chọn là $-20dB/decade$.

Đối với những op-amp có băng tần tự nhiên rộng hơn và độ giảm nhỏ hay lớn hơn $-20dB/decade$ thường làm cho op-amp dễ bị dao động khi dùng mạch hồi tiếp (theo định luật Nyquist). Trong trường hợp đó nhà chế tạo sẽ chỉ dẫn phương pháp sửa chữa đáp ứng bằng các mạch hồi tiếp bên ngoài (thường là tụ điện, tụ điện-điện trở...)



* Băng tần độ lợi đơn vị (unity-gain bandwidth)

Là băng tần của op-amp có độ lợi vòng hở bằng 1. Thí dụ ở op-amp 741 là $B=1\text{MHz}$.

* Thời gian chuyển tiếp (thời gian quá độ - Rise time)

Ở mạch có độ lợi vòng hở bằng 1, nếu tín hiệu vào là một xung vuông lý tưởng (có biên độ từ $0 \rightarrow E_i$) thì ngõ ra không thay đổi ngay từ 0 đến E_i khi có xung vào mà phải mất một thời gian gọi là đáp ứng thời gian tăng quá độ (transient response rise time). Thường thời gian này được tính từ khi ngõ ra đạt 10% giá trị cực đại đến 90% giá trị cực đại.

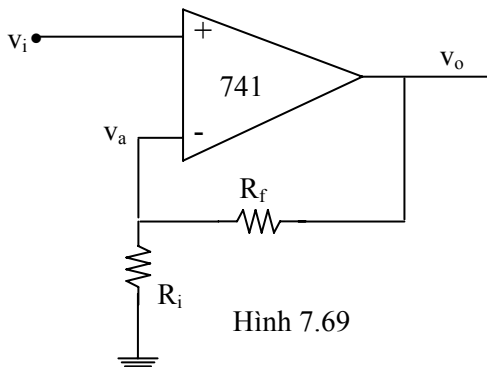
Đôi khi nhà sản xuất không cho ta biết đáp ứng tần số tự nhiên (tức không biết băng tần độ lợi đơn vị B) mà lại cho biết thời gian quá độ này (rise time). Băng tần đơn vị B được tính từ công thức:

$$B = \frac{0.35}{\text{risetime}} \quad (7.39)$$

b. Độ lợi điện thế và đáp ứng tần số

Độ lợi thực tế A_v của mạch khuếch đại có hồi tiếp không những tùy thuộc các điện trở bên ngoài mà còn tùy thuộc vào độ lợi vòng hở A. Do A theo tần số nên A_v cũng thay đổi theo tần số. ta xem lại hai mạch khuếch đại căn bản:

* Mạch khuếch đại không đảo



Hình 7.69

$$\text{Ta có: } A = \frac{v_o}{v_i - v_a}$$

$$\frac{v_o - v_a}{R_f} = \frac{v_a}{R_i}$$

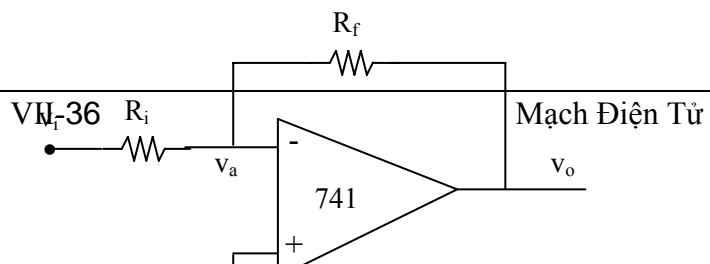
Giải hệ thống ta tìm được: $A_v = \frac{v_o}{v_i} = \frac{1 + \frac{R_f}{R_i}}{1 + \frac{R_f}{R_i}}$ (7.40)

Trong đó: $1 + \frac{R_f}{R_i}$ là độ lợi A_v khi xem op-amp là lý tưởng.

Từ công thức thực tế này ta thấy: Nếu v_i là tín hiệu điện thế một chiều (tần số $f=0$) hoặc v_i là tín hiệu xoay chiều tần số rất thấp thì A khá lớn nên $A_v \cong 1 + \frac{R_f}{R_i}$. Khi v_i có tần số

lớn, do A giảm nên A_v giảm theo.

* Mạch khuếch đại đảo:



$$A = -\frac{V_o}{V_a}$$

$$\frac{V_i - V_a}{R_i} = \frac{V_a - V_o}{R_f}$$

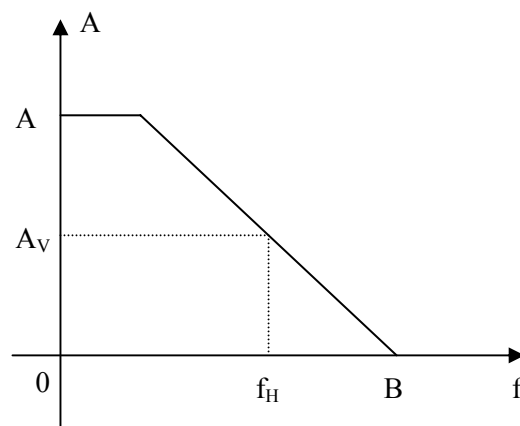
Giải, ta tìm được:
$$A_v = \frac{V_o}{V_i} = \frac{-\frac{R_f}{R_i}}{1 + \frac{1}{A} \left(\frac{R_i + R_f}{R_i} \right)} \quad (7.41)$$

Nhận xét ta cũng thấy A_v có tính chất như mạch không đảo (thay đổi theo A tức theo tần số).

c. Độ rộng băng tần - giới hạn tần số cao

Băng tần cũng được định nghĩa là giới hạn của hai tần số f_L và f_H mà tại đó độ lợi của mạch giảm $\sqrt{2}$ lần so với độ lợi cực đại.

Với op-amp có tần số giới hạn phía thấp f_L thường rất nhỏ (vài Hz) nên băng tần xem như bằng giới hạn tần số cao f_H .



Hình 7.71. Băng tần của mạch có độ lợi A_v

Để xác định gần đúng băng tần của mạch khuếch đại dùng op-amp ta có 2 cách:

- Một là có thể dùng đáp ứng tự nhiên (vòng hở) được mô tả ở hình 7.71

- Hai là có thể tính từ công thức:
$$f_H = \frac{B}{\frac{R_i + R_f}{R_i}} \quad (7.42)$$

7.4.6. Vận tốc tăng thế (slew rate)

Định nghĩa

Điện thế của op-amp không thể tăng đột ngột lên trị số cao mà phải mất một thời gian đủ để nạp điện vào các tụ bù chính tần số bên trong của op-amp. Đặc tính này được đo bằng vận tốc tăng thế và có đơn vị là $v/\mu s$. Nếu I là dòng nạp tối đa và C là điện dung của tụ bù chính, ta có:

$$\text{Slew rate} = \frac{\text{Độ thay đổi biên độ tín hiệu}}{\text{Thời gian}} = \frac{I}{C}$$

Thí dụ ở op-amp 741: $I=15\mu\text{A}$; $C=30\text{pF} \Rightarrow \text{slew rate} = 0,5\text{V}/\mu\text{s}$.

Vận tốc tăng thế tùy thuộc vào độ lợi điện thế, tụ bù chính tần số và điện thế ngõ ra dương hay âm, thường được nhà sản xuất cho biết.

Giới hạn của vận tốc tăng thế trên sóng sin

Gọi v_i là tín hiệu vào có dạng sin với biên độ đỉnh v_{ip} của một mạch khuếch đại dùng op-amp. Sự thay đổi tối đa của v_i tùy thuộc vào tần số, biên độ đỉnh và cho bởi $2\pi f.v_{ip}$. Nếu độ thay đổi này lớn hơn vận tốc tăng thế của op-amp thì tín hiệu ra v_o sẽ bị biến dạng.

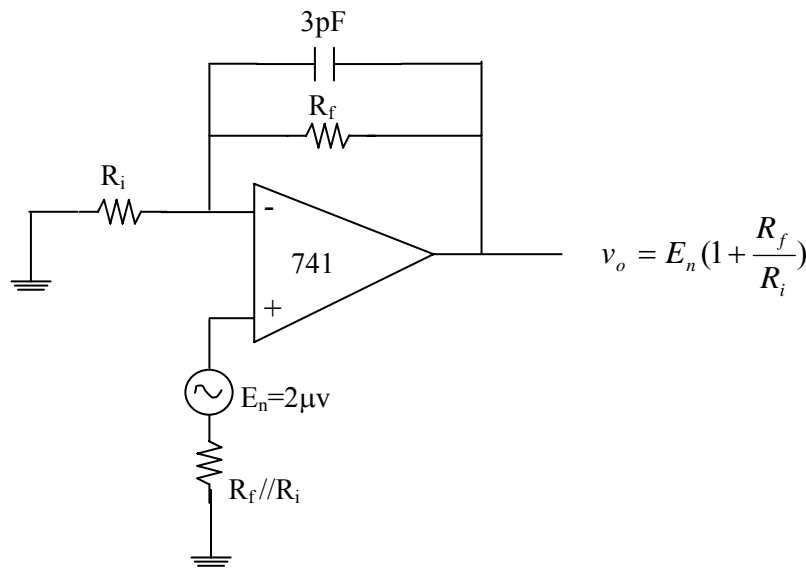
Như vậy, khi sử dụng op-amp phải thỏa mãn điều kiện:

$$2\pi f.v_{ip} \leq \text{slew rate}$$

$$\text{hay: } f_{\text{max}} = \frac{\text{slew rate}}{2\pi v_{ip}}$$

7.4.7. Nhiễu trên điện thế ngõ ra

Tín hiệu điện không mong muốn xuất hiện ở ngõ ra gọi là nhiễu. Sự trôi dòng điện và điện thế offset cũng được gọi là nhiễu (ở tần số rất thấp). Nếu ta bỏ qua các nhiễu do mạch ngoài tạo ra thì bên trong của op-amp cũng tạo ra nhiễu và làm ảnh hưởng đến điện thế ngõ ra. Hình 7.72 là mô hình hóa đơn giản nhất của nhiễu trong op-amp (nguồn điện thế E_n).



Hình 7.72

Nhà sản xuất thường cho biết nguồn nhiễu (khoảng vài μV) trong khoảng tần số nào đó với một khoảng thay đổi của R_i . Thí dụ op-amp 741 có $E_n = 2\mu\text{V}$ trong dải tần số từ 10 Hz \rightarrow 10 KHz. Nguồn nhiễu này không thay đổi khi $200\Omega < R_i < 20\text{K}\Omega$. Khi $R_i > 20\text{K}\Omega$ nguồn nhiễu này sẽ tăng lên rất nhanh.

Từ mô hình hoá của nguồn nhiễu và đặc tính như trên, để giảm nhiễu ta thực hiện :

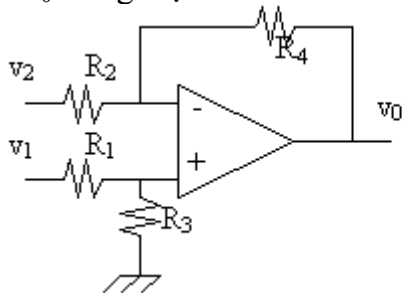
- Không dùng R_f và R_i quá lớn. R_i được thiết kế $< 10\text{K}\Omega$.
- Mắc một tụ nhỏ (khoảng 3pF) song song với R_f để giảm nhiễu ở tần số cao.

- Không bao giờ mắc thêm tụ song song với R_i hoặc từ ngõ vào (-) xuống mass vì như thế sẽ làm giảm tổng trở vào và tăng độ lợi điện thế gây nhiễu nhiều ở tần số cao.

Nhiều dòng điện (dòng điện offset ở ngõ) vào cũng xuất hiện ở 2 ngõ vào của op-amp. Nên mắc thêm điện trở bù chính để giảm nhiễu dòng điện đưa đến giảm nhiễu ở điện thế ngõ ra.

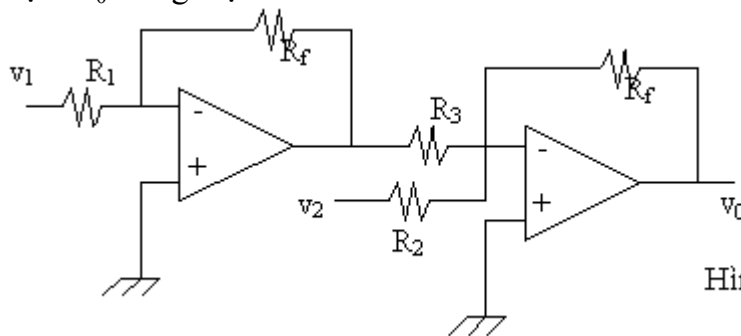
BÀI TẬP CUỐI CHƯƠNG VII

Bài 1: Xác định v_0 trong mạch hình 7.59



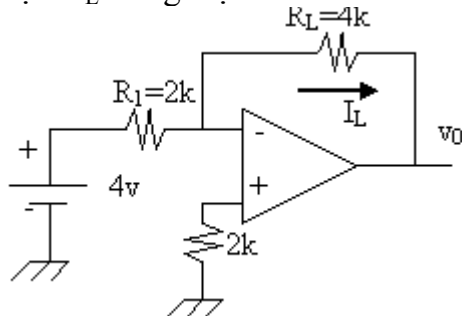
Hình 7.59

Bài 2: Xác định v_0 trong mạch hình 7.60



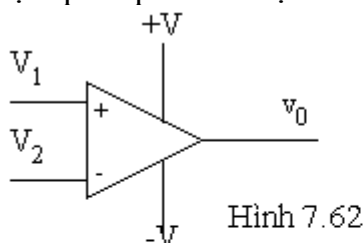
Hình 7.60

Bài 3: Xác định I_L trong mạch hình 7.61. Thay $R_L=5k\Omega$, tính lại I_L . Mạch trên là mạch gì?



Hình 7.61

Bài 4: Một op-amp có các đặc tính



Hình 7.62

$+V=15v, -V=-15v, \pm V_{Sat}=\pm 13v, A=200000$

Xác định v_0 trong các trường hợp:

a/ $V_2=-10\mu v, V_1=-15\mu v$

b/ $V_2=-10\mu v, V_1=+15\mu v$

c/ $V_2=-10\mu v, V_1=-5\mu v$

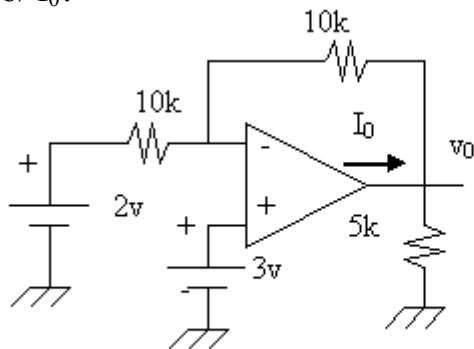
d/ $V_2=1.000001v, V_1=1v$

e/ $V_2=+5mv, V_1=0v$

f/ $V_2=0v, V_1=5mv$

Bài 5: Cho mạch hình 7.63

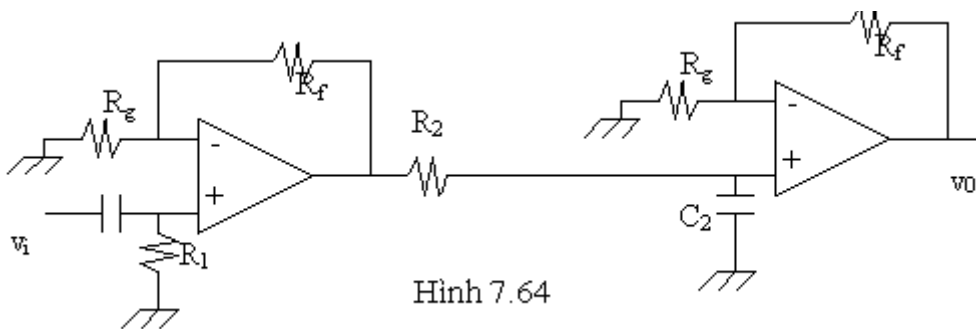
- a/ Tính v_0
- b/ I_0 ?



Hình 7.63

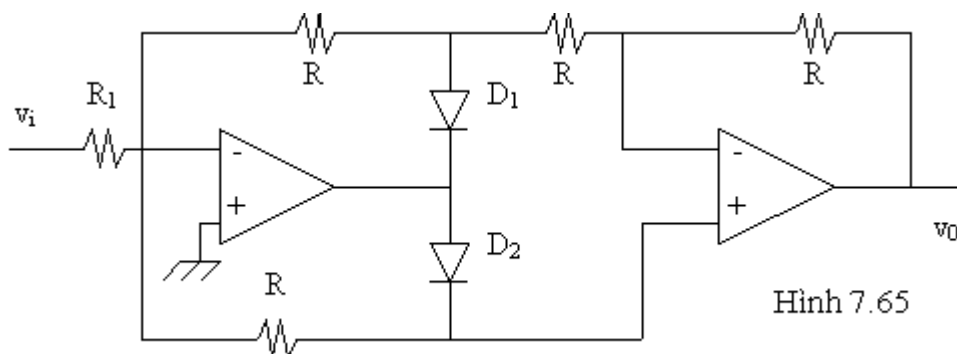
Bài 6: Cho mạch điện hình 7.64

- a/ Tính bằng thông của mạch
- b/ Áp dụng bằng số khi:
 $R_1=R_2=10k\Omega$
 $C_1=0.1\mu F$; $C_2=0.002\mu F$
 $R_f=10 k\Omega$; $R_g =5 k\Omega$



Hình 7.64

Bài 7: Cho mạch điện hình 7.65



Hình 7.65

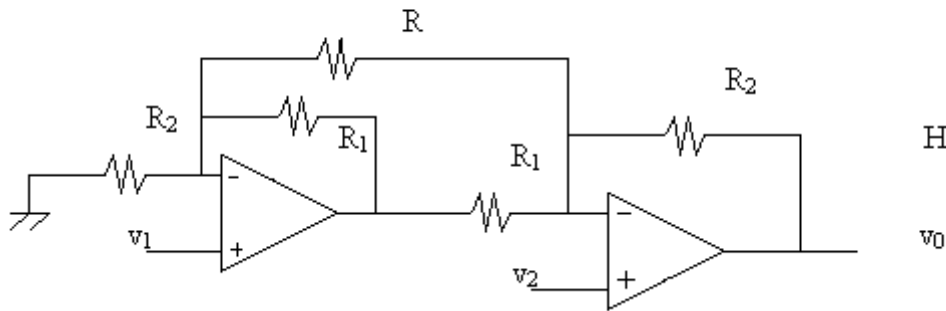
- Diode được xem như lý tưởng.
- v_i có dạng sin biên độ lớn.

Tìm dạng tín hiệu ra v_0 và biên độ của v_0 theo v_i . Mạch trên có tác dụng của mạch gì?

Bài 8: Cho mạch hình 7.66

Chứng tỏ rằng:

$$v_0 = \left(1 + \frac{R_2}{R_1} + \frac{2R_2}{R}\right)(v_2 - v_1)$$

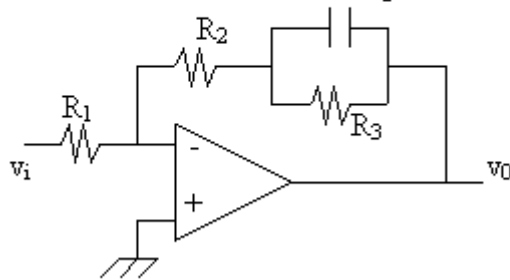


Hình 7.66

Bài 9: Cho mạch hình 7.67

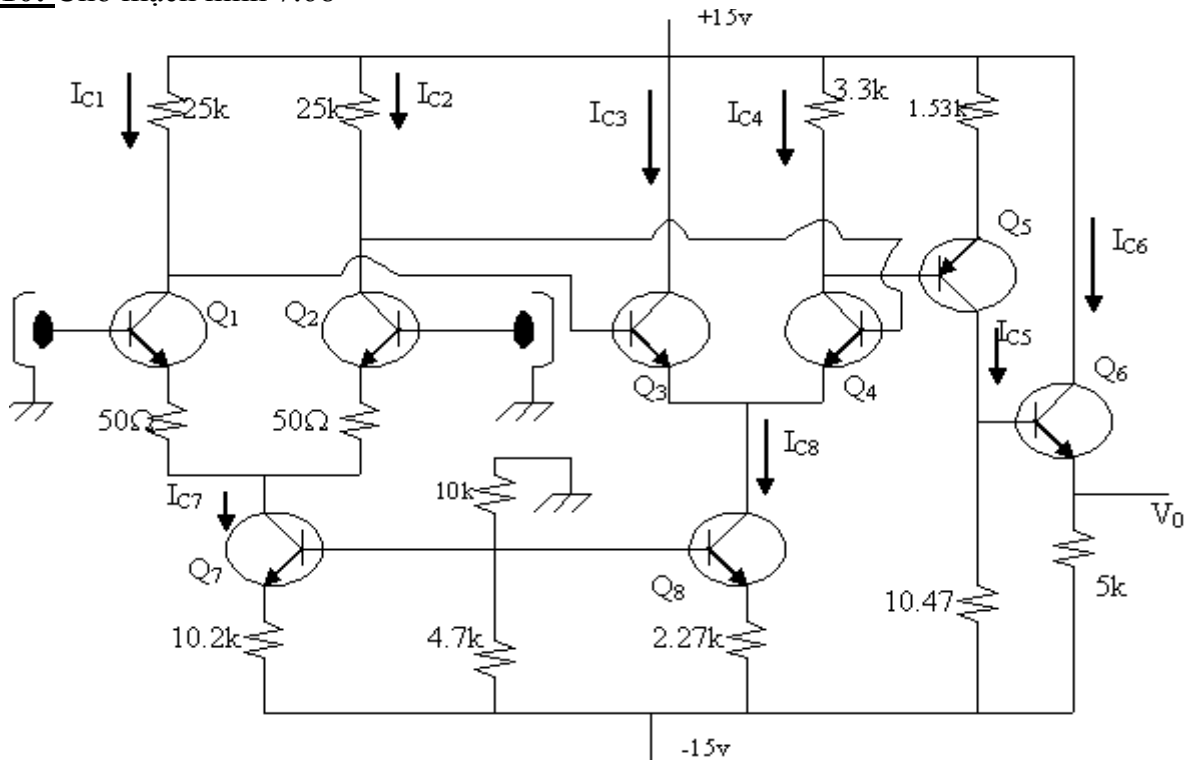
Chứng tỏ nếu vi là tín hiệu điện thế một chiều thì ngõ ra được xác định bằng phương trình:

$$C \frac{dV_0}{dt} + \frac{v_0}{R_3} + \frac{v_i}{R_1} \left(1 + \frac{R_2}{R_3}\right) = 0$$



Hình 7.67

Bài 10: Cho mạch hình 7.68



a. Mạch trên là mạch gì? Nêu chức năng của từng BJT trong mạch.

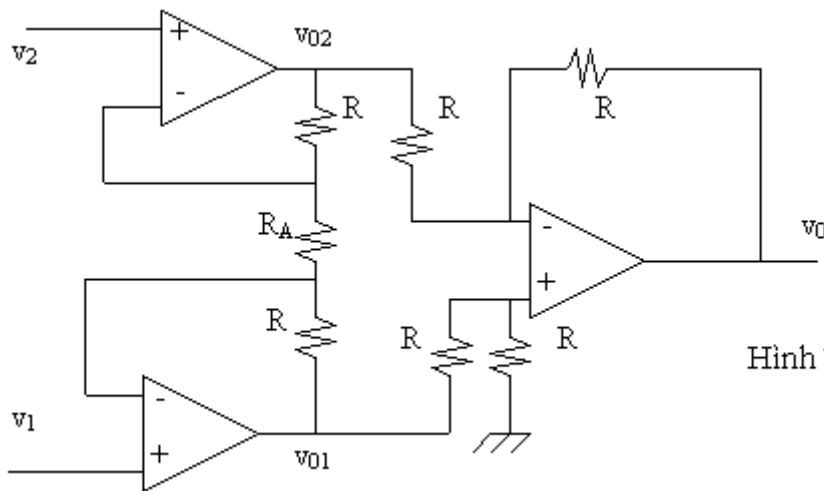
b. Các BJT hoàn toàn giống hệt nhau, được chế tạo bằng Si và được phân cực với $V_{BE}=0.7v$. Mạch hoàn toàn cân bằng và lý tưởng. Ước tính trị số của tất cả các dòng điện phân cực I_C của các BJT trong mạch và điện thế các chân BJT (xem $I_C \approx I_E$).

Bài 11: Cho mạch điện như hình 7.69. Giả sử op-amp lý tưởng và được phân cực bằng nguồn đối xứng $\pm 15v$

a. Tìm v_0 theo R, R_A, v_1, v_2

b. Giả sử v_1 biến đổi từ $0v \rightarrow 0.8v$ và V_2 biến đổi từ $0 \rightarrow 1.3v$. Cho $R_2=2k\Omega$ và ngõ ra bảo hòa của op-amp là $\pm V_{0Sat}=\pm 15v$. Hãy ước tính trị số của R_A để độ lợi điện thế của mạch

$A_v = \frac{V_0}{V_1 - V_2}$ đạt trị số tối đa và v_0 không biến dạng (chọn R_A có giá trị tiêu chuẩn). Tính A_v trong trường hợp đó.



Hình 7.69

Chương 8

MẠCH KHUẾCH ĐẠI HỒI TIẾP (Feedback Amplifier)

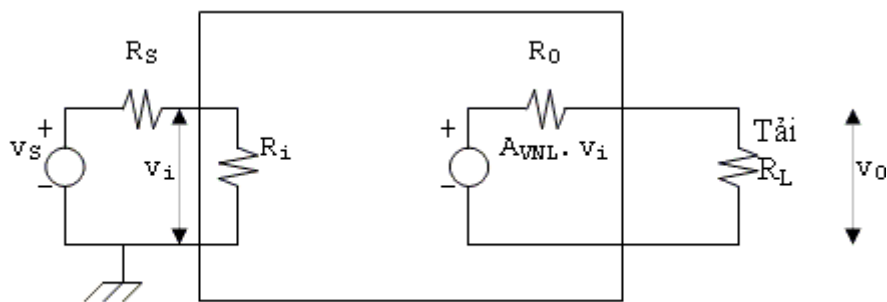
Trong chương này, chúng ta sẽ tìm hiểu về loại mạch khuếch đại có hồi tiếp âm và khảo sát ảnh hưởng của loại hồi tiếp này lên các thông số cũng như tính chất của mạch khuếch đại.

8.1 PHÂN LOẠI MẠCH KHUẾCH ĐẠI:

Khi khảo sát các mạch khuếch đại có hồi tiếp, người ta thường phân chúng thành 4 loại mạch chính: khuếch đại điện thế, khuếch đại dòng điện, khuếch đại điện dẫn truyền và khuếch đại điện trở truyền.

8.1.1 Khuếch đại điện thế: (Voltage amplifier)

Hình 8.1 mô tả mạch tương đương Thevenin của một hệ thống 2 cổng, mô hình hóa của một mạch khuếch đại căn bản.



Hình 8.1

- Nếu mạch có điện trở ngõ vào R_i rất lớn đối với nội trở R_s của nguồn tín hiệu thì $v_i \approx v_s$
- Nếu tải R_L rất lớn đối với điện trở ngõ ra R_o của mạch khuếch đại thì $v_o \approx A_{VNL} \cdot v_i \approx A_{VNL} \cdot v_s$

Trong điều kiện như vậy, mạch sẽ cung cấp một điện thế ngõ ra tỉ lệ với điện thế ngõ vào và hệ số tỉ lệ này độc lập đối với biên độ của nguồn tín hiệu và điện trở tải. Loại mạch như thế được gọi là mạch khuếch đại điện thế.

Một mạch khuếch đại điện thế lý tưởng khi có điện trở ngõ vào R_i bằng vô hạn và điện trở ngõ ra $R_o = 0$. Ký hiệu

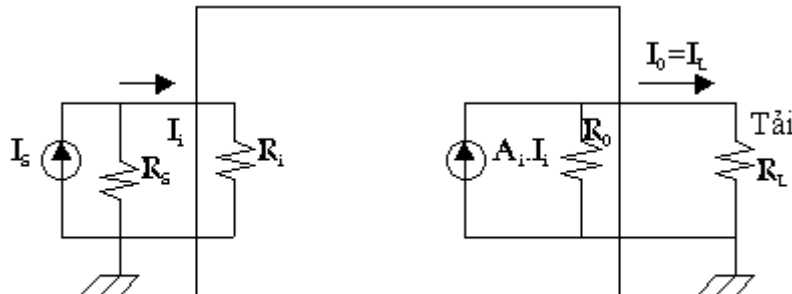
$$A_{VNL} = \frac{v_o}{v_i}$$

khi $R_L = \infty$, như vậy A_{VNL} biểu diễn độ lợi điện thế của mạch hở (open-circuit).

8.1.2 Khuếch đại dòng điện (current amplifier)

Một mạch khuếch đại dòng điện lý tưởng được định nghĩa như là một mạch khuếch đại cung cấp một dòng điện ngõ ra tỉ lệ với dòng điện tín hiệu ngõ vào. Hệ số tỉ lệ này không phụ thuộc vào R_s và R_L . Một mạch khuếch đại dòng điện lý tưởng có điện trở ngõ vào $R_i = 0$ và điện trở ngõ ra R_o bằng vô hạn.

Trong thực tế, mạch có điện trở ngõ vào thấp và điện trở ngõ ra cao. Như vậy, $R_i \ll R_S$ và $R_0 \gg R_L$.



Hình 8.2

Hình 8.2 là mạch tương đương Norton của một mạch khuếch đại dòng điện. Chú ý,

ký hiệu
$$A_i = \frac{I_L}{I_i}$$

với $R_L = 0$, nó diễn tả độ lợi dòng điện của một mạch nối tắt (short-circuit).

Ta thấy rằng:

Vì $R_i \ll R_S$ nên $I_i \approx I_S$

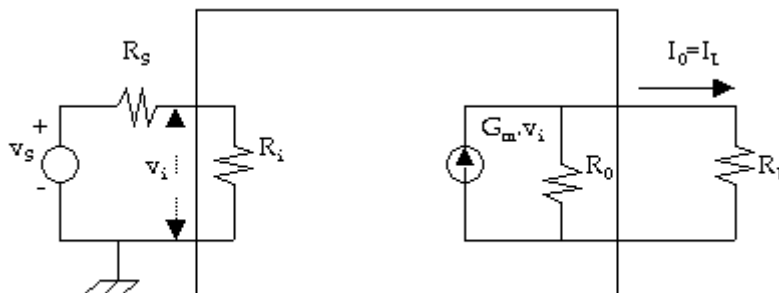
Vì $R_0 \gg R_L$ nên $I_L (A_i I_i \approx A_i I_S)$

8.1.3 Khuếch đại điện dẫn truyền: (Transconductance Amplifier)

Một mạch khuếch đại điện dẫn truyền lý tưởng sẽ cung cấp một dòng điện ngõ ra tỉ lệ với điện thế tín hiệu ngõ vào. Hệ số tỉ lệ này độc lập với R_L và R_S . Mạch như vậy phải có điện trở ngõ vào R_i bằng vô hạn và điện trở ngõ ra R_0 bằng vô hạn.

Trong mạch thực tế: $R_i \gg R_S$ và $R_0 \gg R_L$

Hình 8.3 là mô hình tương đương của một mạch khuếch đại điện dẫn truyền.



Hình 8.3

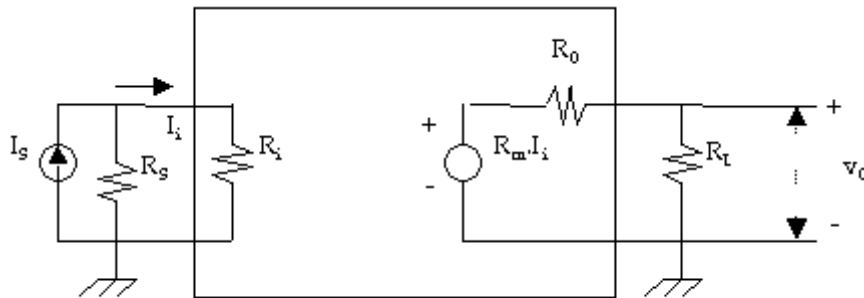
Ta thấy rằng $v_i \approx v_S$ khi $R_i \gg R_S$

Và $I_0 \approx G_m v_i \approx G_m v_S$ khi $R_0 \gg R_L$

Chú ý là $G_m = \frac{I_o}{v_i}$ khi $R_L = 0$. Vậy G_m là điện dẫn truyền của mạch khi tải $R_L = 0$ (mạch nối tắt).

8.1.4 Khuếch đại điện trở truyền (Transresistance Amplifier)

Mạch tương đương lý tưởng của một mạch khuếch đại điện trở truyền như hình 8.4



Hình 8.4

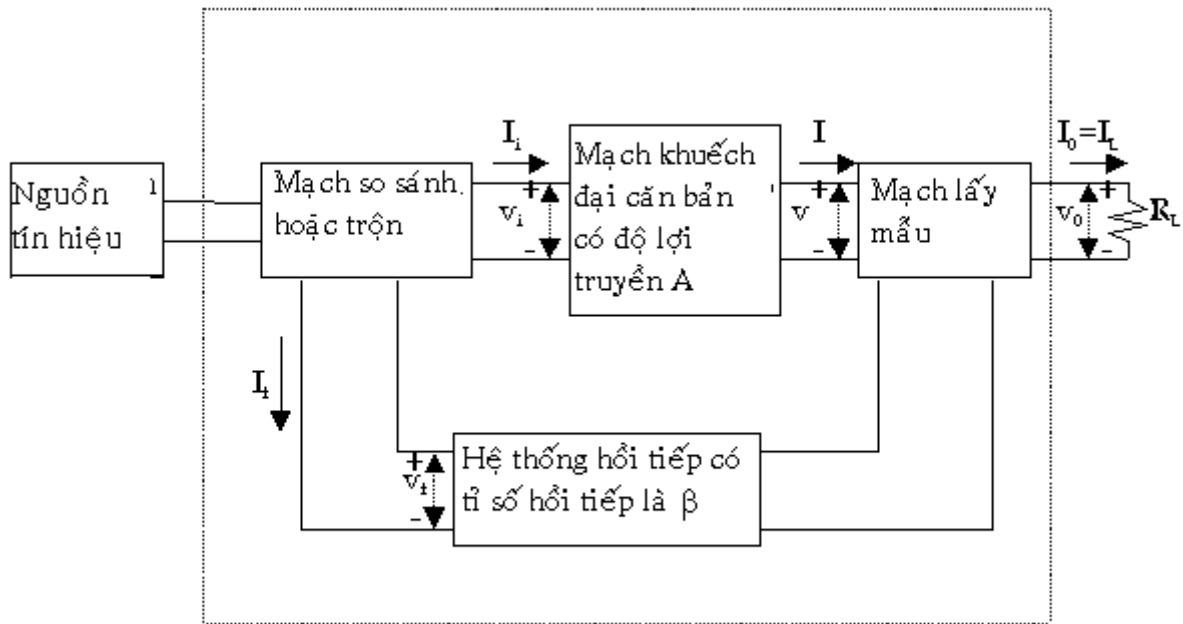
Mạch cung cấp một điện thế ngõ ra v_o tỉ lệ với dòng điện tín hiệu ngõ vào I_S và hệ số tỉ lệ này độc lập với R_S và R_L .

Trong thực tế một mạch khuếch đại điện trở truyền phải có $R_i \ll R_S$ và $R_o \ll R_L$. Như vậy khi đó $I_i \approx I_S$, $v_o \approx R_m I_i \approx R_m I_S$.

Chú ý rằng $R_m = \frac{v_o}{I_i}$ khi $R_L = \infty$. R_m như vậy là điện trở truyền của mạch hở.

8.2 ĐẠI CƯƠNG VỀ HỒI TIẾP:

Một mạch khuếch đại hồi tiếp gồm các bộ phận như sau:

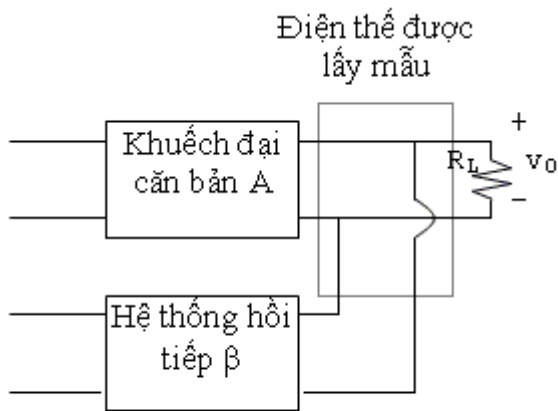


Hình 8.5

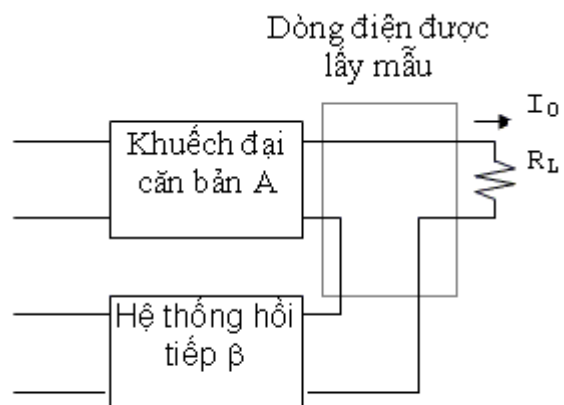
Nguồn tín hiệu: Có thể là nguồn điện thế V_S nối tiếp với một nội trở R_S hay nguồn dòng điện I_S song song với nội trở R_S .

Hệ thống hồi tiếp: Thường dùng là một hệ thống 2 cổng thụ động (chỉ chứa các thành phần thụ động như điện trở, tụ điện, cuộn dây).

Mạch lấy mẫu: Lấy một phần tín hiệu ở ngõ ra đưa vào hệ thống hồi tiếp. Trường hợp tín hiệu điện thế ở ngõ ra được lấy mẫu thì hệ thống hồi tiếp được mắc song song với ngõ ra và trong trường hợp tín hiệu dòng điện ở ngõ ra được lấy mẫu thì hệ thống hồi tiếp được mắc nối tiếp với ngõ ra.



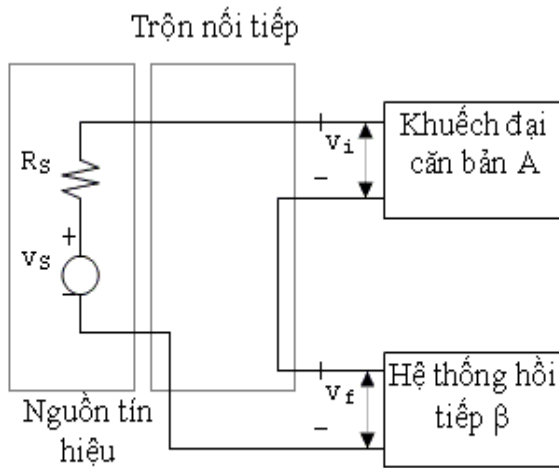
Hình 8.6: Điện thế được lấy mẫu



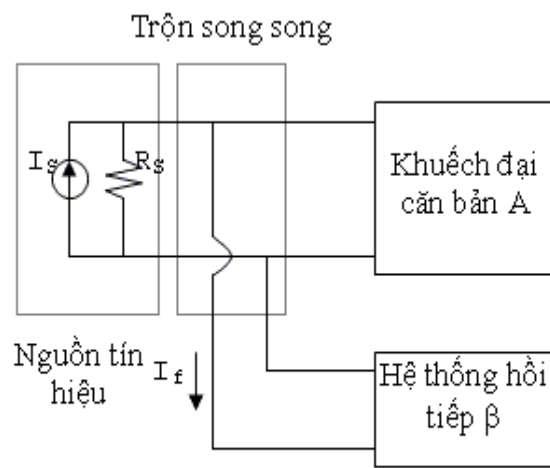
Hình 8.7: Dòng điện được lấy mẫu

Mạch so sánh hoặc trộn:

Hai loại mạch trộn rất thông dụng là loại trộn ngõ vào nối tiếp và loại trộn ngõ vào song song.



Hình 8.8: Mạch trộn nối tiếp



Hình 8.9: Mạch trộn song song

Tỉ số truyền hay độ lợi:

Ký hiệu A trong hình 8.5 biểu thị tỉ số giữa tín hiệu ngõ ra với tín hiệu ngõ vào của mạch khuếch đại căn bản. Tỉ số truyền v/v_i là độ khuếch đại điện thế hay độ lợi điện thế A_V . Tương tự tỉ số truyền I/I_i là độ khuếch đại dòng điện hay độ lợi dòng điện A_I của mạch khuếch đại. Tỉ số I/v_i được gọi là điện dẫn truyền (độ truyền dẫn-Transconductance) G_M và v/I_i được gọi là điện trở truyền R_M . Như vậy G_M và R_M được định nghĩa như là tỉ số giữa hai tín hiệu, một ở dạng dòng điện và một ở dạng điện thế. Độ lợi truyền A chỉ một cách tổng quát một trong các đại lượng A_V , A_I , G_M , R_M của một mạch khuếch đại không có hồi tiếp tùy theo mô hình hóa được sử dụng trong việc phân giải.

Ký hiệu A_f được định nghĩa như là tỉ số giữa tín hiệu ngõ ra với tín hiệu ngõ vào của mạch khuếch đại hình 8.5 và được gọi là độ lợi truyền của mạch khuếch đại với hồi tiếp. Vậy thì A_f dùng để diễn tả một trong 4 tỉ số:

$$\frac{v_o}{v_s} = A_{vf}; \frac{I_o}{I_s} = A_{if}$$

$$\frac{I_o}{v_s} = G_{Mf}; \frac{v_o}{I_s} = R_{Mf}$$

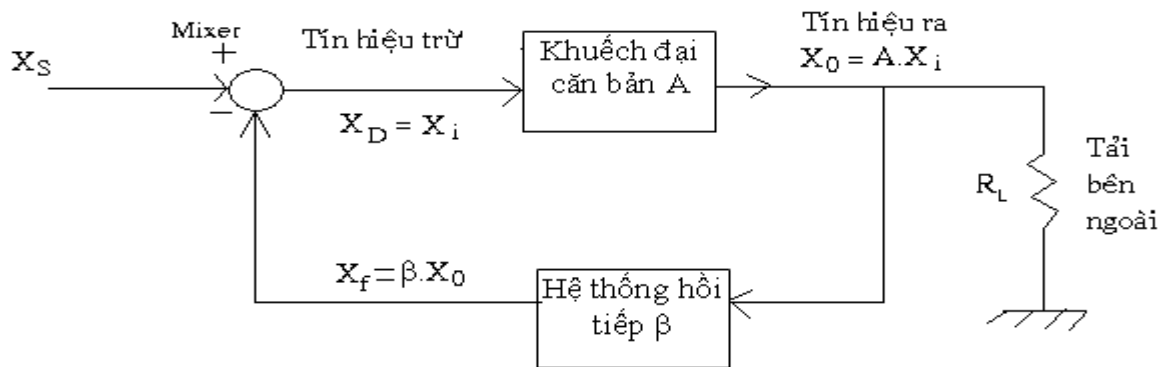
Sự liên hệ giữa độ lợi truyền A_f và độ lợi A của mạch khuếch đại căn bản (chưa có hồi tiếp) sẽ được tìm hiểu trong phần sau.

Trong một mạch có hồi tiếp, nếu tín hiệu ngõ ra gia tăng tạo ra thành phần tín hiệu hồi tiếp đưa về ngõ vào làm cho tín hiệu ngõ ra giảm trở lại ta nói đó là mạch hồi tiếp âm (negative feedback).

8.3 ĐỘ LỢI TRUYỀN VỚI NỐI TIẾP:

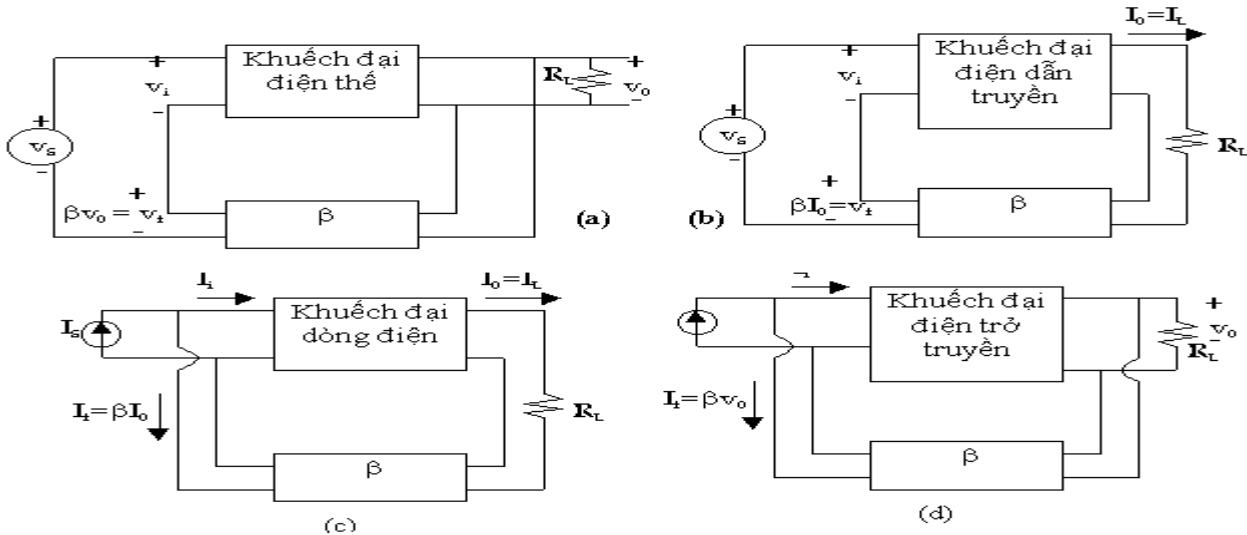
Một mạch khuếch đại có hồi tiếp có thể được diễn tả một cách tổng quát như hình 8.10

Để phân giải một mạch khuếch đại có hồi tiếp, ta có thể thay thế thành phần tích cực (BJT, FET, OP-AMP ...) bằng mạch tương đương tín hiệu nhỏ. Sau đó dùng định luật Kirchoff để lập các phương trình liên hệ.



Hình 8.10

Trong mạch hình 8.10 có thể là một mạch khuếch đại điện thế, khuếch đại dòng điện, khuếch đại điện dẫn truyền hoặc khuếch đại điện trở truyền có hồi tiếp như được diễn tả ở hình 8.11



Hình 8.11 Dạng mạch khuếch đại hồi tiếp

- (a) Khuếch đại điện thế với hồi tiếp điện thế nối tiếp
- (b) Khuếch đại điện dẫn truyền với hồi tiếp dòng điện nối tiếp
- (c) Khuếch đại dòng điện với hồi tiếp dòng điện song song
- (d) Khuếch đại điện trở truyền với hồi tiếp điện thế song song

Trong hình 8.10, nội trở nguồn R_S được xem như một thành phần của mạch khuếch đại căn bản. Độ lợi truyền A (A_V, A_I, G_M, R_M) bao gồm hiệu ứng của tải R_L và của hệ thống hồi tiếp β lên mạch khuếch đại.

Tín hiệu vào X_S , tín hiệu ra X_O , tín hiệu hồi tiếp X_f , tín hiệu trừ X_d có thể là điện thế hay dòng điện. Những tín hiệu này cũng như tỉ số A và β được tóm tắt trong bảng sau đây.

Tín hiệu hay tỉ số	Loại hồi tiếp			
	Điện thế nối tiếp (a)	Dòng điện nối tiếp (b)	Dòng điện song song (c)	Điện thế song song (d)
X_0	Điện thế	Dòng điện	Dòng điện	Điện thế
X_S, X_f, X_d	Điện thế	Điện thế	Dòng điện	Dòng điện
A	A_V	G_M	A_I	R_M
β	$\frac{v_f}{v_0}$	$\frac{i_f}{I_0}$	$\frac{I_c}{I_0}$	$\frac{I_f}{v_0}$

Bảng 8.1: Tín hiệu điện thế và dòng điện trong mạch khuếch đại hồi tiếp

Như vậy: $X_d = X_S - X_f = X_i$ (8.1)

Hệ số hồi tiếp β được định nghĩa:

$$\beta = \frac{X_f}{X_0} \quad (8.2)$$

Hệ số β thường là một số thực dương hay âm, nhưng một cách tổng quát β là một hàm phức theo tần số tín hiệu.

Độ lợi truyền A được định nghĩa:

$$A = X_0 / X_i \quad (8.3)$$

$$\begin{aligned}
 \text{Vậy: } A_f &= \frac{X_0}{X_s} \quad \text{độ lợi của mạch có hồi tiếp} \\
 A_f &= \frac{X_0}{X_s} = \frac{X_0}{X_i} \cdot \frac{X_i}{X_s} = A \cdot \frac{X_s - X_f}{X_s} = A \left(\frac{X_s - \beta X_0}{X_s} \right) \\
 &= A \left(1 - \beta \frac{X_0}{X_s} \right) = A(1 - \beta A_f) \\
 &= A - \beta A A_f \Rightarrow A_f (1 + \beta A) = A \\
 \Rightarrow \boxed{A_f = \frac{X_0}{X_s}} & \quad (8.4)
 \end{aligned}$$

Đại lượng A biểu diễn độ lợi truyền của mạch khuếch đại tương ứng không có hồi tiếp nhưng bao gồm ảnh hưởng của hệ thống β , R_L , R_S .

Nếu $|A_f| < |A|$ hồi tiếp được gọi là hồi tiếp âm

Nếu $|A_f| > |A|$ hồi tiếp được gọi là hồi tiếp dương

Biểu thức 8.4 cho ta thấy khi có hồi tiếp âm, độ lợi giảm đi $(1 + \beta A)$ lần so với độ lợi của mạch căn bản không có hồi tiếp.

Độ lợi vòng (loop gain):

Tín hiệu X_d trong hình 8.10 được nhân với A khi qua mạch khuếch đại, được nhân với β khi truyền qua hệ thống hồi tiếp và được nhân với -1 trong mạch trộn và trở lại ngõ vào. Vì vậy $T = -\beta A$ được gọi là độ lợi vòng và đại lượng $F = 1 + \beta A = 1 - T$ được gọi là thừa số hồi tiếp.

Người ta thường dùng đại lượng

$$N(\text{dB}) = 20 \log \left| \frac{A_f}{A} \right| \quad \text{tức } N(\text{dB}) = 20 \log \left| \frac{1}{1 + \beta A} \right|$$

để biểu diễn ảnh hưởng của lượng hồi tiếp lên mạch khuếch đại. Nếu là hồi tiếp âm thì $N < 0$.

8.4 TÍNH CHẤT CĂN BẢN CỦA MẠCH KHUẾCH ĐẠI CÓ HỒI TIẾP ÂM:

Trong mạch khuếch đại hồi tiếp âm làm giảm độ lợi truyền nhưng lại có một số ưu điểm nổi bật nên được ứng dụng rộng rãi.

8.4.1 Giữ vững độ khuếch đại:

Thông số của BJT hay FET không phải là một hằng số mà chúng thay đổi rất nhiều theo nhiệt độ, ngay cả các thông số này cũng không giống nhau khi thay thế từ một mẫu này sang một mẫu khác. Do đó, khi nhiệt độ thay đổi hay khi thay thế linh kiện tác động độ lợi A của mạch sẽ thay đổi.

Khi có hồi tiếp:

$$A_f = \frac{A}{1 + \beta A}$$

Ta đi tìm sự thay đổi này khi A thay đổi.

$$\begin{aligned} \frac{dA_f}{A_f} &= \frac{dA}{A} - \frac{d(1 + \beta A)}{1 + \beta A} = \frac{dA + \beta A dA - \beta A \cdot dA}{A(1 + \beta A)} \\ \Rightarrow \frac{dA_f}{A_f} &= \frac{dA}{A} \cdot \frac{1}{1 + \beta A} \end{aligned} \quad (8.5)$$

Vậy khi mạch có hồi tiếp, khi độ lợi A của mạch không có hồi tiếp thay đổi thì độ lợi của toàn mạch (có hồi tiếp) thay đổi nhỏ hơn $(1 + \beta A)$ lần.

Trong trường hợp $|\beta A| \gg 1$ thì:

$$A_f = \frac{A}{1 + \beta A} \approx \frac{A}{\beta A} \approx \frac{1}{\beta} \quad (8.6)$$

Nghĩa là mạch khuếch đại sau khi thực hiện hồi tiếp âm độ lợi chỉ còn tùy thuộc vào hệ số hồi tiếp mà thôi. Thông thường hệ số hồi tiếp β có thể được xác định bởi các thành phần thụ động không liên hệ với transistor nên độ lợi của mạch sẽ được giữ vững.

8.4.2 Giảm sự biến dạng:

Biến dạng gồm có biến dạng tần số do sự khuếch đại không đồng đều ở các tần số và biến dạng phi tuyến do đặc tính không tuyến tính của BJT và FET làm phát sinh hài (harmonic signal) chồng lên tín hiệu được khuếch đại làm biến dạng tín hiệu ngõ ra. Như vậy ở ngõ ra ngoài thành phần tín hiệu vào được khuếch đại còn có một thành phần nhiễu xuất phát từ sự biến dạng của mạch, ta đặt là D.

Tín hiệu ngõ ra: $X_0 = AX_i + D$

Khi có hồi tiếp âm, nếu ta giữ X_i không đổi thì tín hiệu ra giảm vì độ lợi $A_f < A$. Nhưng vì sự biến dạng tỉ lệ với A_f nên cũng giảm theo.

Khi có hồi tiếp âm, mạch khuếch đại A vẫn cho thành phần biến dạng D nhưng ở ngõ ra của mạch toàn phần sự biến dạng bây giờ chỉ còn là D_f

$$\begin{aligned} D_f &= D - \beta A D_f \\ \Rightarrow D_f (1 + \beta A) &= D \\ \Rightarrow D_f &= \frac{D}{1 + \beta A} \end{aligned} \quad (8.7)$$

Vậy nhiễu cũng giảm đi $1 + \beta A$ lần khi có hồi tiếp âm.

8.4.3 Gia tăng dải tần hoạt động:

Độ lợi truyền của các mạch khuếch đại thường là một hàm số theo tần số (xem lại chương đáp tuyến tần số).

- Ở tần số cao ta có:

$$A = \frac{A_m}{1 + j \frac{f}{f_H}}$$

Trong đó A_m là độ lợi của mạch ở tần số giữa

f_H là tần số cắt cao

Nếu mạch có hồi tiếp âm thì độ lợi truyền bây giờ là A_f

$$A_f = \frac{A}{1 + \beta A} = \frac{\frac{A_m}{1 + j \frac{f}{f_H}}}{1 + \beta \frac{A_m}{1 + j \frac{f}{f_H}}} = \frac{A_m}{1 + \beta A_m + j \frac{f}{f_H}}$$

Hay

$$A_f = \frac{A_m}{(1 + \beta A_m) \left[1 + j \frac{f}{(1 + \beta A_m) f_H} \right]}$$

$$= \frac{A_m}{1 + \beta A_m} \cdot \frac{1}{1 + j \frac{f}{(1 + \beta A_m) f_H}}$$

Tần số tại đó độ lợi giảm đi 3dB ứng với:

$$\frac{f}{(1 + \beta A_m) f_H} = 1 \Rightarrow f_{HF} = f_H (1 + \beta A_m) \quad (8.8)$$

Như vậy khi thực hiện hồi tiếp âm, tần số cắt cao tăng thêm $(1 + \beta A_m)$ lần.
 Tương tự ở tần số thấp:

$$A = \frac{A_m}{1 - j \frac{f_L}{f}}$$

với f_L là tần số cắt thấp của mạch khuếch đại căn bản không có hồi tiếp.
 Dùng cách phân giải tương tự ta cũng tìm được:

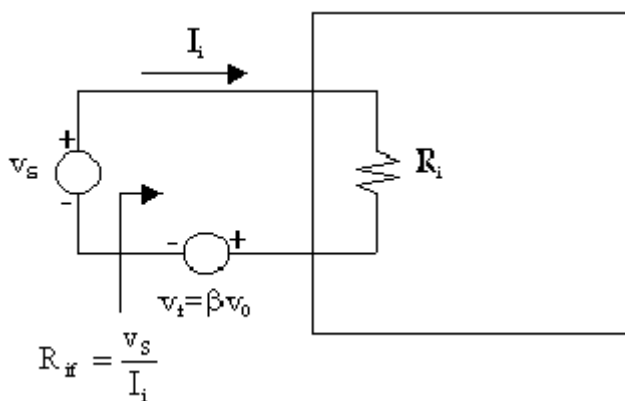
$$f_{Lf} = \frac{f_L}{1 + \beta A_m} \quad (8.9)$$

Đề ý là trong âm thanh $f_H \gg f_L$ nên độ rộng băng tần thường được xem như gần bằng f_H hay f_{HF} .

8.5 ĐIỆN TRỞ NGỒ VÀO:

Bây giờ ta xét ảnh hưởng của hồi tiếp âm lên tổng trở vào của mạch khuếch đại.

- Nếu tín hiệu hồi tiếp đưa về ngõ vào là điện thế và nối tiếp với điện thế ngõ vào (hình 8.11a và hình 8.11b) thì tổng trở vào sẽ tăng.



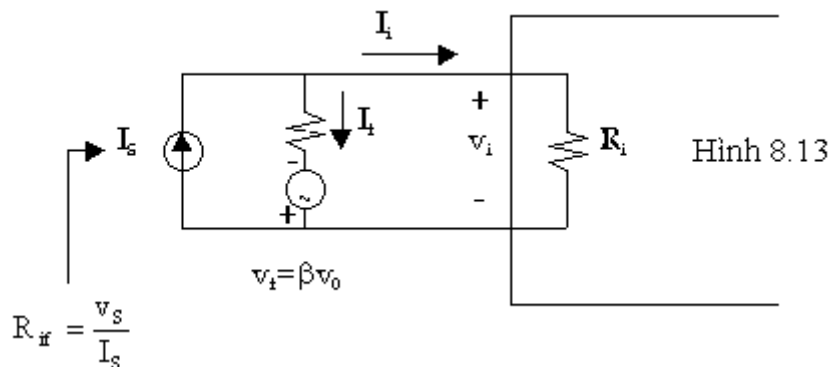
Hình 8.12

Vì điện thế hồi tiếp v_f ngược chiều với v_s nên dòng điện vào I_i nhỏ hơn khi mạch chưa có hồi

tiếp âm. Như vậy điện trở ngõ vào $R_{if} = \frac{v_s}{I_i}$ lớn hơn điện trở ngõ vào R_i khi chưa có hồi tiếp. Phần sau chúng ta sẽ thấy:

$$R_{if} = R_i(1 + \beta A) = R_i \cdot F \quad (8.10)$$

- Nếu tín hiệu hồi tiếp đưa về ngõ vào là dòng điện và mắc song song với tín hiệu dòng điện ngõ vào (hình 8.11c và 8.11d) thì tổng trở vào sẽ giảm.



Vì $I_i = I_s - I_f$ nên I_i (với một giá trị xác định của I_f) sẽ nhỏ hơn khi chưa có hồi tiếp âm.

Vậy $R_{if} = \frac{v_s}{I_s} = \frac{R_i \cdot I_i}{I_s}$ bị giảm.

Phần sau chúng ta sẽ thấy

$$R_{if} = \frac{R_i}{1 + \beta A} = \frac{R_i}{F} \quad (8.11)$$

Các đặc tính của 4 loại mạch hồi tiếp âm được tóm tắt ở bảng 8.2

Dạng mẫu	Loại hồi tiếp			
	Điện thế nối tiếp	Dòng điện nối tiếp	Dòng điện song song	Điện thế song song
R_{of}	Hình 8.11 a Giảm	Hình 8.11 b Tăng	Hình 8.11 c Tăng	Hình 8.11 d Giảm
R_{if}	Tăng	Tăng	Giảm	Giảm
Đặc tính	Khuếch đại điện thế	Khuếch đại điện dẫn truyền	Khuếch đại dòng điện	Khuếch đại điện trở truyền
Giữ vững	A_{vf}	G_{Mf}	A_{If}	R_{Mf}
Băng tần	Tăng	Tăng	Tăng	Tăng
Biến dạng	Giảm	Giảm	Giảm	Giảm

Bảng 8.2 Ảnh hưởng của hồi tiếp âm lên mạch khuếch đại

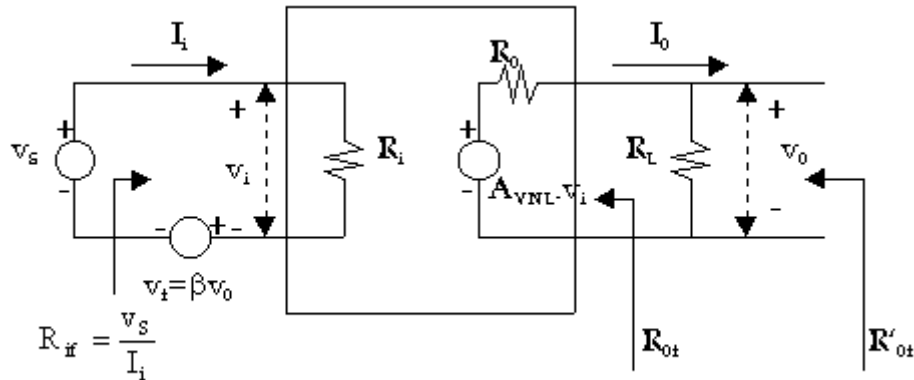
8.5.1 Mạch hồi tiếp điện thế nối tiếp:

Dạng mạch hình 8.11a được vẽ lại trong hình 8.14 với mạch khuếch đại được thay thế bằng mạch tương đương Thevenin. Trong mạch A_{VNL} diễn tả độ lợi điện thế của mạch hở (không tải) nhưng xem R_S như một thành phần của mạch khuếch đại.

Từ hình 8.14 ta thấy điện trở ngõ vào với hồi tiếp là $R_{if} = \frac{v_s}{I_i}$

Trong đó: $v_s = R_i I_i + v_f = R_i I_i + \beta v_o$

$$\text{Và } v_o = \frac{A_{VNL} \cdot v_i \cdot R_L}{R_o + R_L} \Rightarrow \frac{v_o}{v_i} = \frac{A_{VNL} \cdot R_L}{R_o + R_L}$$



Hình 8.14 Mạch khuếch đại hồi tiếp điện thế nối tiếp

$$\text{Ñiết } \frac{v_o}{v_i} = A_v = \frac{A_{VNL} \cdot R_L}{R_o + R_L}$$

$$\Rightarrow R_{if} = \frac{v_s}{I_i} = \frac{R_i \cdot I_i + \beta v_o}{I_i} = \frac{R_i I_i + \beta A_v \cdot R_i I_i}{I_i}$$

Vậy: $R_{if} = R_i(1 + \beta A_v) > R_i$

Trong đó: A_{VNL} độ lợi điện thế của mạch hở không hồi tiếp

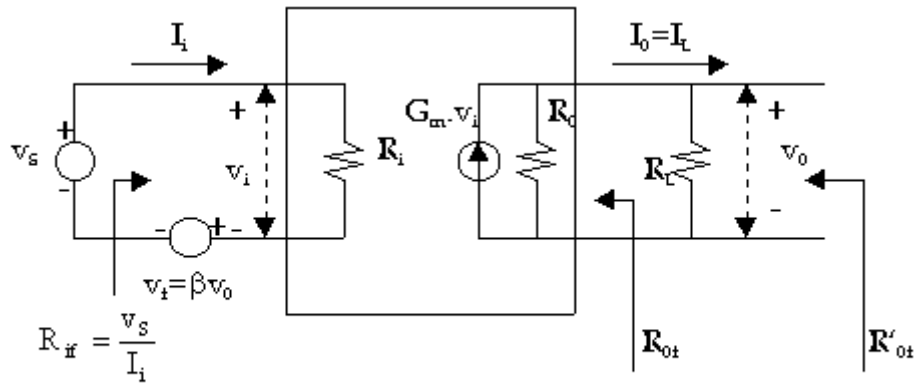
A_v độ lợi điện thế của mạch không có hồi tiếp và có R_L

Như vậy:

$$A_{VNL} = \lim_{R_L \rightarrow \infty} A_v \quad (8.14)$$

8.5.2 Mạch hồi tiếp dòng điện nối tiếp:

Dạng mạch mẫu hình 8.11b được vẽ lại trong hình 8.15



Hình 8.15 Mạch khuếch đại hồi tiếp dòng điện nối tiếp

Từ hình 8.15, ta có: $R_{if} = \frac{v_s}{I_i}$

Và $v_s = R_i I_i + v_f = R_i I_i + \beta I_o$

Và $I_o = \frac{G_m v_i R_o}{R_o + R_L}$

Đặt $G_M = \frac{I_o}{v_i} = \frac{G_m R_o}{R_o + R_L}$ (8.15)

Vậy $I_o = G_M v_i = G_M R_i I_i$

Nên $R_{if} = \frac{v_s}{I_i} = \frac{R_i I_i + \beta I_o}{I_i} = \frac{R_i I_i + \beta G_M R_i I_i}{I_i}$

Suy ra :

$$\boxed{R_{if} = R_i (1 + \beta G_M)} \quad (8.16)$$

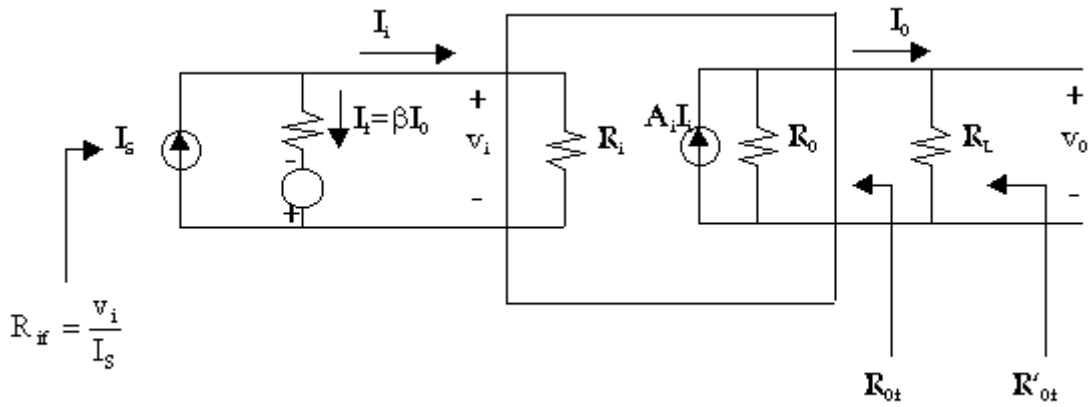
Và $G_m = \lim_{R_L \rightarrow 0} G_M$

Trong đó: G_m là điện dẫn truyền của mạch nối tắt ($R_L = 0$)

G_M là điện dẫn truyền của mạch không có hồi tiếp nhưng có tải.

8.5.3 Mạch hồi tiếp dòng điện song song:

Dạng mạch mẫu hình 8.11c được vẽ lại trong hình 8.16 với mạch khuếch đại được thay thế bằng mạch tương đương Norton. Trong mạch này A_i biểu thị dòng điện của mạch nối tắt ($R_L = 0$) với nội trở nguồn R_S được xem như một thành phần của mạch khuếch đại.



Hình 8.16 Mạch khuếch đại hồi tiếp dòng điện song song

Từ hình 8.16 ta có: $I_s = I_i + I_f = I_i + \beta I_o$

$$\text{Và } I_o = \frac{A_i I_i \cdot R_o}{R_o + R_L} = A_I \cdot I_i$$

Trong đó $A_I = \frac{I_o}{I_i} = \frac{A_i \cdot R_o}{R_o + R_L}$ (8.17)

Với A_I là độ lợi dòng điện khi không có hồi tiếp nhưng có tải R_L , như vậy:

$$I_s = I_i + \beta I_o = I_i + \beta A_I \cdot I_i = I_i (1 + \beta A_I)$$

với $R_{if} = \frac{v_i}{I_s}$ và $R_i = \frac{v_i}{I_i}$, ta tìm được:

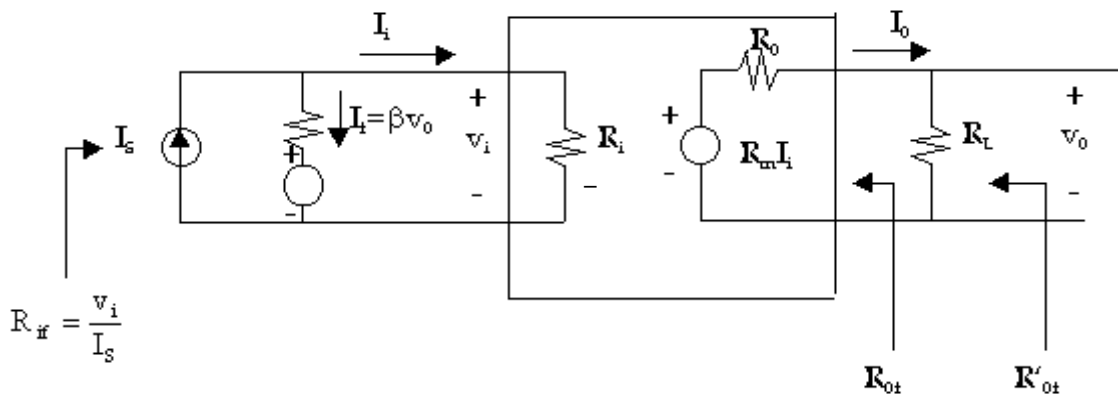
$$R_{if} = \frac{v_i}{(1 + \beta A_I) I_i}$$

$$R_{if} = \frac{R_i}{1 + \beta A_I} < R_i \tag{8.18}$$

và $A_i = \lim_{R_L \rightarrow 0} A_I$

8.5.4 Mạch hồi tiếp điện thế song song:

Dạng mạch mẫu hình 8.11d được vẽ lại trong hình 8.17



Hình 8.17 Mạch khuếch đại hồi tiếp điện thế song song

Từ mạch trên ta có:

$$I_s = I_i + I_f = I_i + \beta v_o$$

$$\text{và } v_o = \frac{R_m I_i R_L}{R_L + R_o} = R_M I_i$$

$$\text{Trong đó: } R_M = \frac{v_o}{I_i} = \frac{R_m \cdot R_L}{R_o + R_L} \quad (8.19)$$

$$\text{Và } R_{if} = \frac{v_i}{I_s} = \frac{R_i I_i}{I_i + \beta \left(\frac{R_m \cdot R_L \cdot I_i}{R_o + R_L} \right)} = \frac{R_i}{1 + \beta \frac{R_m \cdot R_L}{R_o + R_L}}$$

$$\text{Vậy: } R_{if} = \frac{R_i}{1 + \beta R_M} < R_i \quad (8.20)$$

Chú ý: R_m là điện trở truyền của mạch hở ($R_L = \infty$)

R_M là điện trở truyền của mạch không có hồi tiếp nhưng có tải R_L

$$\text{Do đó: } R_m = \lim_{R_M \rightarrow \infty} R_M$$

8.6 ĐIỆN TRỞ NGÕ RA:

Bây giờ ta xét ảnh hưởng của hồi tiếp âm lên điện trở ngõ ra của mạch khuếch đại.

- Nếu tín hiệu hồi tiếp âm lấy mẫu điện thế để đưa về ngõ vào thì điện trở ngõ ra của mạch sẽ giảm ($R_{of} \ll R_o$).

- Nếu tín hiệu hồi tiếp âm lấy mẫu dòng điện để đưa về ngõ vào thì điện trở ngõ ra của mạch sẽ tăng ($R_{of} \gg R_o$).

8.6.1 Mạch hồi tiếp điện thế nối tiếp:

Chúng ta đi tìm điện trở ngõ ra R_{of} của mạch có hồi tiếp nhưng chưa mắc tải R_L vào. Để tìm R_{of} , ta nối tắt nguồn ngõ vào ($v_s = 0, I_s = 0$) và để hở tải ($R_L = \infty$). Đưa một nguồn giả tưởng v vào 2 đầu của ngõ ra, tính dòng điện I chạy vào mạch tạo ra bởi v . Điện trở ngõ ra được định nghĩa:

$$R_{of} = \frac{v}{I}$$

Từ hình 8.14 ta tìm được (v_o được thay thế bằng v)

$$I = \frac{v - A_{VNL} \cdot v_i}{R_o} = \frac{v + \beta A_{VNL} \cdot v}{R_o}$$

$$\text{Bởi vì } v_s = 0 \Rightarrow v_i = v_f = -\beta v$$

Nên:

$$R_{of} = \frac{v}{I} = \frac{R_o}{1 + \beta A_{VNL}} \quad (8.21)$$

Chú ý là R_o chia cho thừa số hồi tiếp $1 + \beta A_{VNL}$ (chứ không phải A_V), trong đó A_{VNL} là độ lợi điện thế của mạch không có hồi tiếp và hở ($R_L = \infty$).

Khi đưa tải R_L vào mạch, điện trở ngõ ra của mạch hồi tiếp bây giờ là $R'_{of} = R_L // R_{of}$.

$$R'_{\alpha f} = \frac{R_{\alpha f} \cdot R_L}{R_{\alpha f} + R_L} = \frac{R_0 R_L}{1 + \beta A_{vNL}} \cdot \frac{1}{\left[\frac{R_0}{1 + \beta A_{vNL}} \right] + R_L}$$

$$= \frac{R_0 R_L}{R_0 + R_L + \beta A_{vNL} R_L} = \frac{R_0 R_L / (R_0 + R_L)}{1 + \frac{\beta A_{vNL} R_L}{R_0 + R_L}}$$

Vì $R'_0 = R_0 // R_L$ là điện trở ngõ ra khi không có hồi tiếp nhưng có R_L . Như vậy:

$$\boxed{R'_{\alpha f} = \frac{R'_0}{1 + \beta A_v}} \quad (8.22)$$

$$\text{Với } A_v = \frac{A_{vNL} R_L}{R_0 + R_L}$$

Chú ý là bây giờ R'_0 chia cho thừa số hồi tiếp $1 + \beta A_v$, trong đó A_v là độ lợi điện thế của mạch không có hồi tiếp nhưng có tải R_L .

8.6.2 Mạch hồi tiếp điện thế song song:

Xem lại hình 8.17. Ngắt nguồn ngõ vào ($I_S = 0$) và cho hở tải ($R_L = \infty$)

$$\text{Ta có: } R_{\alpha f} = \frac{v}{I} = \frac{v_0}{I}$$

$$\text{Với: } I = \frac{v - R_m I_i}{R_0}$$

$$\text{Vì } I_S = 0 \text{ nên } I_i = -I_f \text{ và } I_i = -\beta v_0 = -\beta v$$

Do đó:

$$I = \frac{v + \beta v R_m}{R_0}$$

Hay:

$$I = \frac{v + \beta v R_m}{R_0} = \frac{v(1 + \beta R_m)}{R_0}$$

$$R_{\alpha f} = \frac{v}{I} = \frac{R_0}{1 + \beta R_m} \quad (8.23)$$

R_m : Độ lợi điện trở truyền của mạch không hồi tiếp và không tải.
 Khi mắc tải R_L vào ta có:

$$R'_{of} = R_L // R_{of} = \frac{R_L R_{of}}{R_L + R_{of}}$$

$$R'_{of} = \frac{R_L \left(\frac{R_0}{1 + \beta R_m} \right)}{R_L + \frac{R_0}{1 + \beta R_m}} = \frac{R_0 R_L}{1 + \beta R_m} \cdot \frac{1}{\frac{R_0 + R_L + \beta R_m R_L}{1 + \beta R_m}}$$

$$= \frac{R_0 R_L / (R_0 + R_L)}{1 + \frac{\beta R_m R_L}{R_0 + R_L}}$$

Vì $R'_0 = R_0 // R_L$ là điện trở ngõ ra khi chưa có hồi tiếp nhưng có tải. Từ đó:

$$R'_0 = R_0 // R_L = \frac{R_0 R_L}{R_0 + R_L}$$

Và:

$$\boxed{R'_{of} = \frac{R'_0}{1 + \beta R_M}} \quad (8.24)$$

với $R_M = \frac{R_m R_L}{R_0 + R_L}$ là độ lợi điện trở truyền của mạch không có hồi tiếp nhưng có tải.

8.6.3 Mạch hồi tiếp dòng điện song song:

Xem hình 8.16 với $v_0 = v$

$$\text{Ta có: } I = \frac{v}{R_0} - A_i I_i$$

$$\text{Với } I_S = 0, I_i = -I_F = -\beta I_0 = \beta I$$

Vậy:

$$I = \frac{v}{R_0} - \beta A_i I \text{ hay } I(1 + \beta A_i) = \frac{v}{R_0}$$

$$\text{Do đó } R_{of} = \frac{v}{I} = R_0(1 + \beta A_i) \quad (8.25)$$

với A_i là độ lợi dòng điện của mạch nối tắt ($R_L = 0$). Khi mắc R_L vào:

$$R'_{\text{of}} = R_{\text{of}} // R_L = \frac{R_{\text{of}} R_L}{R_{\text{of}} + R_L} = \frac{R_0 (1 + \beta A_i) R_L}{R_0 (1 + \beta A_i) + R_L}$$

$$R'_{\text{of}} = \frac{R_0 R_L}{R_0 + R_L} \cdot \frac{1 + \beta A_i}{1 + \beta A_i R_0 / (R_0 + R_L)}$$

Với $R'_o = R_0 // R_L$ ta tìm được:

$$\boxed{R'_{\text{of}} = R'_o \cdot \frac{1 + \beta A_i}{1 + \beta A_i R_0 / (R_0 + R_L)}} \quad (8.26)$$

Trong đó $A_i = \frac{A_i R_0}{R_0 + R_L}$ là độ lợi dòng điện của mạch khuếch đại không hồi tiếp nhưng có tải.

8.6.4 Mạch hồi tiếp dòng điện nối tiếp:

Xem hình 8.15 với $v_S = 0$, $R_L = \infty$.

Dùng cách tính tương tự như các phần trên ta tìm được:

$$\boxed{R_{\text{of}} = R_0 (1 + \beta G_m)} \quad (8.27)$$

và

$$\boxed{R'_{\text{of}} = R'_o \frac{1 + \beta G_m}{1 + \beta G_M}} \quad (8.28)$$

Đặc tính và thông số của mạch khuếch đại hồi tiếp được tóm tắt trong bảng 8.3. Chú ý G_m là điện dẫn truyền của mạch không có hồi tiếp nối tắt ($R_L=0$) còn G_M là khi có tải.

Dạng mạch Đặc tính	Điện thế nối tiếp	Dòng điện nối tiếp	Dòng điện song song	Điện thế song song
Tín hiệu hồi tiếp X_f	Điện thế	Điện thế	Dòng điện	Dòng điện
Tín hiệu được lấy mẫu	Điện thế	Dòng điện	Dòng điện	Điện thế
Mạch vào: Đặt	$v_0=0$	$I_0=0$	$I_0=0$	$v_0=0$
Mạch ngõ ra: Đặt	$I_1=0$	$I_1=0$	$v_1=0$	$v_1=0$
Nguồn tín hiệu	Thevenin	Thevenin	Norton	Norton
$\beta = X_f / X_0$	v_f / v_0	v_f / I_0	I_f / I_0	I_f / v_0
$A = X_0 / X_i$	$A_v = v_0 / v_i$	$G_M = I_0 / v_i$	$A_I = I_0 / I_i$	$R_M = v_0 / I_i$
$F = 1 + \beta A$	$1 + \beta A_v$	$1 + \beta G_M$	$1 + \beta A_I$	$1 + \beta R_M$
A_f	A_v / F	G_M / F	A_I / F	R_M / F
R_{if}	$R_i F$	$R_i F$	R_i / F	R_i / F
R_{of}	R_0	$R_0 (1 + \beta G_m)$	$R_0 (1 + \beta A_i)$	R_0
$R'_{of} = R_{of} // R_L$	$\frac{R_0}{1 + \beta A_{vNL}}$			$\frac{R_0}{1 + \beta R_m}$
	$\frac{R'_0}{F}$	$R'_0 \frac{1 + \beta G_m}{F}$	$R'_0 \frac{(1 + \beta A_i)}{F}$	$\frac{R'_0}{F}$

Bảng 8.3 Phân tích mạch khuếch đại hồi tiếp

8.7 PHƯƠNG PHÁP PHÂN TÍCH MỘT MẠCH KHUẾCH ĐẠI CÓ HỒI TIẾP:

Bước đầu tiên trong việc phân giải là nhận dạng loại mạch hồi tiếp. Mạch vòng ngõ vào (input loop) được xác định là nơi đưa tín hiệu điện thế vào v_S : giữa cực nền-phát ở BJT, cực công-nguồn ở FET, 2 ngõ vào ở mạch khuếch đại visai... Việc trộn hoặc so sánh được nhận dạng là hồi tiếp nếu trong mạch vào có một bộ phận mạch γ mắc nối tiếp với v_S và nếu γ được nối với ngõ ra. Trong trường hợp này điện thế ngang qua γ là tín hiệu hồi tiếp $X_f = v_f$ (hình 8.11a và hình 8.11b).

Nếu điều kiện trộn nối tiếp không thỏa, chúng ta phải thử dạng trộn song song. Nút ngõ vào (input node) được xác định như là: Cực nền B của BJT đầu tiên, cực công G của FET đầu tiên, ngõ vào đảo của mạch khuếch đại visai hay op-amp. Trong trường hợp này nguồn tín hiệu Norton được dùng trong đó tín hiệu dòng điện I_S đi vào nút vào. Việc trộn được nhận dạng là song song nếu có thành phần nối giữa nút vào và mạch ngõ ra. Dòng điện trong thành phần nối này là tín hiệu hồi tiếp $X_f = I_f$ (hình 8.11c và 8.11d).

Tóm lại, vì $X_i = X_S - X_f$, nên việc trộn là nối tiếp nếu hiệu tín hiệu đưa vào mạch vòng ngõ vào là điện thế và là trộn song song nếu hiệu tín hiệu đưa vào nút ngõ vào là dòng điện.

Đại lượng ở ngõ ra được lấy mẫu có thể là điện thế hay dòng điện. Nút ngõ ra mà ở đó điện thế ngõ ra v_0 lấy ra phải được xác định rõ trong mỗi trường hợp ứng dụng. Điện thế v_0 thường được lấy ở hai đầu tải R_L và I_0 là dòng điện chạy qua R_L . Ta có thể thử loại lấy mẫu theo 2 bước:

1. Đặt $v_0 = 0$ (tức $R_L = 0$). Nếu X_f thành 0, tín hiệu lấy mẫu là điện thế.
2. Đặt $I_0 = 0$ (tức $R_L = \infty$). Nếu X_f thành 0, tín hiệu lấy mẫu là dòng điện.

Mạch khuếch đại không có hồi tiếp:

Ta phân mạch khuếch đại có hồi tiếp ra làm 2 thành phần: Mạch khuếch đại căn bản A và hệ thống hồi tiếp β . Khi xác định được A và β ta tính được các đặc tính quan trọng của mạch khuếch đại có hồi tiếp. Mạch khuếch đại căn bản không có hồi tiếp (nhưng hệ thống β phải được đưa vào) được xác định bằng cách áp dụng các nguyên tắc sau đây:

- Tìm mạch ngõ vào:

1. Đặt $v_0 = 0$ khi lấy mẫu điện thế (nút ngõ ra nối tắt).
2. Đặt $I_0 = 0$ khi lấy mẫu dòng điện (mạch vòng ngõ ra hở).

- Tìm mạch ngõ ra:

1. Đặt $v_i = 0$ khi mạch trộn song song (nút ngõ vào nối tắt- không có dòng điện hồi tiếp đi vào ngõ vào).
2. Đặt $I_i = 0$ khi mạch trộn nối tiếp (mạch vòng ngõ vào hở- không có điện thế hồi tiếp đưa vào ngõ vào).

Các bước phân giải:

Tìm A_f , R_{if} , R_{of} theo các bước sau đây:

1. Nhận dạng loại hồi tiếp. Bước này để xác định X_f và X_0 là điện thế hay dòng điện.
2. Về mạch khuếch đại căn bản không có hồi tiếp theo nguyên tắc phân trên.
3. Dùng nguồn tương đương Thevenin nếu X_f là điện thế và dùng nguồn Norton nếu X_f là dòng điện.
4. Thay thành phần tác động bằng mạch tương đương hợp lý (thí dụ thông số h khi ở tần số thấp hay thông số lai (cho tần số cao).
5. Xác định X_f và X_0 , từ đó tính được $\beta = \frac{X_f}{X_0}$
6. Xác định A bằng định luật Kirchhoff cho mạch tương đương.
7. Từ A, β , tìm được F, A_f , R_{if} , R_{of} , R'_{of} .

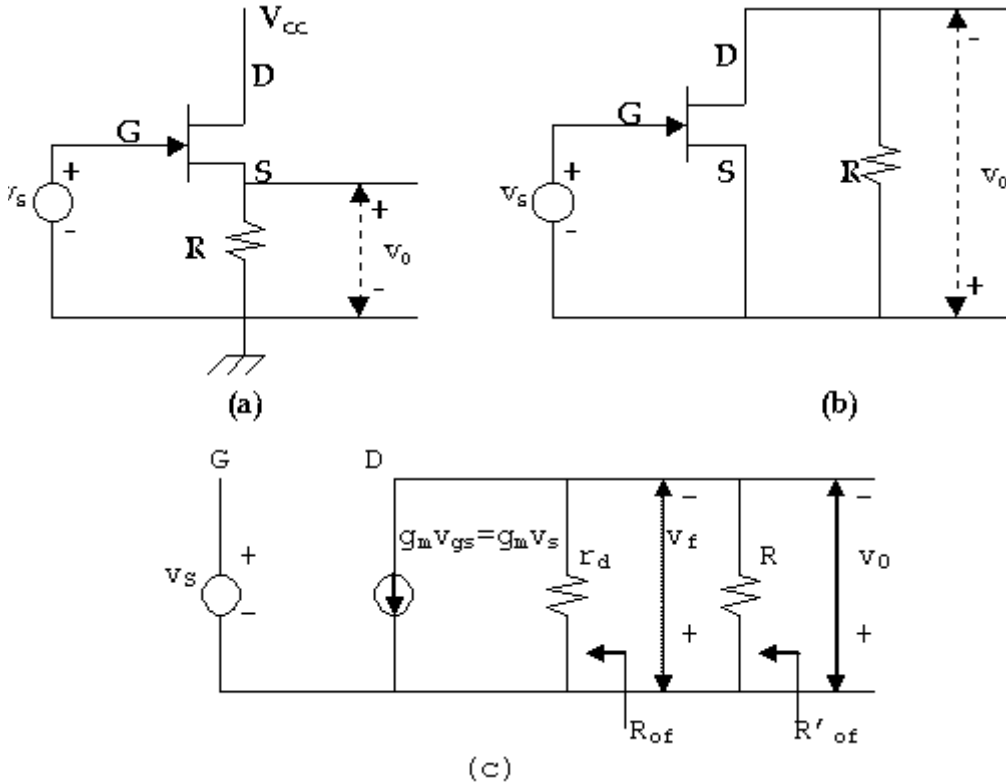
8.8 MẠCH HỒI TIẾP ĐIỆN THẾ NỐI TIẾP: (voltage- series feedback)

Hai thí dụ về mạch hồi tiếp điện thế nối tiếp quen thuộc được khảo sát mẫu là mạch khuếch đại dùng FET với cực thoát chung (source follower) và mạch cực thu chung dùng BJT (Emitter follower).

Một mạch hồi tiếp điện thế nối tiếp 2 tầng dùng BJT được đưa vào ở mục 8.9.

8.8.1 Mạch source-follower:

Mạch được cho ở hình 8.18a. Điện trở tải là $R_L = R$. Vì mạch vòng ngõ vào chứa thành phần R được nối với ngõ ra (v_o ngang qua R) nên đây là trường hợp của mạch trộn nối tiếp. Tín hiệu hồi tiếp X_f là điện thế v_f ngang qua R. Kiểu lấy mẫu tìm được bằng cách cho $v_o = 0$ và khi đó $v_f = 0$ nên là kiểu lấy mẫu điện thế. Vì vậy đây là mạch hồi tiếp điện thế nối tiếp.



Hình 8.18 (a) Mạch Source follower

(b) Khuếch đại căn bản không hồi tiếp

(c) Mạch tương đương tín hiệu nhỏ tần số thấp

Để vẽ mạch khuếch đại căn bản ta theo 2 bước:

- Tìm mạch vòng ngõ vào bằng cách cho $v_o = 0$, khi đó v_s được đưa thẳng giữa G và S.

- Tìm mạch ngõ ra bằng cách cho $I_i = 0$ (ngõ vào hở). Khi đó R chỉ xuất hiện trong mạch vòng ngõ ra.

Ta vẽ được mạch hình 8.18b.

Khi thay FET bằng mạch tương đương tín hiệu nhỏ ở tần số thấp ta được mạch hình 8.18c

$$\text{Vì } v_f = v_0 \text{ nên } \beta = \frac{v_f}{v_0} = 1 \text{ và } v_i = v_S$$

$$\text{Từ đó: } A_v = \frac{v_0}{v_i} = \frac{g_m v_S r_d R}{(r_d + R)v_S} = \frac{g_m r_d R}{r_d + R}$$

$$\text{Đặt } \mu = g_m r_d \\ \text{Suy ra: } A_v = \frac{v_0}{v_i} = \frac{\mu R}{r_d + R} \quad (8.29)$$

Và

$$F = 1 + \beta A_v = 1 + \frac{\mu R}{r_d + R} \quad (\text{vì } \beta=1) \\ = \frac{r_d + (1+\mu)R}{r_d + R}$$

Như vậy:

$$A_{vf} = \frac{A_v}{F} = \frac{\mu R}{r_d + (1+\mu)R} \quad (8.30)$$

Vì điện trở ngõ vào của FET rất lớn: $R_i = \infty$ nên $R_{if} = R_i \cdot F = \infty$
 Để xác định điện trở ngõ ra, ta chú ý $R = R_L$

$$R_{of} = \frac{R_0}{1 + \beta A_{vNL}} = \frac{r_d}{1 + \mu} \quad (8.31)$$

Bởi vì $R_0 = r_d$, $\beta = 1$, $A_{vNL} = \lim_{R_L \rightarrow \infty} A_v = \mu$

$$\text{Và: } R'_{of} = \frac{R'_0}{F} = \frac{R \cdot r_d}{R + r_d} \cdot \frac{r_d + R}{r_d + (1+\mu)R} = \frac{R \cdot r_d}{r_d + (1+\mu)R} \quad (8.32)$$

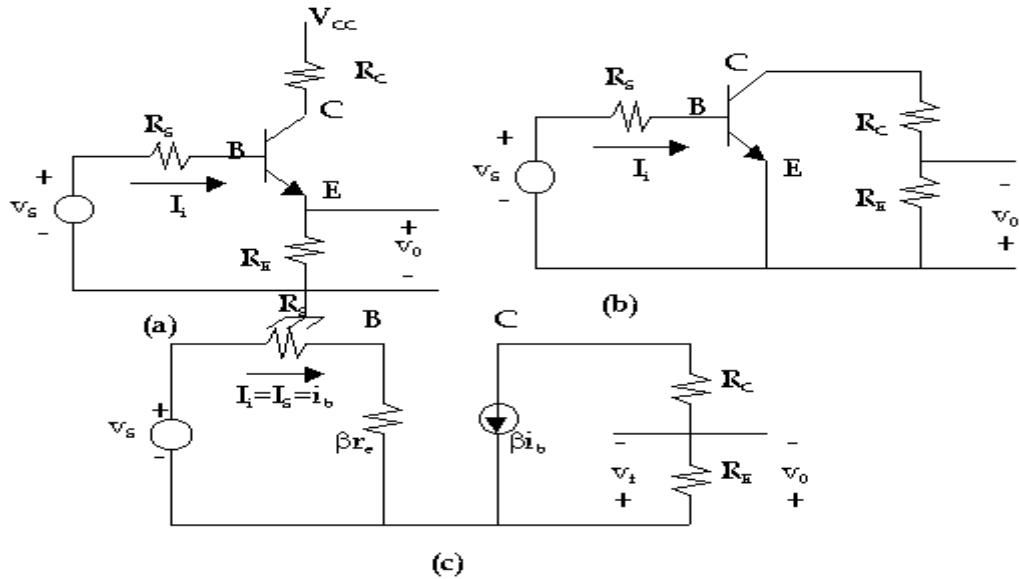
Chú ý là trong đó: $R'_0 = R_0 // R_L$

$$R_{of} = \lim_{R \rightarrow \infty} R'_{of} = \frac{r_d}{1 + \mu}$$

8.8.2 Mạch Emitter follower:

Mạch được cho ở hình 8.19a. Tín hiệu hồi tiếp là điện thế v_f ngang qua R_E và tín hiệu lấy mẫu là v_0 ngang qua R_E . Như vậy đây là trường hợp của mạch hồi tiếp điện thế nối tiếp.

Để vẽ mạch khuếch đại căn bản không hồi tiếp ta tìm mạch ngõ vào bằng cách cho $v_0 = 0$. Vậy v_S nối tiếp R_S xuất hiện giữa B và E. Để tìm mạch ngõ ra ta cho $I_i = 0$ (mạch vòng ngõ vào hở) vậy R_E chỉ xuất hiện ở mạch vòng ngõ ra. Ta vẽ được mạch hình 8.19b. Thay BJT bằng mạch tương đương tín hiệu nhỏ ta được mạch hình 8.19c.



Hình 8.19: (a) Mạch Emitter follower

(b) Mạch khuếch đại căn bản không hồi tiếp

(c) Mạch tương đương tín hiệu nhỏ tần số thấp

Ta có: $v_o = v_f \Rightarrow \beta' = \frac{v_f}{v_o} = 1$

Vì R_S được xem là một thành phần của mạch khuếch đại, $v_i = v_S$ và:

$$A_v = \frac{v_o}{v_i} = \frac{v_o}{v_s} = \frac{\beta i_b \cdot R_E}{v_s} = \frac{\beta R_E}{R_S + \beta r_e} \quad (8.33)$$

$$F = 1 + \beta' A_v = 1 + \frac{\beta R_E}{R_S + \beta r_e} = \frac{R_S + \beta r_e + \beta R_E}{R_S + \beta r_e}$$

$$\Rightarrow A_{vf} = \frac{A_v}{F} = \frac{R_E}{(r_e + R_E) + \frac{R_S}{\beta}} \neq 1 \quad (8.34)$$

Điện trở ngõ vào của mạch không có hồi tiếp là:

$$R_i = R_S + \beta r_e$$

$$\Rightarrow R_{if} = R_i \cdot F = (R_S + \beta r_e) \cdot \frac{R_S + \beta(r_e + R_E)}{R_S + \beta r_e}$$

$$R_{if} = R_S + \beta(r_e + R_E) \quad (8.35)$$

vì R_E được xem như tải R_L nên

$$R_{of} = \frac{R_o}{1 + \beta' A_{vNL}} = \frac{\infty}{\infty}$$

Trong đó $R_o \rightarrow \infty$ (nhìn vào nguồn dòng điện)

Và

$$A_{VNL} = \lim_{R_L \rightarrow \infty} A_V = \infty$$

nên $R'_0 = R_E$

Nên

$$R'_{of} = \frac{R'_0}{F} = \frac{R_E \cdot (R_S + \beta r_e)}{R_S + \beta(r_e + R_E)} \quad (8.36)$$

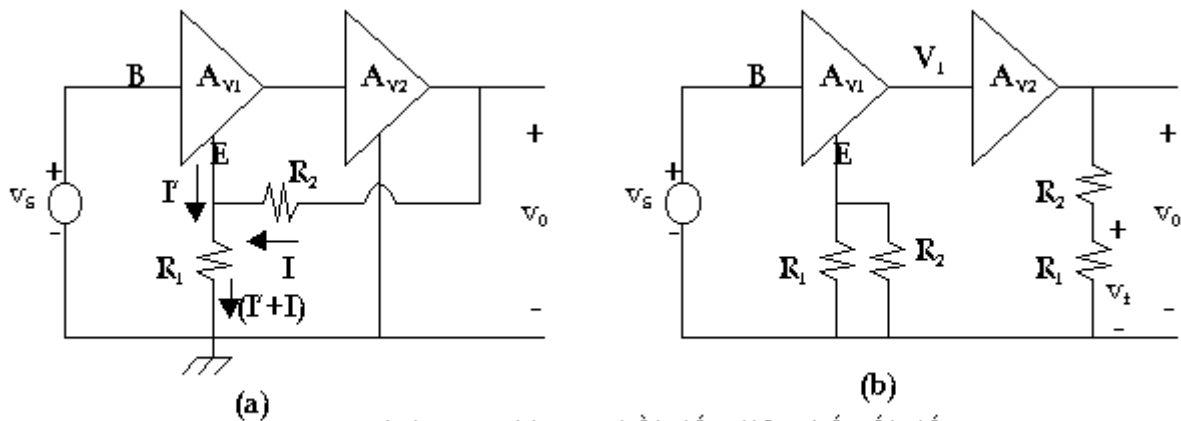
Và

$$R_{of} = \lim_{R_E \rightarrow \infty} R'_{of} = \frac{R_S + \beta r_e}{\beta} = r_e + \frac{R_S}{\beta} \quad (8.37)$$

8.9 CẶP HỒI TIẾP ĐIỆN THẾ NỐI TIẾP:

Hình 8.20 diễn tả một mạch khuếch đại 2 tầng mắc nối tiếp có độ lợi lần lượt là A_{V1} , A_{V2} . tín hiệu hồi tiếp được lấy từ ngõ ra của tầng thứ 2 qua hệ thống R_1 , R_2 đưa ngược lại tín hiệu ngõ vào v_S .

Với cách phân tích tương tự như đoạn trước, ta dễ dàng thấy rằng đây là trường hợp của mạch hồi tiếp điện thế nối tiếp. Đặc tính chủ yếu như đã thấy là tổng trở vào tăng, tổng trở ra giảm và độ lợi điện thế ổn định.



Hình 8.20 (a) Cặp hồi tiếp điện thế nối tiếp
(b) Mạch tương đương không hồi tiếp

Mạch vào của mạch cần phân được tìm bằng cách cho $v_0 = 0$, vậy R_2 hiện ra song song với R_1 . Ngõ ra được tìm bằng cách cho $I_i = 0$ ($I' = 0$) vậy ngõ ra R_1 nối tiếp với R_2 . Điện thế hồi tiếp v_f ngang qua R_1 tỉ lệ với điện thế được lấy mẫu v_0 nên:

$$\beta = \frac{v_f}{v_0} = \frac{R_1}{R_1 + R_2} \quad (8.38)$$

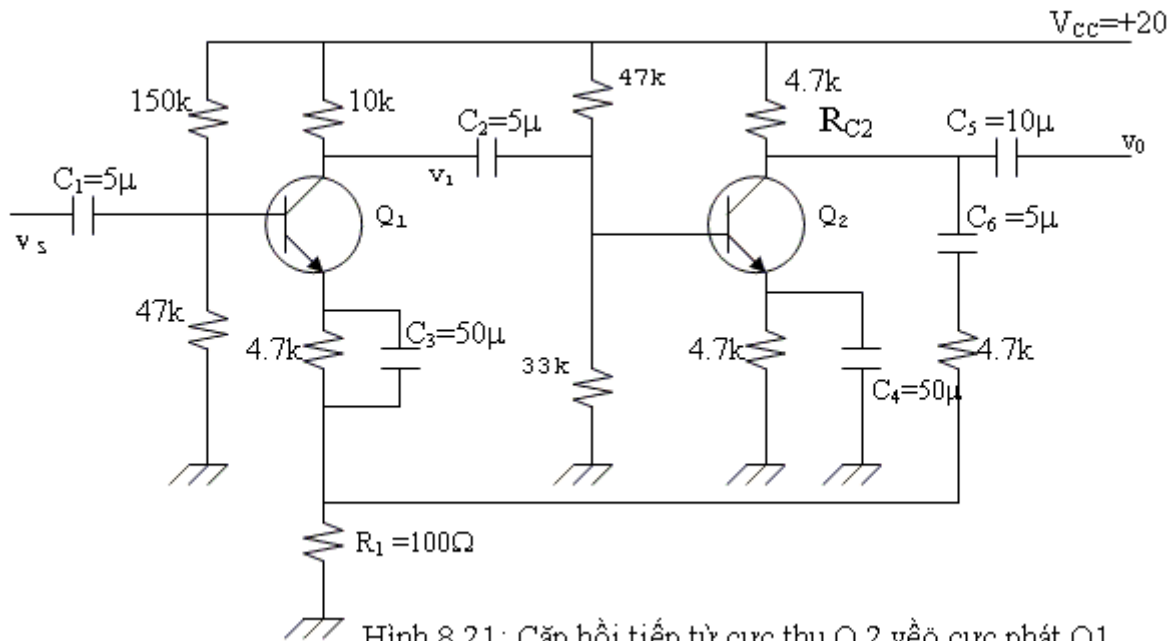
Ta xem mạch cụ thể như hình 8.21

Trong đó: $R_S = 0$, $\beta = 50$

Ta thử xác định A_{Vf} , R_{of} , R_{if}

Đầu tiên ta tính độ lợi toàn mạch khi chưa có hồi tiếp

$$A_V = A_{V1} \cdot A_{V2}$$



Hình 8.21: Cặp hồi tiếp từ cực thu Q 2 về cực phát Q1

Dùng cách tính phân cực như các chương trước ta sẽ tìm được:

$$r_{e1} \# 35\Omega \quad r_{e2} \# 17\Omega$$

$$\beta r_{e1} = 1.75 \text{ k} \quad \beta r_{e2} = 850\Omega$$

Tải R'_{L1} là: $R'_{L1} = 10\text{k} // 47\text{k} // 33\text{k} // 850\Omega \approx 813\Omega$

Từ hình 8.20b ta thấy rằng tải R'_{L2} của Q2 là $R_{c2} // (R_1 + R_2)$

$$R'_{L2} = 4.7\text{k} // 4.8\text{k} = 2.37\text{k}$$

Cũng từ hình 8.20b, ta thấy tổng trở cực phát của Q1 là R_E với:

$$R_E = R_1 // R_2 = 98\Omega$$

$$\text{Độ lợi điện thế } A_{V1} = \frac{v_1}{v_s} = \frac{v_1}{v_i} = \frac{-R'_{L1}}{r_{e1} + R_E} = -6.11$$

Độ lợi điện thế A_{V2} của Q2 là:

$$A_{V2} = \frac{v_0}{v_1} = -\frac{R'_{L2}}{r_{e2}} = -135.3$$

$$\Rightarrow A_V = A_{V1} \cdot A_{V2} = 811.8$$

$$\text{Hệ số hồi tiếp } \beta' = \frac{R_1}{R_1 + R_2} = \frac{1}{48}$$

$$V\grave{a} \beta' \cdot A_V = 17$$

$$F = 1 + \beta' \cdot A_V = 18$$

$$A_{VF} = \frac{A_V}{F} = 45.1$$

Nếu A_V rất lớn ($A_V \rightarrow \infty$) ta thấy $A_{VF} = \frac{A_V}{1 + \beta' A_V} = \frac{1}{\beta'} = 48$ xấp xỉ A_{VF}

Điện trở ngõ vào của mạch không hồi tiếp:

$$R_i = \beta r_{e1} + (1 + \beta) R_E = 1.75\text{k} + (51)(0.098\text{k}) = 6.75\text{k}$$

Khi có hồi tiếp:

$$R_{if} = R_i \cdot F = 121.5k$$

Điện trở ngõ ra khi chưa có hồi tiếp:

$$R'_0 = R'_{L2} = 2.37k$$

Điện trở ngõ ra khi có hồi tiếp:

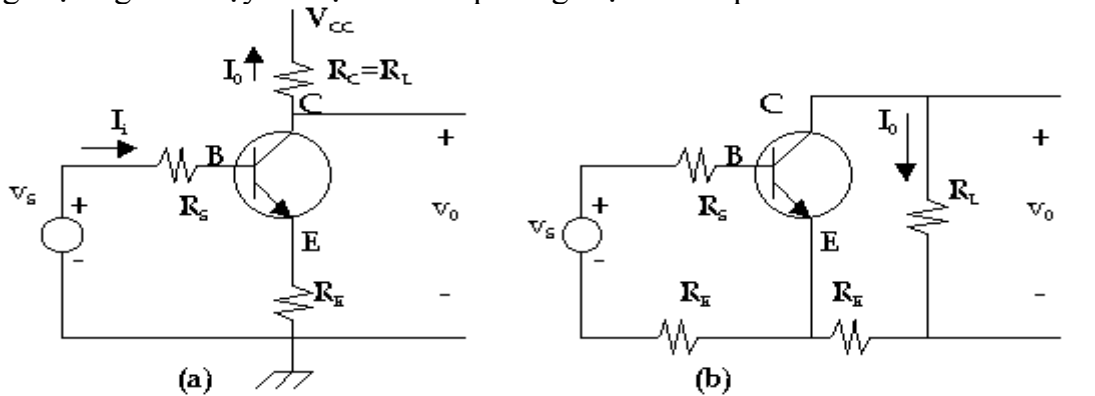
$$R'_{of} = \frac{R'_0}{F} = 131.6\Omega$$

8.10 MẠCH HỒI TIẾP DÒNG ĐIỆN NỐI TIẾP

Ta xem mạch có hồi tiếp ở hình 8.22.

Từ các lý luận của mạch Emitter follower ta thấy rõ là tín hiệu hồi tiếp $X_f = v_f$ là điện thế ngang qua điện trở R_E và là cách trộn nối tiếp.

Để thử loại lấy mẫu ta cho $v_0 = 0$ ($R_L = 0$). Việc làm này không tạo cho điện thế v_f ngang qua R_E trở thành 0v. Như vậy mạch này không lấy mẫu điện thế. Bây giờ nếu cho $I_0 = 0$ ($R_L = \infty$) nghĩa là dòng cực thu bằng 0 nên v_f ngang qua R_E cũng bằng 0. Vậy mạch lấy mẫu dòng điện ngõ ra. Vậy là mạch hồi tiếp dòng điện nối tiếp.

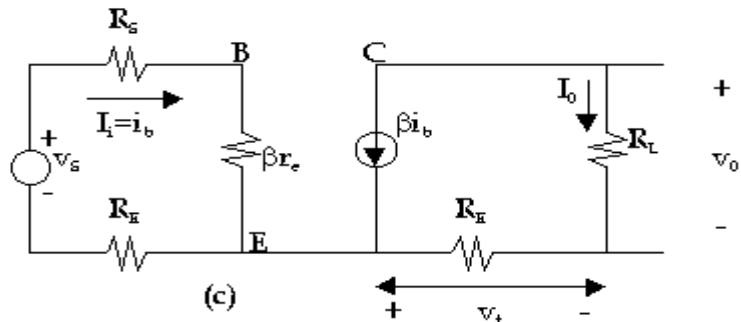


Hình 8.22

(a) Mạch hồi tiếp dòng điện nối tiếp

(b) Mạch căn bản không hồi tiếp

(c) Mạch tương đương.



Chú ý là mặc dù dòng điện I_0 tỉ lệ với v_0 nhưng không thể kết luận là mạch hồi tiếp điện thế nối tiếp vì nếu điện thế lấy mẫu là v_0 thì:

$$\beta' = \frac{v_f}{v_0} = \frac{-I_0 R_E}{I_0 R_L} = -\frac{R_E}{R_L}$$

và β' bây giờ là một hàm số của tải R_L .

Mạch ngõ vào của mạch khuếch đại không hồi tiếp tìm được bằng cách cho I_0 bằng 0, R_E xuất hiện ở mạch vào. Để tìm mạch ngõ ra ta cho $I_i = 0$ và R_E cũng hiện diện ở mạch ngõ ra. Mạch được vẽ lại như hình 8.22b và mạch tương đương theo thông số r_e như hình 8.22c.

Vì điện thế hồi tiếp tỉ lệ với I_0 là dòng điện được lấy mẫu nên v_f xuất hiện ngang qua R_E trong mạch điện ngõ ra (và không phải ngang qua R_E trong mạch ngõ vào).

$$\text{Vậy: } \beta' = \frac{v_f}{I_0} = -\frac{R_E}{I_0} = -R_E$$

Vì $v_i = v_S$ nên:

$$G_M = \frac{I_0}{v_i} = -\frac{\beta i_b}{v_s} = -\frac{\beta}{R_S + \beta r_e + R_E} \quad (8.39)$$

$$\begin{aligned} F &= 1 + \beta' G_M = 1 + \frac{\beta R_E}{R_S + \beta r_e + R_E} \\ &= \frac{R_S + \beta r_e + R_E (1 + \beta)}{R_S + \beta r_e + R_E} \end{aligned} \quad (8.40)$$

$$\text{Và } G_{Mf} = \frac{G_M}{F} = \frac{-\beta}{R_S + \beta r_e + (1 + \beta)R_E} \quad (8.41)$$

Nếu $(1 + \beta)R_E \gg R_S + \beta r_e$ thì:

$$G_{Mf} = \frac{-1}{R_E} = \frac{1}{\beta'} \quad (8.42)$$

Nếu R_E là một điện trở cố định, độ lợi điện dẫn truyền của mạch hồi tiếp rất ổn định. Dòng qua tải được cho bởi:

$$I_0 = G_{Mf} \cdot v_S = \frac{-\beta v_S}{R_S + \beta r_e + (1 + \beta)R_E} \equiv \frac{v_S}{R_E}$$

Dòng qua tải như vậy tỉ lệ trực tiếp với điện thế ngõ vào và dòng này chỉ tùy thuộc R_E . Một ứng dụng là dùng mạch này làm mạch điều khiển làm lệch chùm tia điện tử trong dao động nghiệm.

Độ lợi điện thế cho bởi:

$$\begin{aligned} A_{vM} &= \frac{I_0 R_L}{v_S} = G_M \cdot R_L = \frac{-\beta R_L}{R_S + \beta r_e + (1 + \beta)R_E} \\ A_{vf} &\# - \frac{R_L}{R_E} \end{aligned} \quad (8.43)$$

Từ hình 8.22c ta thấy

$$R_i = R_S + \beta r_e + R_E$$

$$\text{Vậy } R_{if} = R_i \cdot F = R_S + \beta r_e + (1 + \beta)R_E$$

$$\# R_S + \beta(r_e + R_E) \quad (8.44)$$

$$\text{vì } R_0 \# \infty \text{ nên } R_{of} = R_0(1 + \beta' G_M) = \infty$$

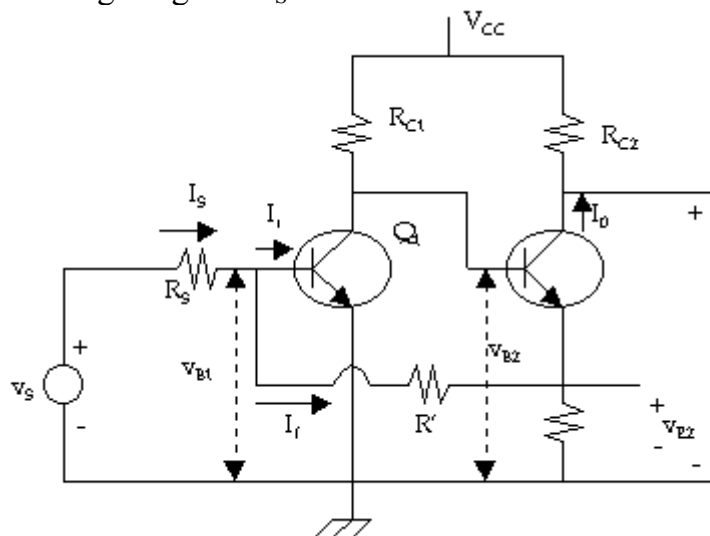
$$\text{vì vậy: } R'_{of} = R_L // R_{of} = R_L \quad (8.45)$$

8.11 MẠCH KHUẾCH ĐẠI HỒI TIẾP DÒNG ĐIỆN SONG SONG:

Hình 8.23 là một mạch dùng 2 transistor liên lạc trực tiếp dùng hồi tiếp từ cực phát của Q_2 về cực nền của Q_1 qua điện trở R' . Từ các lý luận ở đoạn 8.7 ta thấy mạch trộn song

song được dùng và tín hiệu hồi tiếp X_f là dòng điện I_f chạy qua R' được nối từ nút vào đến mạch ngõ ra.

Đầu tiên ta đổi nguồn tín hiệu v_s thành nguồn Norton gồm có nguồn dòng điện $I_s = \frac{v_s}{R_s}$ chạy vào nút vào song song với R_s .

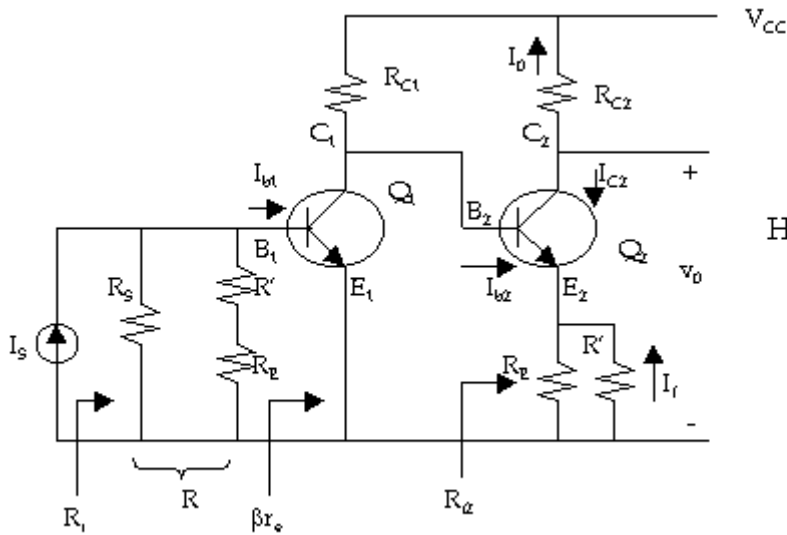


Hình 8.23: Mạch hồi tiếp dòng điện song song

Để xác định loại lấy mẫu, ta cho $v_0 = 0$ ($R_{C2} = 0$), điều này không làm giảm I_0 và không làm cho dòng qua R_E của Q_2 xuống 0 và dòng I_f không giảm xuống 0 vậy mạch này không phải lấy mẫu điện thế. Bây giờ nếu cho $I_0 = 0$ ($R_C = \infty$), dòng I_f sẽ bằng 0 vậy mạch lấy mẫu dòng điện. Như vậy mạch hình 8.23 là một mạch hồi tiếp dòng điện song song. Bây giờ ta sẽ chứng minh rằng hồi tiếp âm. Điện thế v_{B2} rất lớn đối với v_i do Q_1 khuếch đại. Cũng vậy, v_{B2} lệch pha 180° so với pha của v_i . Vì tác động Emitter follower, v_{E2} thay đổi rất ít so với v_{B2} và 2 điện thế này cùng pha. Vậy v_{B2} có biên độ lớn hơn v_i (là v_{B1}) và có pha lệch 180° so với pha của v_i . Nếu tín hiệu vào tăng làm cho I_s tăng và I_f cũng tăng và $I_i = I_s - I_f$ sẽ nhỏ hơn trong trường hợp không có hồi tiếp. Tác động này là một đặc tính của mạch hồi tiếp âm.

Mạch khuếch đại không có hồi tiếp:

Mạch vào của mạch không hồi tiếp tìm được bằng cách cho $I_0 = 0$. Vì dòng I_{B2} không đáng kể nên cực phát của Q_2 xem như hở ($I_{E2} \approx 0$). Kết quả là R' mắc nối tiếp với R_E ở cực nền của Q_1 . Mạch ngõ ra tìm được bằng cách nối tắt nút ngõ vào (cực nền của Q_1). Vậy R' được xem như mắc song song với R_E tại cực phát của Q_2 . Vì tín hiệu hồi tiếp là dòng điện, mạch nguồn được vẽ lại bằng nguồn tương đương Norton với $I_s = v_s / R_s$. Mạch tương đương cuối cùng như sau:



Hình 8.24: Mạch khuếch đại không hồi tiếp

Tín hiệu hồi tiếp là dòng điện I_f chạy qua điện trở R' nằm trong mạch ngõ ra. Từ hình 8.24 ta có:

$$I_{b2} < I_{C2} = |I_0|$$

$$\beta = \frac{I_f}{I_0} = \frac{R_E}{R' + R_E} \quad (8.46)$$

Từ bảng 8.3 ta thấy điện trở ngõ vào giảm, điện trở ngõ ra tăng và độ lợi dòng điện A_{if} ổn định.

Ta có: $A_{if} = \frac{I_0}{I_s} \approx \frac{1}{\beta} = \frac{R_E + R'}{R_E} \quad (8.47)$

Độ lợi điện thế:

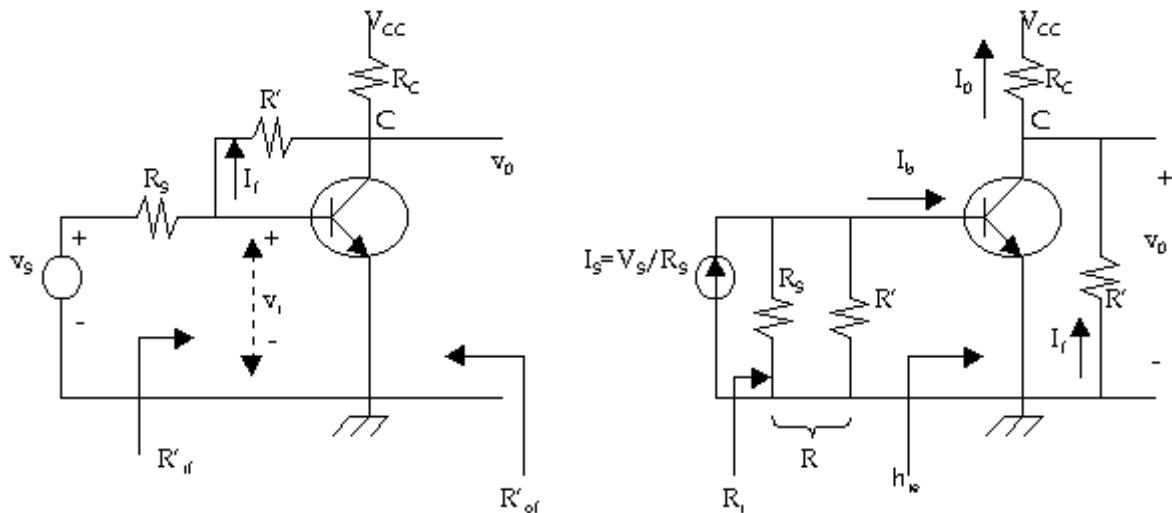
$$A_{vf} = \frac{v_0}{v_s} = \frac{I_0 R_{C2}}{I_s R_s} = A_{if} \cdot \frac{R_{C2}}{R_s} \approx \frac{R' + R_E}{R_E} \cdot \frac{R_{C2}}{R_s}$$

$$A_{vf} = \frac{R_{C2}}{\beta R_s} \quad (8.48)$$

Nếu R_E, R', R_{C2}, R_s ổn định thì A_{vf} ổn định (độc lập với thông số của BJT, nhiệt độ hay sự dao động của nguồn điện thế v_s).

8.12 MẠCH HỒI TIẾP ĐIỆN THẾ SONG SONG:

Hình 8.25a là một tầng cực phát chung với điện trở R' được nối từ ngõ ra trở về ngõ vào. Giống như mạch hình 8.23 ta thấy mạch trộn song song được dùng và X_f là dòng điện I_f chạy qua R' .



Hình 8.25 (a) Hồi tiếp điện thế song song
(b) Khuếch đại không hồi tiếp

Nếu chúng ta cho $v_o = 0$, dòng hồi tiếp I_f sẽ giảm tới 0 chỉ rằng kiểu lấy mẫu điện thế được sử dụng. Vậy mạch này là mạch khuếch đại hồi tiếp điện thế song song. Như thế độ lợi truyền (điện trở truyền) $A_f = R_{Mf}$ được ổn định và cả hai điện trở ngõ vào và ngõ ra đều bị giảm.

Mạch khuếch đại không hồi tiếp:

Mạch vào được xác định bằng cách nối tắt nút ra ($V_o = 0$) như vậy R' nối từ cực B đến cực E của BJT. Mạch ngõ ra được xác định bằng cách nối tắt nút vào ($v_i = 0$), như vậy R' nối từ cực thu đến cực phát. Kết quả là mạch tương đương không hồi tiếp được vẽ lại ở hình 8.25b. Vì tín hiệu hồi tiếp là dòng điện, nguồn tín hiệu được biểu diễn bằng nguồn tương đương Norton với $I_s = v_s / R_s$.

Tín hiệu hồi tiếp là dòng điện I_f chạy qua điện trở R' nằm trong mạch ngõ ra. Từ hình 8.25b:

$$\beta = \frac{I_f}{V_o} = -\frac{1}{R'} \quad (8.49)$$

Điều này chứng tỏ rằng I_f tỉ lệ với v_o và tín hiệu lấy mẫu là điện thế.

Với mạch khuếch đại có hồi tiếp ta có:

$$R_{Mf} = \frac{v_o}{I_s} \approx \frac{1}{\beta} = -R'$$

Chú ý rằng điện trở truyền bằng lượng âm của điện trở hồi tiếp từ ngõ ra về ngõ vào. Và nếu R' là một điện trở ổn định thì điện trở truyền sẽ ổn định. Độ lợi điện thế với mạch hồi tiếp:

$$A_{vf} = \frac{v_o}{v_s} = \frac{v_o}{R_s I_s} \approx \frac{1}{\beta R_s} = \frac{-R'}{R_s} = \frac{R_{Mf}}{R_s} \quad (8.50)$$

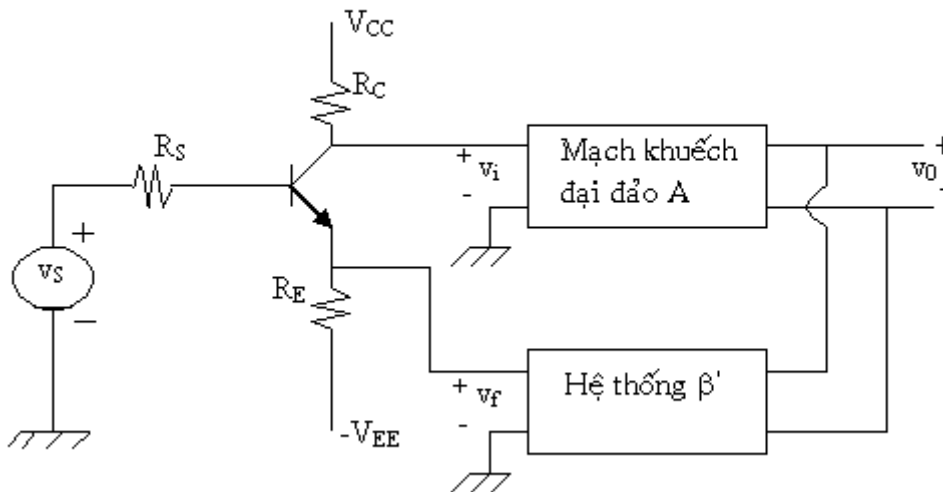
BÀI TẬP CUỐI CHƯƠNG VIII

Bài 1: a/ Cho mạch điện như hình vẽ. Tìm điện thế xoay chiều v_i (theo v_s và v_f). Giả sử mạch khuếch đại đảo có điện trở vào vô hạn và

$$A = A_v = -2000; \beta' = \frac{v_f}{v_o} = \frac{1}{100}; R_E = R_S = 1k\Omega; R_C = 3k\Omega.$$

Transistor có các thông số $\beta = 100$; phân cực với $I_C = 1.3mA$

b/ Tìm $A_{vf} = \frac{v_o}{v_s}$



Bài 2: Một mạch khuếch đại căn bản không hồi tiếp cho ngõ ra là 30v với 10% biến dạng họa tần bậc hai (second-harmonic distortion) khi ngõ vào ở 0.025v.

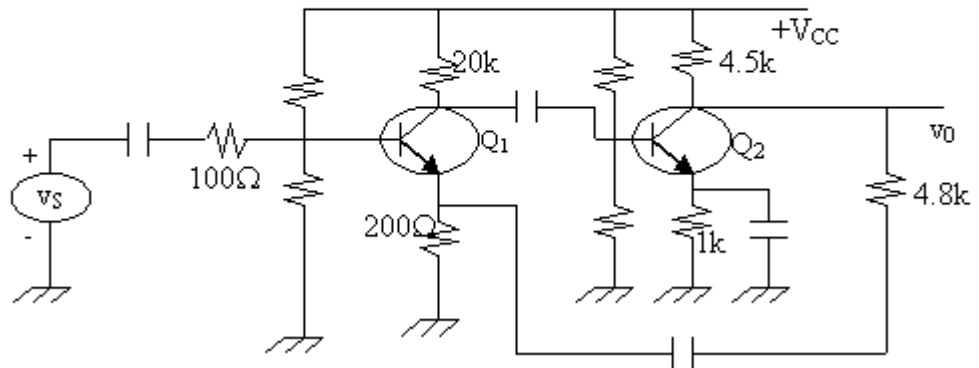
a/ Nếu 1.5% ngõ ra được hồi tiếp về ngõ vào bằng mạch khuếch đại hồi tiếp âm điện thế nối tiếp thì điện thế ngõ ra như thế nào?

b/ Nếu ngõ ra vẫn giữ ở 30v, nhưng họa tần bậc 2 giảm còn 1% thì điện thế ngõ vào là bao nhiêu?

Bài 3: Một mạch khuếch đại có hồi tiếp như hình sau dùng 2 transistor có $\beta = 100$; phân cực với dòng $I_C = 1mA$. Các tụ điện xem như nối tắt ở tần số của tín hiệu.

a/ Xác định loại hồi tiếp và tính $A_{vf} = \frac{v_o}{v_s}$

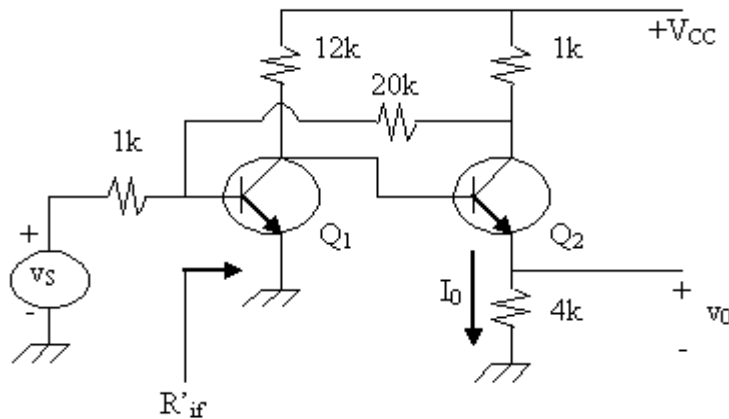
b/ Xác định R_{if} , R_{of} và R'_{of}



Bài 4: Trong mạch khuếch đại hồi tiếp sau, transistor có các thông số $\beta=100$, phân cực với $I_C=1.3mA$. Bỏ qua điều kiện phân cực.

a/ Xác định loại hồi tiếp. Tính $A_{vf} = \frac{v_o}{v_s}$

b/ Tính R_{if} , R'_{if} , R_{of} và R'_{of}

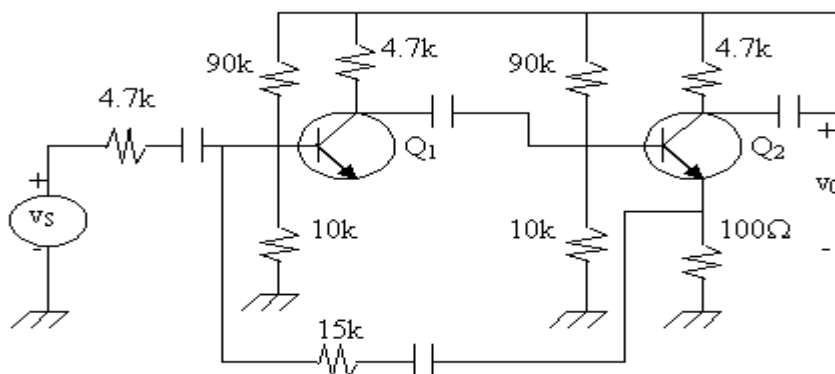


Bài 5: Transistor trong mạch có các thông số $\beta=100$; phân cực với $I_C=1.3mA$. Tính:

a/ $A_{if} = \frac{I_o}{I_s}$; $A_{vf} = \frac{v_o}{v_s}$

b/ R_{if} và R'_{if}

c/ R_{of} và R'_{of}



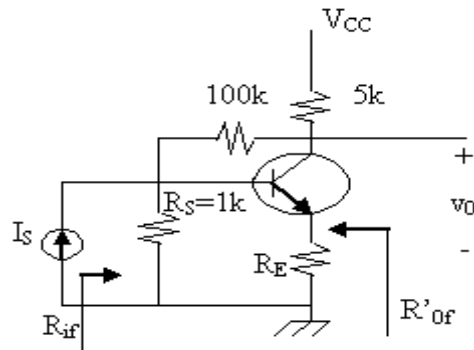
Bài 6: Transistor trong mạch có các thông số $\beta=100$, phân cực với $I_C=1.3\text{mA}$.

a/ Với $R_E = 0$. Xác định:

$R_{Mf} = V_0/I_S$; $A_{vf}=V_0/V_S$, trong đó $I_S=V_S/R_S$

R_{if} , R'_{of}

b/ Lập lại bài toán với $R_E=0.5\text{k}$



Chương 9

MẠCH KHUẾCH ĐẠI CÔNG SUẤT (Power Amplifier)

Mạch khuếch đại công suất có nhiệm vụ tạo ra một công suất đủ lớn để kích thích tải. Công suất ra có thể từ vài trăm mw đến vài trăm watt. Như vậy mạch công suất làm việc với biên độ tín hiệu lớn ở ngõ vào: do đó ta không thể dùng mạch tương đương tín hiệu nhỏ để khảo sát như trong các chương trước mà thường dùng phương pháp đồ thị.

Tùy theo chế độ làm việc của transistor, người ta thường phân mạch khuếch đại công suất ra thành các loại chính như sau:

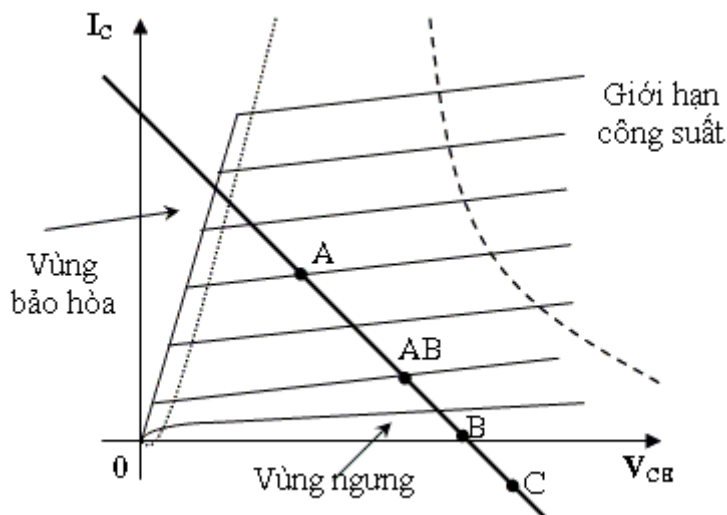
- Khuếch đại công suất loại A: Tín hiệu được khuếch đại gần như tuyến tính, nghĩa là tín hiệu ngõ ra thay đổi tuyến tính trong toàn bộ chu kỳ 360° của tín hiệu ngõ vào (Transistor hoạt động cả hai bán kỳ của tín hiệu ngõ vào).

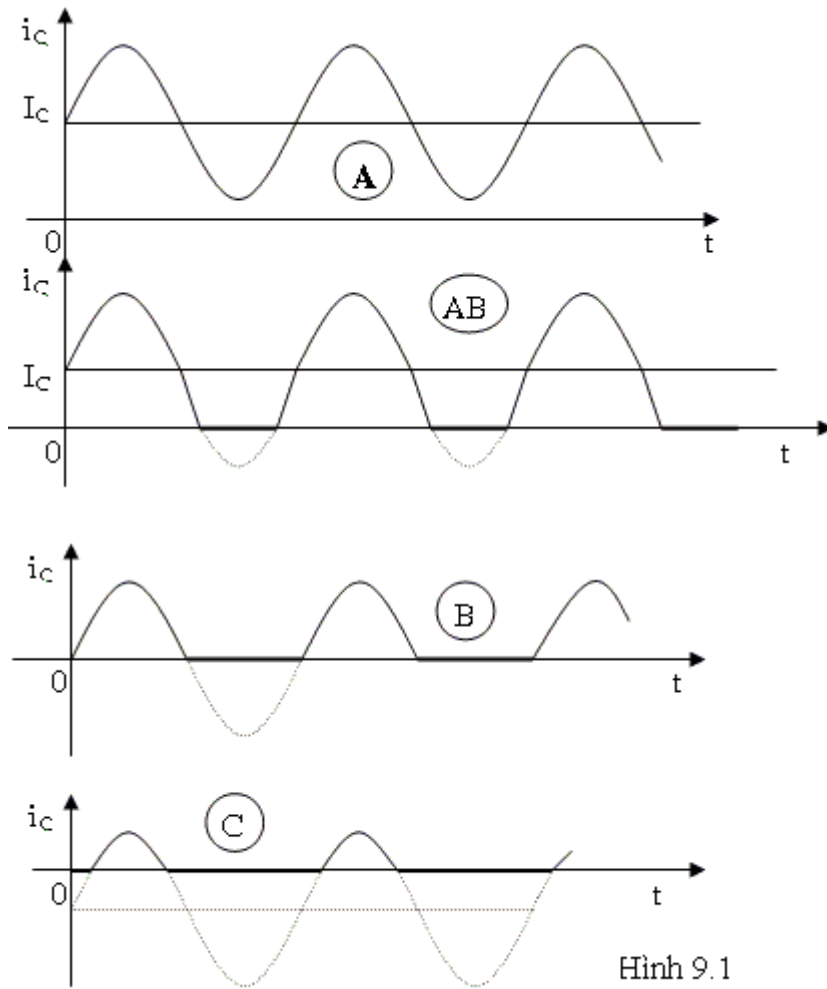
- Khuếch đại công suất loại AB: Transistor được phân cực ở gần vùng ngưng. Tín hiệu ngõ ra thay đổi hơn một nửa chu kỳ của tín hiệu vào (Transistor hoạt động hơn một nửa chu kỳ - dương hoặc âm - của tín hiệu ngõ vào).

- Khuếch đại công suất loại B: Transistor được phân cực tại $V_{BE}=0$ (vùng ngưng). Chỉ một nửa chu kỳ âm hoặc dương - của tín hiệu ngõ vào được khuếch đại.

- Khuếch đại công suất loại C: Transistor được phân cực trong vùng ngưng để chỉ một phần nhỏ hơn nửa chu kỳ của tín hiệu ngõ vào được khuếch đại. Mạch này thường được dùng khuếch đại công suất ở tần số cao với tải cộng hưởng và trong các ứng dụng đặc biệt.

Hình 9.1 mô tả việc phân loại các mạch khuếch đại công suất.



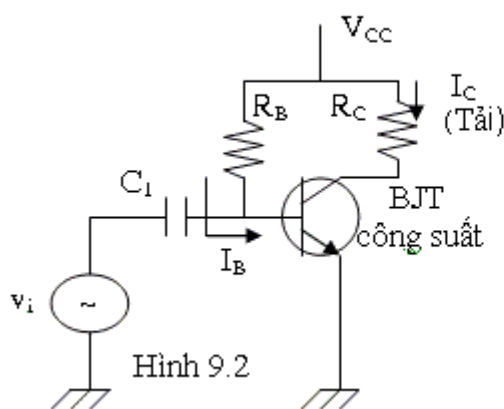


Hình 9.1

9.1 MẠCH KHUẾCH ĐẠI CÔNG SUẤT LOẠI A:

Mạch phân cực cố định như hình 9.2 là mô hình của một mạch khuếch đại công suất loại A đơn giản.

Error!



Hình 9.2

Điểm khác nhau giữa mạch này với mạch khuếch đại tín hiệu nhỏ là ngõ vào v_i có biên độ lớn (hàng trăm mV). Mạch công suất loại A ít được sử dụng do có hiệu suất kém. Chú ý là hệ số β của các transistor công suất thường nhỏ hơn 100.

. Khảo sát phân cực:

Ta có: $I_B = \frac{V_{CC} - 0.7V}{R_B}$

Và $I_C = \beta I_B$

Và $V_{CE} = V_{CC} - R_C I_C$

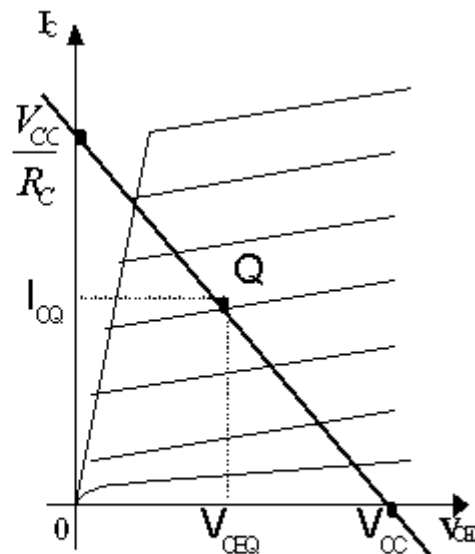
Dòng I_C có giới hạn tối đa là $\frac{V_{CC}}{R_C} = I_{CSat}$.

Do đó khi có tín hiệu vào, để dòng I_C có thể biến đổi lớn nhất và tốt nhất, điểm tĩnh điều hành Q phải

$$I_{CQ} = \frac{V_{CC}}{2R_C}$$

được phân cực sao cho

$V_{CEQ} = \frac{V_{CC}}{2}$. Đây là điểm phân cực để mạch cho hiệu suất lớn nhất.

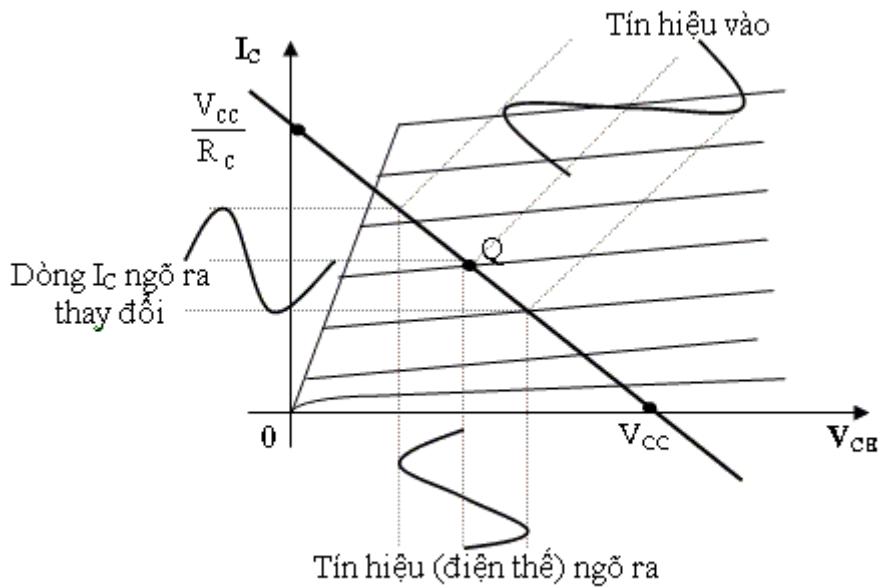


Hình 9.3

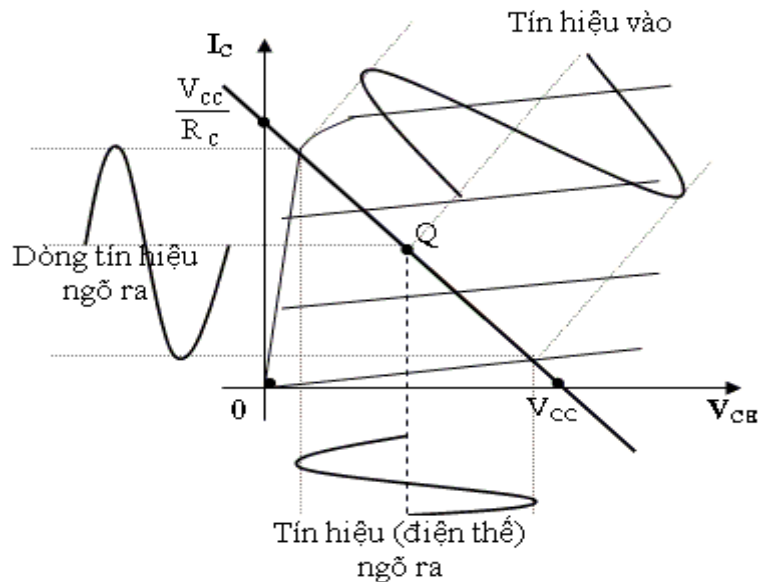
. Khảo sát xoay chiều:

Khi đưa tín hiệu v_i vào ngõ vào (hình 9.2), dòng I_C và điện thế V_{CE} (tín hiệu ra) sẽ thay đổi quanh điểm điều hành Q. Với tín hiệu ngõ vào nhỏ (hình 9.4), vì dòng điện cực nền thay đổi rất ít nên dòng điện I_C và điện thế V_{CE} ở ngõ ra cũng thay đổi ít quanh điểm điều hành.

Khi tín hiệu ngõ vào lớn, ngõ ra sẽ thay đổi rất lớn quanh điểm tĩnh điều hành. Dòng I_C sẽ thay đổi quanh giới hạn 0mA và V_{CC}/R_C . Điện thế V_{CE} thay đổi giữa hai giới hạn 0v và nguồn V_{CC} (hình 9.5).



Hình 9.4: Tín hiệu nhỏ



Hình 9.5: Tín hiệu lớn

. Khảo sát công suất:

- Công suất cung cấp được định nghĩa:

$$P_{i(dc)} = V_{CC} \cdot I_{CQ} \quad (9.1)$$

- Công suất ngõ ra lấy trên tải, trong trường hợp này là R_C , được định nghĩa:

$$P_{o(ac)} = V_{CE(rms)} \cdot I_{C(rms)} \quad (9.2)$$

$$P_{o(ac)} = R_C \cdot I_C^2(rms) \quad (9.3)$$

$$P_{o(ac)} = \frac{V_{CE(rms)}^2}{R_C} \quad (9.4)$$

* Nếu tính theo điện thế đỉnh và dòng điện đỉnh:

$$P_{o(ac)} = I_{C(rms)} \cdot R_C$$

$$= \left(\frac{I_{C(p)}}{\sqrt{2}} \right)^2 \cdot R_C = \frac{I_{C(p)}^2}{2} \cdot R_C \quad (9.5)$$

Hoặc
$$P_{o(ac)} = \frac{V_{CE(rms)}^2}{R_C} = \left[\frac{V_{CE(p)}}{\sqrt{2}} \right]^2 \cdot \frac{1}{R_C}$$

$$P_{o(ac)} = \frac{V_{CE(p)}^2}{2R_C} \quad (9.6)$$

Hoặc
$$P_{o(ac)} = V_{CE(rms)} \cdot I_{C(rms)}$$

$$= \frac{V_{CE(p)}}{\sqrt{2}} \cdot \frac{I_{C(p)}}{\sqrt{2}}$$

$$P_{o(ac)} = \frac{V_{CE(p)} \cdot I_{C(p)}}{2} \quad (9.7)$$

* Nếu tính theo điện thế và dòng điện đỉnh đối đỉnh:

$$P_{o(ac)} = \frac{[V_{CE(p-p)} / 2][I_{C(p-p)} / 2]}{2}$$

$$P_{o(ac)} = \frac{V_{CE(p-p)} \cdot I_{C(p-p)}}{8} \quad (9.8)$$

Hoặc:
$$P_{o(ac)} = \frac{I_{C(p-p)}^2}{8} \cdot R_C \quad (9.9)$$

Hoặc:
$$P_{o(ac)} = \frac{V_{CE(p-p)}^2}{8R_C} \quad (9.10)$$

. Hiệu suất:

Hiệu suất của mạch khuếch đại công suất được định nghĩa:

$$\eta\% = \frac{P_{o(ac)}}{P_{i(dc)}} \cdot 100\% \quad (9.11)$$

. Hiệu suất tối đa:

Ta thấy trong mạch công suất loại A, V_{CE} có thể thay đổi tối đa:

$$V_{CE(p-p)} \max = V_{CC}$$

Dòng I_C thay đổi tối đa:

$$I_{C(p-p)} \max = V_{CC}/R_C$$

Công suất ra tối đa:

$$P_{o(ac) \max} = \frac{V_{cc} \cdot \frac{V_{cc}}{R_c}}{8} = \frac{V_{cc}^2}{8R_c}$$

Công suất cung cấp tối đa:

$$P_{i(dc) \max} = V_{CC} \cdot I_C \max = V_{CC} \cdot \frac{V_{cc}}{2R_c} = \frac{V_{cc}^2}{2R_c}$$

Hiệu suất tối đa của mạch:

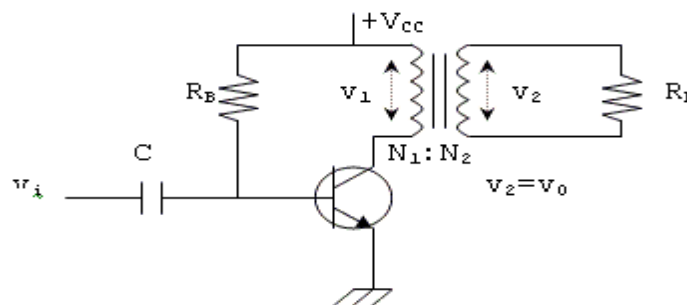
$$\eta\% = \frac{P_{o(ac) \max}}{P_{i(dc) \max}} \cdot 100\%$$

$$= \frac{V_{cc}^2 / 8R_c}{V_{cc}^2 / 2R_c} \cdot 100\%$$

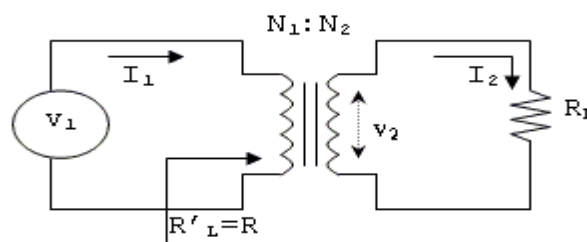
$$\eta\% = 25\% \quad (9.12)$$

9.2 MẠCH KHUẾCH ĐẠI CÔNG SUẤT LOẠI A DÙNG BIẾN THỂ:

Mạch cơ bản có dạng như hình 9.6



Hình 9.6



Hình 9.7

Biến thể sẽ làm tăng hoặc giảm điện thế hay dòng điện (tín hiệu xoay chiều) tùy vào số vòng quấn của cuộn sơ cấp và thứ cấp. Ở đây ta xem biến thể như lý tưởng nghĩa là truyền 100% công suất. Nếu gọi N_1 , N_2 , v_1 , v_2 , I_1 , I_2 lần lượt là số vòng quấn, điện thế tín hiệu xoay chiều, dòng điện tín hiệu xoay chiều của cuộn sơ cấp và thứ cấp. Ta có:

$$\frac{v_2}{v_1} = \frac{N_2}{N_1}$$

$$\frac{I_2}{I_1} = \frac{N_1}{N_2}$$

$$P_1 = v_1 \cdot I_1 = P_2 = v_2 \cdot I_2$$

$$\Rightarrow \frac{v_2}{v_1} = \frac{I_2}{I_1} \Rightarrow \frac{v_2}{I_2} = \frac{v_1}{I_1}$$

Gọi tổng trở nhìn từ cuộn sơ cấp là $R'_L = R_L$ Ta có:

$$\frac{v_2}{I_2} = R_L$$

$$\frac{v_1}{I_1} = R'_L = R_L$$

$$\Rightarrow \frac{R_L}{R'_L} = \frac{v_2 / I_2}{v_1 / I_1} = \frac{I_1}{v_1} \cdot \frac{v_2}{I_2} = \frac{v_2}{v_1} \cdot \frac{I_1}{I_2} = \frac{N_2}{N_1} \cdot \frac{N_2}{N_1} = \left(\frac{N_2}{N_1} \right)^2$$

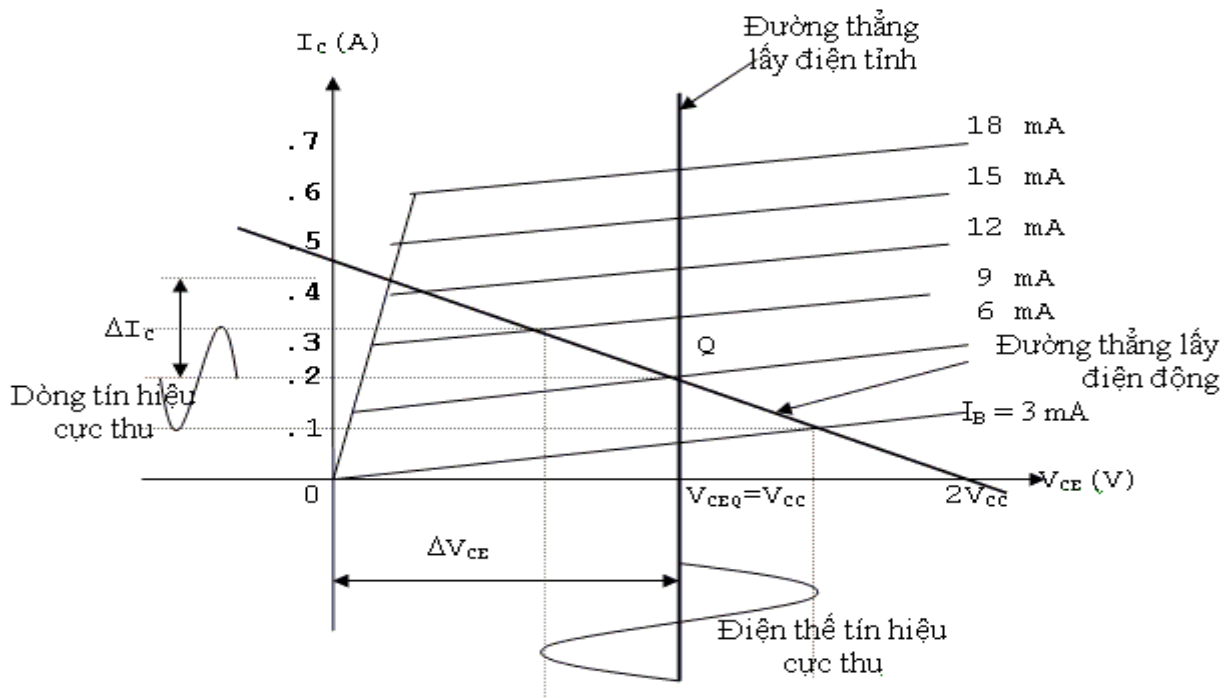
Đặt $a = \frac{N_1}{N_2}$ gọi là tỉ số vòng của biến thế, ta có

Như vậy có thể xem như điện trở tải phản chiếu qua cuộn sơ cấp là:

$$R_1 = R'_L = a^2 \cdot R_L \quad (9.14)$$

. Đường thẳng lấy điện:

Nếu ta xem biến thế lý tưởng, nghĩa là nội trở bằng 0Ω . Như vậy không có điện thế một chiều giảm qua cuộn sơ cấp nên $V_{CEQ} = V_{CC}$. Do đó đường thẳng lấy điện tĩnh là đường thẳng song song với trục tung I_C và cắt trục hoành V_{CE} tại điểm có trị số bằng V_{CC} . Giao điểm của đường thẳng lấy điện tĩnh và đặc tuyến ra ở I_B tương ứng là điểm điều hành Q.



Hình 9.8

Ở chế độ xoay chiều, điện trở tải nhìn từ cuộn sơ cấp là R'_L nên đường thẳng lấy điện động bây giờ

có độ dốc là $-\frac{1}{R'_L}$ và qua điểm điều hành Q. Chú ý là tín hiệu ra có giới hạn về biên độ đỉnh là V_{CC} .

$$V_{CE(p-p)} = V_{CE \max} - V_{CE \min}$$

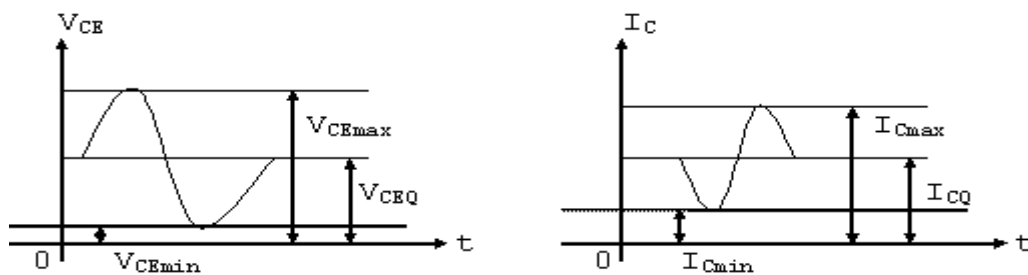
$$I_{C(p-p)} = I_{C \max} - I_{C \min}$$

Công suất ra lấy ở cuộn sơ cấp là:

$$P_{o(ac)} = \frac{(V_{CE \max} - V_{CE \min}) \cdot (I_{C \max} - I_{C \min})}{8}$$

Trường hợp biến thế lý tưởng, công suất nhận được ở tải cũng xấp xỉ công suất trên

$$\text{Ta có: } v_L = v_2 = \frac{N_2}{N_1} \cdot v_1$$



Hình 9.9

$$P_L = \frac{V_{L(ms)}^2}{R_L} \quad \text{và} \quad I_L = I_2 = \frac{N_1}{N_2} I_C$$

$$\text{Do đó: } P_L = I_{L(ms)}^2 \cdot R_L$$

. Hiệu suất:

Công suất cung cấp là:

$$P_{i(dc)} = V_{CC} \cdot I_{CQ}$$

Công suất tiêu tán trong biến thể và transistor công suất là:

$$P_Q = P_{i(dc)} - P_{o(ac)}$$

Hiệu suất của mạch được định nghĩa:

$$\eta\% = \frac{P_{o(ac)}}{P_{i(dc)}} \cdot 100\%$$

Trong mạch trên:

$$V_{CEmax} = 2V_{CC}$$

$$V_{CEmin} = 0$$

$$I_{Cmax} = 2I_{CQ}$$

$$I_{Cmin} = 0$$

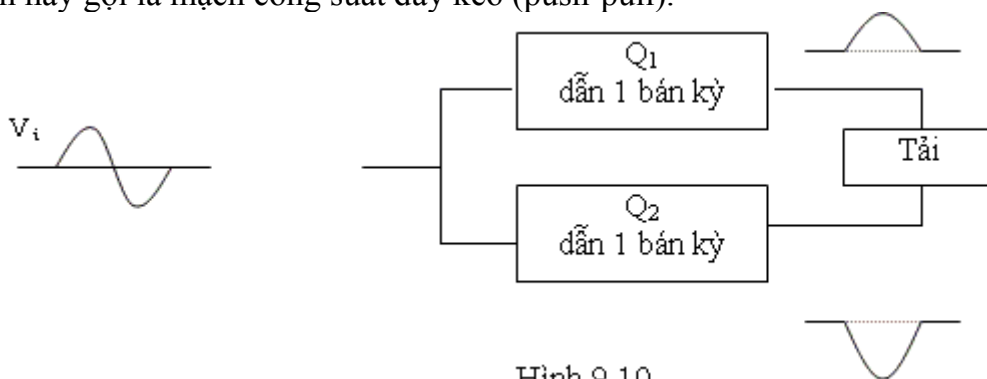
$$\Rightarrow P_{o(max)} = \frac{(2V_{CC})(2I_{CQ})}{8} = \frac{1}{2} \cdot V_{CC} \cdot I_{CQ}$$

$$\text{Vậy: } P_{o(max)} = \frac{1}{2} P_{i(dc)}$$

$$\text{Nên: } \eta\%_{max} = 50\%$$

9.3 KHẢO SÁT MẠCH KHUẾCH ĐẠI CÔNG SUẤT LOẠI B

Trong mạch khuếch đại công suất loại B, người ta phân cực với $V_B = 0V$ nên bình thường transistor không dẫn điện và chỉ dẫn điện khi có tín hiệu đủ lớn đưa vào. Do phân cực như thế nên transistor chỉ dẫn điện được ở một bán kỳ của tín hiệu (bán kỳ dương hay âm tùy thuộc vào transistor NPN hay PNP). Do đó muốn nhận được cả chu kỳ của tín hiệu ở ngõ ra người ta phải dùng 2 transistor, mỗi transistor dẫn điện ở một nửa chu kỳ của tín hiệu. Mạch này gọi là mạch công suất đẩy kéo (push-pull).



Hình 9.10

Công suất cung cấp: (công suất vào)

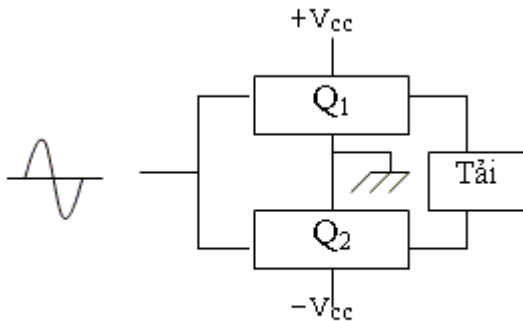
$$\text{Ta có: } P_{i(dc)} = V_{CC} \cdot I_{DC}$$

Trong đó I_{DC} là dòng điện trung bình cung cấp cho mạch. Do dòng tải có đủ cả hai bán kỳ nên nếu gọi I_p là dòng đỉnh qua tải ta có:

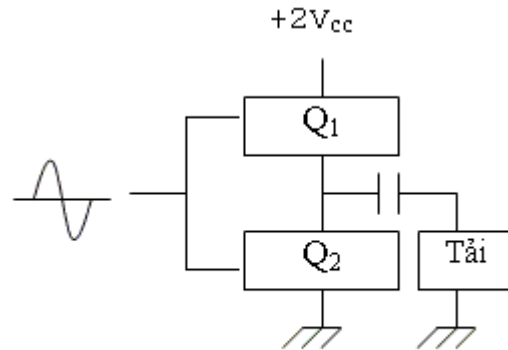
$$I_{DC} = \frac{2}{\pi} I_{(p)}$$

Và:

$$P_{i(dc)} = V_{CC} \cdot \left[\frac{2}{\pi} I_{(p)} \right] \quad (9.16)$$



Hình 9.11a Dùng nguồn đôi



Hình 9.11b Dùng nguồn đơn

. Công suất ra:

Công suất ra lấy trên tải R_L có thể được tính:

$$P_{o(ac)} = \frac{v_{L(rms)}^2}{R_L}$$

Tính theo điện thế đỉnh - đỉnh:

$$P_{o(ac)} = \frac{v_{L(p-p)}^2}{8R_L}$$

Tính theo điện thế đỉnh:

$$P_{o(ac)} = \frac{v_L^2}{2R_L}$$

. Hiệu suất:

$$\begin{aligned} \eta\% &= \frac{P_{o(ac)}}{P_{i(dc)}} \cdot 100\% \\ &= \frac{v_{L(p)}^2 / 2R_L}{V_{CC} \left[\frac{2}{\pi} I_{(p)} \right]} \cdot 100\% \end{aligned}$$

$$\text{Vi: } I_{(p)} = \frac{v_{L(p)}}{R_L}$$

$$\text{Nên: } \eta\% = \frac{\pi}{4} \cdot \frac{v_{L(p)}}{V_{CC}} \cdot 100\% \quad (9.17)$$

Trị tối đa của $v_{L(p)}$ là V_{CC} nên hiệu suất tối đa là:

$$\eta\% (\text{max}) = \frac{\pi}{4} \cdot 100\% = 78.54\% \quad (9.18)$$

. Công suất tiêu tán trong transistor công suất:

Tiêu tán trong 2 transistor:

$$P_{2Q} = P_{i(dc)} - P_{o(ac)}$$

Vậy công suất tiêu tán trong mỗi transistor công suất:

$$P_Q = \frac{P_{2Q}}{2}$$

. Công suất ra tối đa:

Công suất ra sẽ tối đa khi $V_{L(p)} = V_{CC}$

$$P_{o(ac)max} = \frac{V_{CC}^2}{2R_L} \quad (9.19)$$

$$\text{Lúc đó dòng đỉnh là: } I_{(p)} = \frac{V_{CC}}{R_L}$$

$$\text{Và trị tối đa của dòng trung bình là: } I_{DCmax} = \frac{2}{\pi} I_{(p)} = \frac{2}{\pi} \frac{V_{CC}}{R_L}$$

Trị tối đa của công suất ngõ vào:

$$P_{i(dc)max} = V_{CC} \cdot I_{(dc)max}$$

$$P_{i(dc)max} = V_{CC} \cdot \frac{2}{\pi} \cdot \frac{V_{CC}}{R_L} = \frac{2V_{CC}^2}{\pi R_L} \quad (9.20)$$

Hiệu suất tối đa của mạch công suất loại B là

$$\begin{aligned} \eta_{\max} \% &= \frac{P_{o(ac)max}}{P_{i(dc)max}} \cdot 100\% \\ &= \frac{V_{CC}^2 / 2R_L}{2V_{CC}^2 / \pi R_L} \cdot 100\% = \frac{\pi}{4} \cdot 100\% = 78.54\% \end{aligned}$$

Công suất tiêu tán tối đa của 2 transistor công suất không xảy ra khi công suất ngõ vào tối đa hay công suất ngõ ra tối đa. Công suất tiêu tán sẽ tối đa khi điện thế ở hai đầu tải là:

$$V_{L(p)} = 0.636 V_{CC} = \frac{2}{\pi} V_{CC}$$

Và khi đó:

$$P_{2Qmax} = \frac{2}{\pi^2} \cdot \frac{V_{CC}^2}{R_L} \quad (9.21)$$

Hiệu suất của mạch cũng có thể được tính như sau:

$$P_{o(ac)} = \frac{V_{L(p)}^2}{2R_L}$$

$$P_{i(dc)} = V_{CC} \cdot I_{DC} = V_{CC} \cdot \left[\frac{2}{\pi} \cdot \frac{V_{L(p)}}{R_L} \right]$$

$$\Rightarrow \eta \% = \frac{P_{o(ac)}}{P_{i(dc)}} \cdot 100\% = \frac{\pi}{4} \cdot \frac{V_{L(p)}}{V_{CC}} \cdot 100\%$$

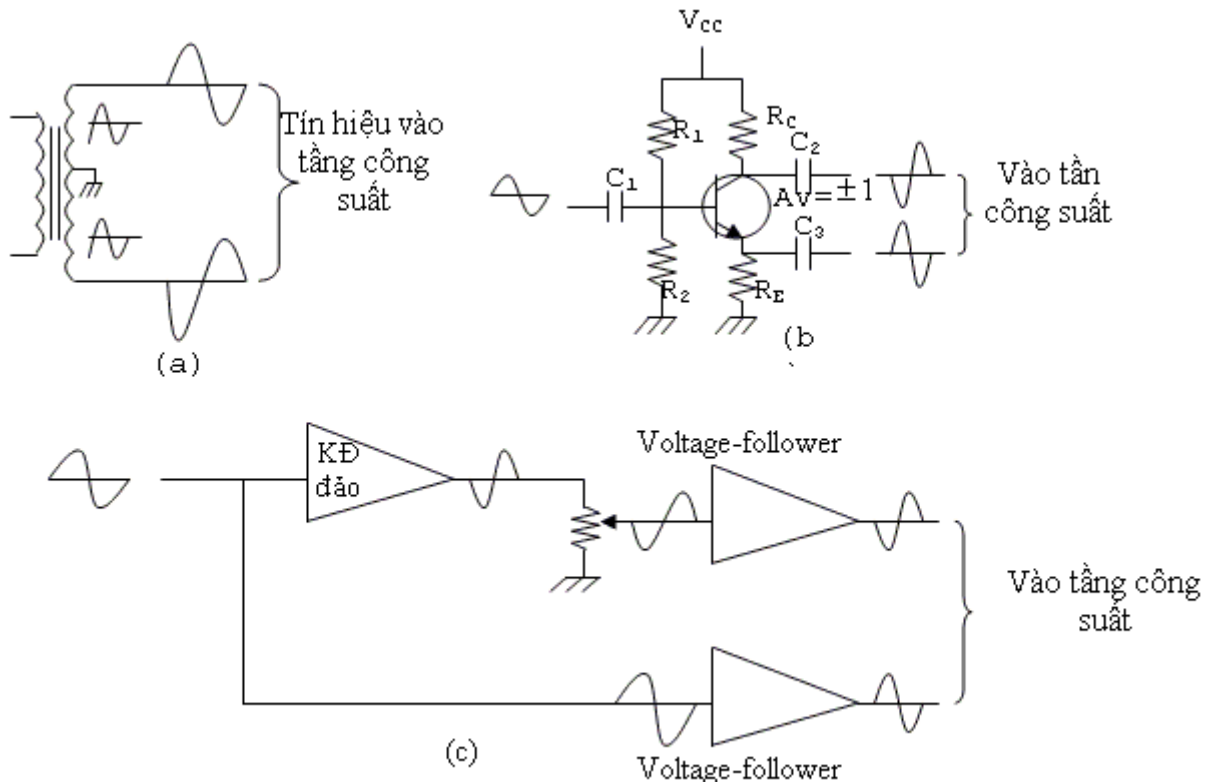
$$\Rightarrow \boxed{\eta \% = 78.54 \frac{V_{L(p)}}{V_{CC}} \%} \quad (9.22)$$

9.4 DẠNG MẠCH CÔNG SUẤT LOẠI B:

Trong phần này ta khảo sát một số dạng mạch công suất loại B thông dụng.

Tín hiệu vào có dạng hình sin sẽ cung cấp cho 2 tầng công suất khác nhau. Nếu tín hiệu vào là hai tín hiệu sin ngược pha, 2 tầng công suất giống hệt nhau được dùng, mỗi tầng hoạt động ở một bán kỳ của tín hiệu. Nếu tín hiệu vào chỉ có một tín hiệu sin, phải dùng 2 transistor công suất khác loại: một NPN hoạt động ở bán kỳ dương và một PNP hoạt động ở bán kỳ âm.

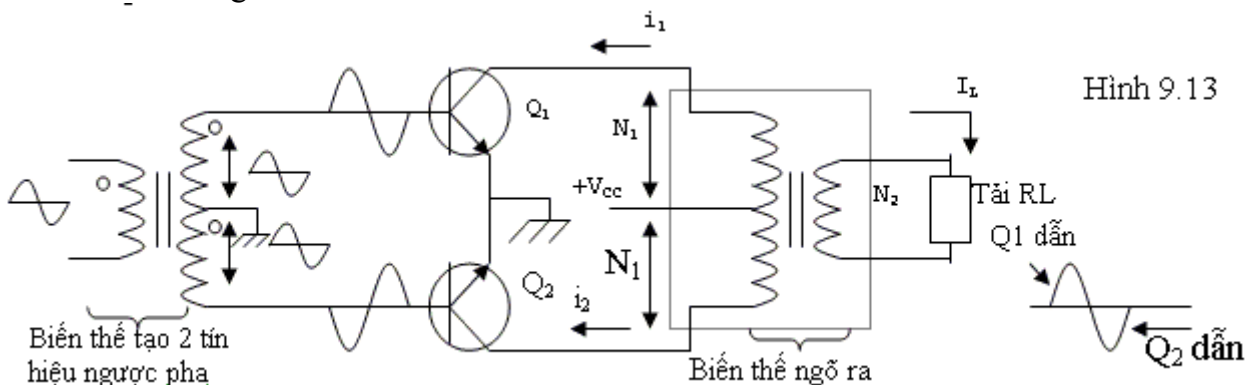
Để tạo được 2 tín hiệu ngược pha ở ngõ vào (nhưng cùng biên độ), người ta có thể dùng biến thế có điểm giữa (biến thế đảo pha), hoặc dùng transistor mắc thành mạch khuếch đại có độ lợi điện thế bằng 1 hoặc dùng op-amp mắc theo kiểu voltage-follower như diễn tả bằng các sơ đồ sau:



Hình 9.12: Tạo 2 tín hiệu ngược pha

9.4.1 Mạch khuếch đại công suất Push-pull liên lạc bằng biến thế:

Dạng mạch cơ bản như sau:

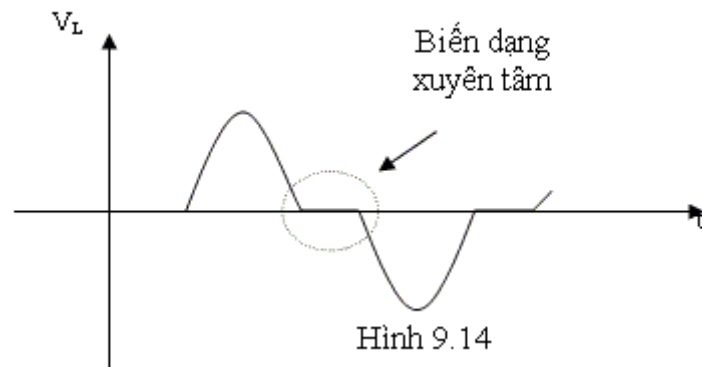


Hình 9.13

- Trong bán kỳ dương của tín hiệu, Q_1 dẫn. Dòng i_1 chạy qua biến thế ngõ ra tạo cảm ứng cấp cho tải. Lúc này pha của tín hiệu đưa vào Q_2 là âm nên Q_2 ngưng dẫn.

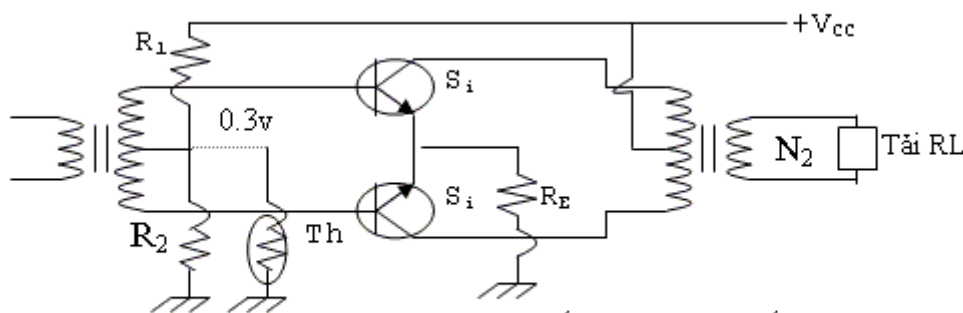
- Đến bán kỳ kế tiếp, tín hiệu đưa vào Q_2 có pha dương nên Q_2 dẫn. Dòng i_2 qua biến thế ngõ ra tạo cảm ứng cung cấp cho tải. Trong lúc đó pha tín hiệu đưa vào Q_1 là âm nên Q_1 ngưng dẫn.

Chú ý là i_1 và i_2 chạy ngược chiều nhau trong biến thế ngõ ra nên điện thế cảm ứng bên cuộn thứ cấp tạo ra bởi Q_1 và Q_2 cũng ngược pha nhau, chúng kết hợp với nhau tạo thành cả chu kỳ của tín hiệu.



Thực tế, tín hiệu ngõ ra lấy được trên tải không được trọn vẹn như trên mà bị biến dạng. Lý do là khi bắt đầu một bán kỳ, transistor không dẫn điện ngay mà phải chờ khi biên độ vượt qua điện thế ngưỡng V_{BE} . Sự biến dạng này gọi là sự biến dạng xuyên tâm (cross-over). Để khắc phục, người ta phân cực V_B dương một chút (thí dụ ở transistor NPN) để transistor có thể dẫn điện tốt ngay khi có tín hiệu áp vào chân B. Cách phân cực này gọi là phân cực loại AB. Chú ý là trong cách phân cực này độ dẫn điện của transistor công suất không đáng kể khi chưa có tín hiệu

Ngoài ra, do hoạt động với dòng I_C lớn, transistor công suất dễ bị nóng lên. Khi nhiệt độ tăng, điện thế ngưỡng V_{BE} giảm (transistor dễ dẫn điện hơn) làm dòng I_C càng lớn hơn, hiện tượng này chông chắt dẫn đến hư hỏng transistor. Để khắc phục, ngoài việc phải giải nhiệt đầy đủ cho transistor, người ta mắc thêm một điện trở nhỏ (thường là vài Ω) ở hai chân E của transistor công suất xuống mass. Khi transistor chạy mạnh, nhiệt độ tăng, I_C tăng tức I_E làm V_E tăng dẫn đến V_{BE} giảm. Kết quả là transistor dẫn yếu trở lại.

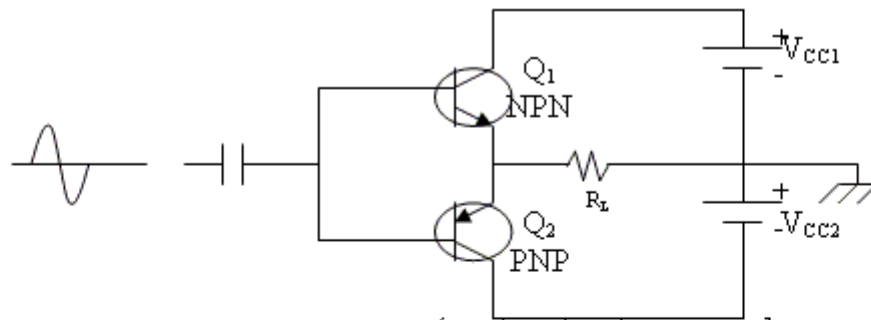


Hình 9.15 Mạch khuếch đại công suất loại AB dùng biến thế đảo pha và biến thế xuất âm

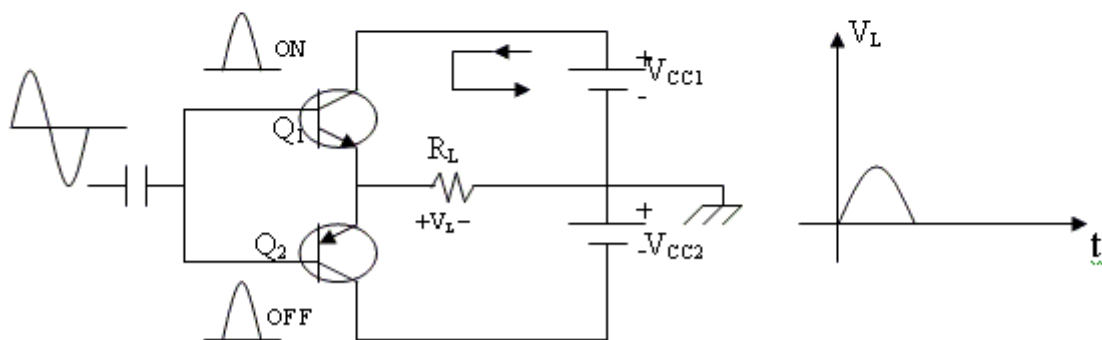
Ngoài ra, người ta thường mắc thêm một điện trở nhiệt có hệ số nhiệt âm (thermistor) song song với R_2 để giảm bớt điện thế phân cực V_B bù trừ khi nhiệt độ tăng.

9.4.2 Mạch công suất kiểu đối xứng - bổ túc:

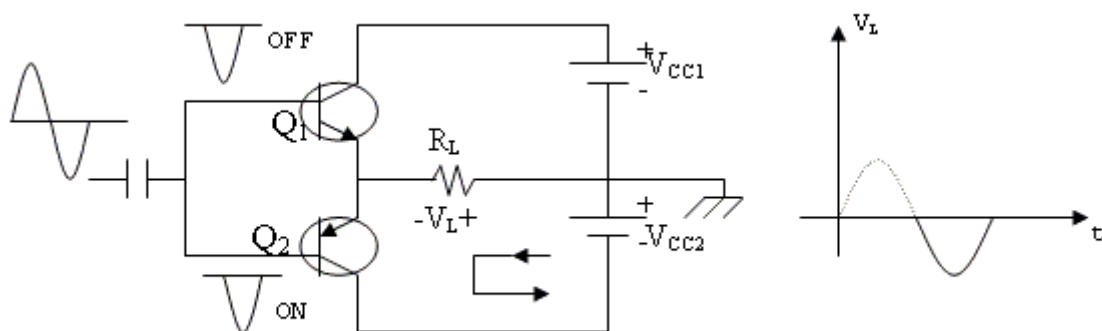
Mạch chỉ có một tín hiệu ở ngõ vào nên phải dùng hai transistor công suất khác loại: một NPN và một PNP. Khi tín hiệu áp vào cực nền của hai transistor, bán kỳ dương làm cho transistor NPN dẫn điện, bán kỳ âm làm cho transistor PNP dẫn điện. Tín hiệu nhận được trên tải là cả chu kỳ.



Hình 9.16a: Mạch công suất kiểu đối xứng - bổ túc

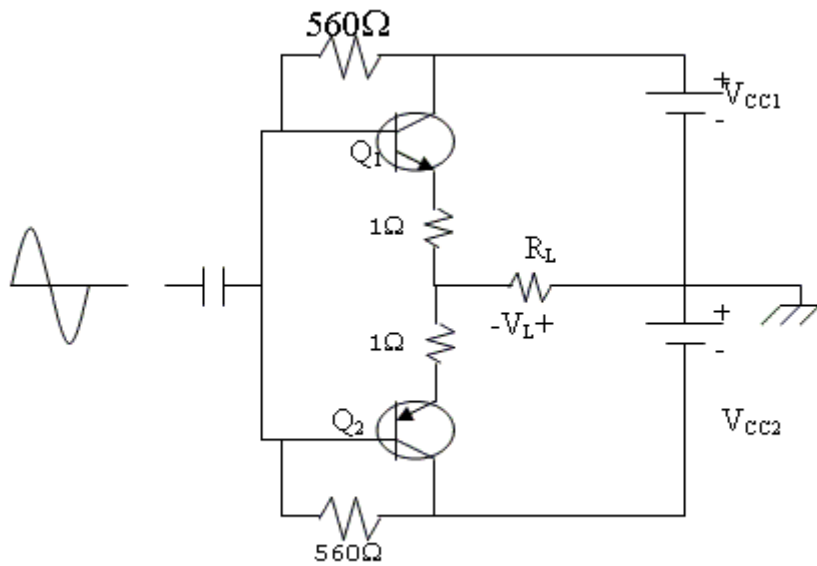


Hình 9.16b: Bán kỳ dương- Q_1 dẫn, Q_2 ngưng



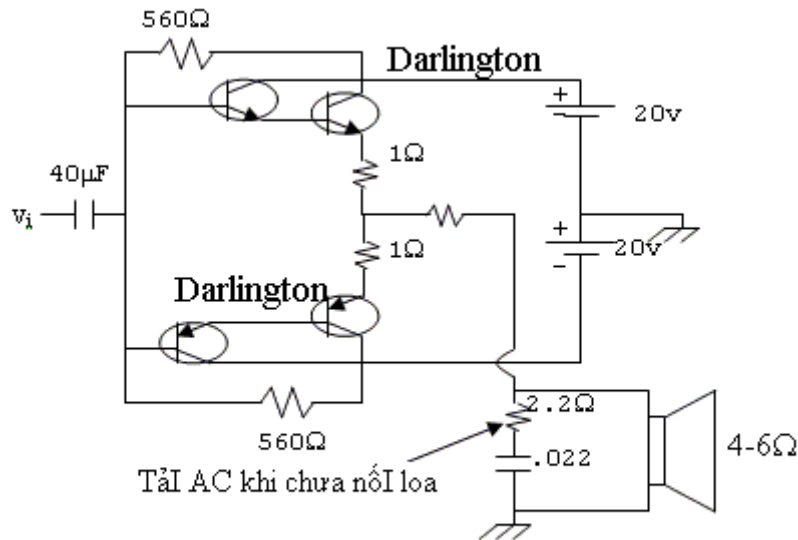
Hình 9.16c: Bán kỳ âm- Q_1 ngưng, Q_2 dẫn

Cũng giống như mạch dùng biến thế, mạch công suất không dùng biến thế mắc như trên vấp phải sự biến dạng cross-over do phân cực chân B bằng 0v. Để khắc phục, người ta cũng phân cực mỗi cho các chân B một điện thế nhỏ (dương đối với transistor NPN và âm đối với transistor PNP). Để ổn định nhiệt, ở 2 chân E cũng được mắc thêm hai điện trở nhỏ.

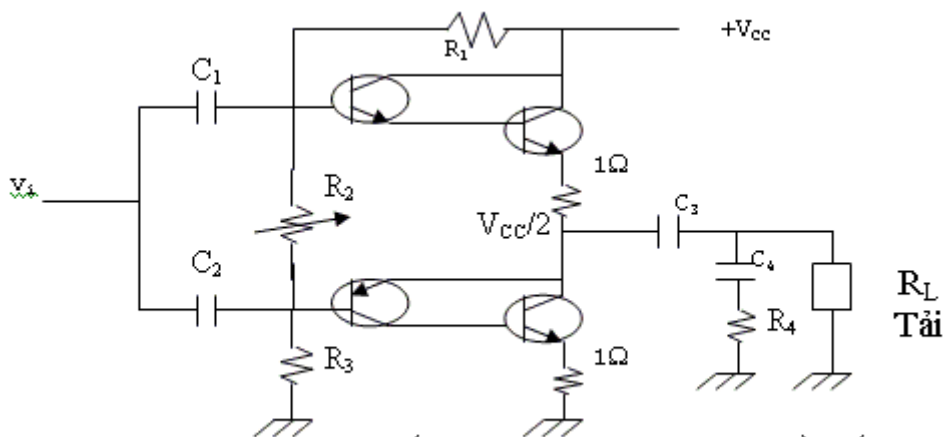


Hình 9.17: Mạch đối xứng-bổ túc loại AB

Trong thực tế, để tăng công suất của mạch, người ta thường dùng các cặp Darlington hay cặp Darlington_cấp hồi tiếp như được mô tả ở hình 9.18 và hình 9.19.



Hình 9.18: Công suất dùng 2 cặp Darlington



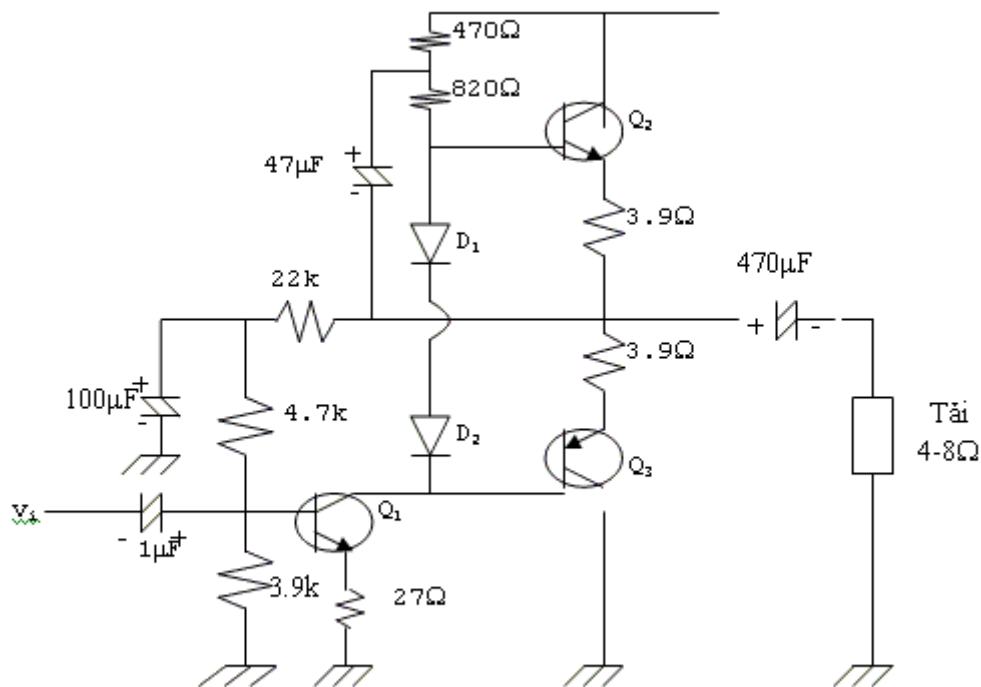
Hình 9.19: Công suất dùng cặp Darlington-cấp hồi tiếp

9.4.3 Khảo sát vài dạng mạch thực tế:

Trong phần này, ta xem qua hai dạng mạch rất thông dụng trong thực tế: mạch dùng transistor và dùng op-amp làm tầng khuếch đại điện thế.

9.4.3.1 Mạch công suất với tầng khuếch đại điện thế là transistor:

Mạch có dạng cơ bản như hình 9.20



Hình 9.20

Các đặc điểm chính:

- Q_1 là transistor khuếch đại điện thế và cung cấp tín hiệu cho 2 transistor công suất.
- D_1 và D_2 ngoài việc ổn định điện thế phân cực cho 2 transistor công suất (giữ cho điện thế phân cực giữa 2 chân B không vượt quá 1.4v) còn có nhiệm vụ làm đường liên lạc cấp tín hiệu cho Q_2 (D_1 và D_2 được phân cực thuận).
- Hai điện trở 3.9(để ổn định hoạt động của 2 transistor công suất về phương diện nhiệt độ.
- Tụ $47\mu\text{F}$ tạo hồi tiếp dương cho Q_2 , mục đích nâng biên độ của tín hiệu ở tần số thấp (thường được gọi là tụ Bootstrap).
- Việc phân cực Q_1 quyết định chế độ làm việc của mạch công suất.

9.4.3.2 Mạch công suất với tầng khuếch đại điện thế là op-amp

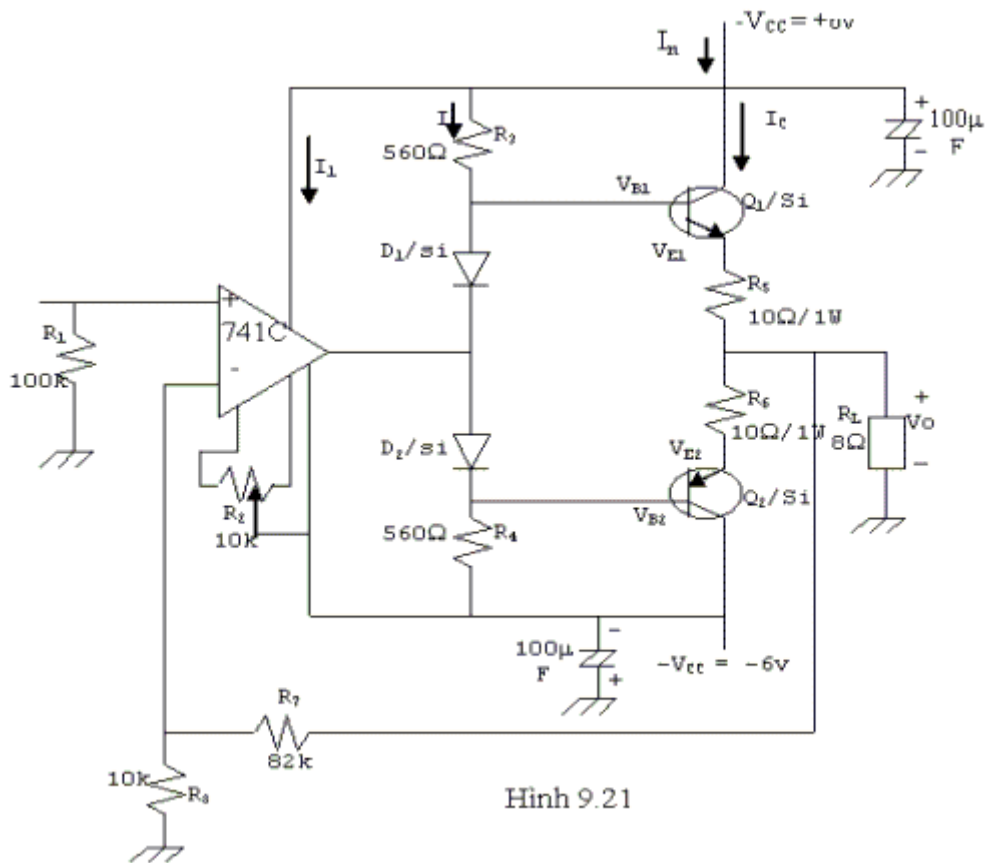
Một mạch công suất dạng AB với op-amp được mô tả như hình 9.21:

- Biến trở R_2 : dùng chỉnh điện thế offset ngõ ra (chỉnh sao cho ngõ ra bằng 0v khi không có tín hiệu vào).

- D_1 và D_2 phân cực thuận nên:

$$V_{B1} = 0.7\text{V}$$

$$V_{B2} = -0.7\text{V}$$



Hình 9.21

- Điện thế V_{BE} của 2 transistor công suất thường được thiết kế khoảng 0.6v, nghĩa là độ giảm thế qua điện trở 10Ω là 0.1v.

- Một cách gần đúng dòng qua D_1 và D_2 là:

$$I \approx \frac{V_{R3}}{R_3} = \frac{5.3}{560} = 9.46\text{mA}$$

- Dòng cực thu của hai transistor công suất:

$$I_{c1} = I_{c2} \approx \frac{V_{E1}}{R_5} = \frac{0.1\text{V}}{10\Omega} = 10\text{mA}$$

Như vậy ta thấy không có dòng điện phân cực chạy qua tải.

- Dòng điện cung cấp tổng cộng:

$$I_n = I_1 + I + I_C = 1.7 + 9.46 + 10 = 21.2 \text{ mA}$$

(khi chưa có tín hiệu, dòng cung cấp qua op-amp 741 là 1.7mA -nhà sản xuất cung cấp).

- Công suất cung cấp khi chưa có tín hiệu:

$$\begin{aligned} P_{in}(\text{standby}) &= 2V_{CC} \cdot I_n(\text{standby}) \\ &= (12\text{v}) \cdot (21.2) = 254 \text{ mw} \end{aligned}$$

- Độ khuếch đại điện thế của mạch:

$$A_v \approx 1 + \frac{R_7}{R_8} = 1 + \frac{82}{10} = 9.2$$

- Công suất ra trên tải:

$$P_{o(ac)} = \frac{(V_{o(p)} / \sqrt{2})^2}{R_L} = \frac{V_{o(p)}^2}{2R_L}$$

giả sử tín hiệu vào có biên độ đỉnh là 108.7 mv

Ta có:

$$V_{o(p)} = 9.2 \cdot 108.7 \approx 1v (p)$$

Do đó:

$$P_{o(ac)} = \frac{1}{2(8\Omega)} = 0.0625\text{watt}$$

- Dòng điện qua tải:

$$I_{o(p)} = \frac{V_{o(p)}}{R_L} = 125 \text{ mA}(p)$$

Dòng trung bình chạy qua mỗi transistor khi có tín hiệu:

$$\begin{aligned} I_{DC} &= I_{o(p)} / \pi + I_c \\ &= \frac{125\text{mA}}{\pi} + 10\text{mA} = 49.8\text{mA} \end{aligned}$$

- Dòng cung cấp khi có tín hiệu:

$$I_n = I_1 + I + I_{DC} = 1.7 + 9.46 + 49.8 = 61\text{mA}$$

- Công suất cung cấp khi có tín hiệu:

$$P_{i(dc)} = I_n \cdot (2V_{CC}) = 61 \cdot 12 = 0.732 \text{ watt}$$

- Hiệu suất:

$$\% \eta = \frac{P_{o(ac)}}{P_{i(dc)}} \cdot 100\% = \frac{62.5}{732} \cdot 100\% = 8.54\%$$

- Chú ý rằng khi Q_1 dẫn, Q_2 ngưng nên:

$$V_{E1(p)} = I_{o(p)} \cdot (R_E + R_L) = 2.25\text{v}$$

- Điện thế đỉnh qua tải:

$$V_{o(p)} = 0.125 \cdot 8 = 1\text{v}$$

- Khi Q_1 dẫn (bán kỳ dương của tín hiệu), điện thế đỉnh tại chân B của Q_1 là:

$$V_{B1(p)} = V_{E1(p)} + 0.7\text{v} = 2.25 + 0.7 = 2.95\text{v}$$

- Điện thế tại ngõ ra của op-amp:

$$V_1 = V_{B1} - V_{D1} = 2.95 - 0.7 = 2.25\text{v}$$

- Tương tự khi Q_2 dẫn:

$$V_{B2(p)} = V_{E2(p)} - 0.7\text{v} = -2.25 - 0.7 = -2.95\text{v}$$

- Điện thế tại ngõ ra op-amp:

$$V_1 = V_{B2(p)} + V_{D2} = -2.95 + 0.7 = -2.25\text{v}$$

- Khi Q_1 ngưng (Q_2 dẫn)

$$V_{B1} = V_1 + V_{D1} = -2.25 + 0.7 = -1.55\text{v}$$

- Tương tự khi Q_1 dẫn (Q_2 ngưng)

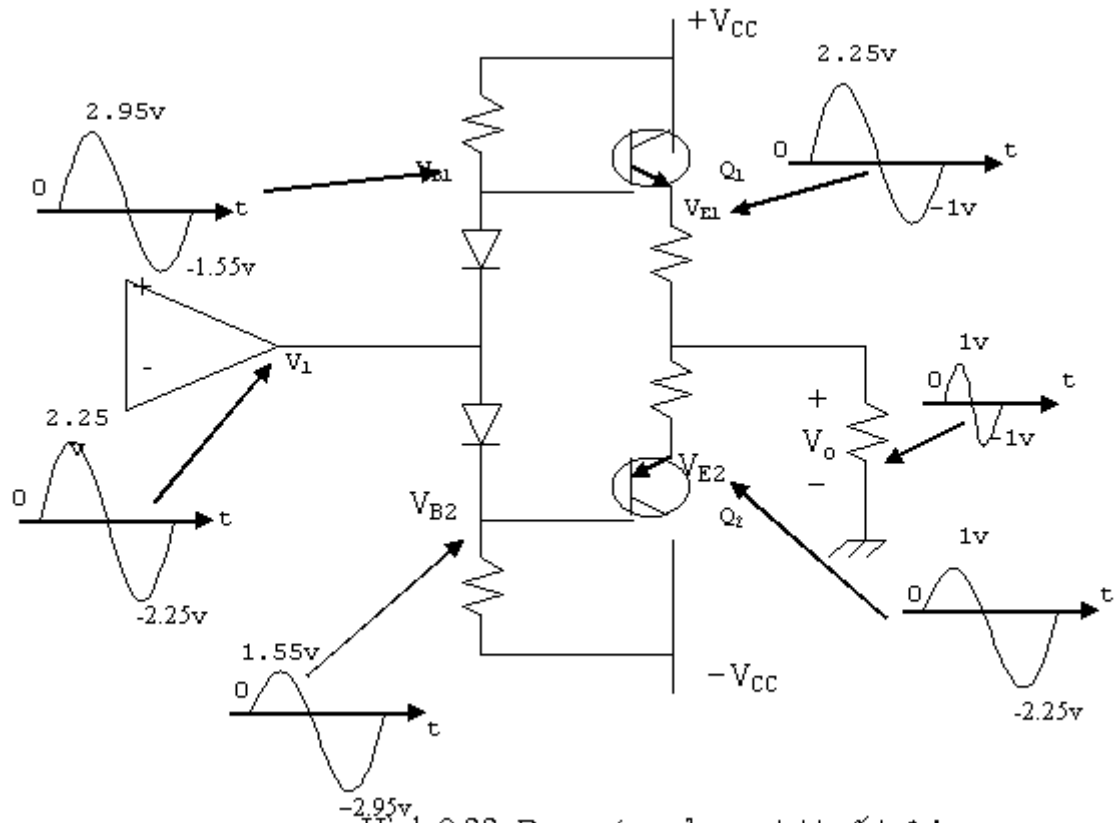
$$V_{B2} = V_1 - V_{D2} = 2.25 - 0.7 = 1.55v$$

- Dòng bão hòa qua mỗi transistor:

$$I_{c(sat)} = \frac{V_{CC}}{R_E + R_L} = \frac{6}{10 + 8} = 333.3mA$$

- Điện thế V_o tối đa:

$$V_{o(p)max} = 333.3 * 8 = 2.67v$$

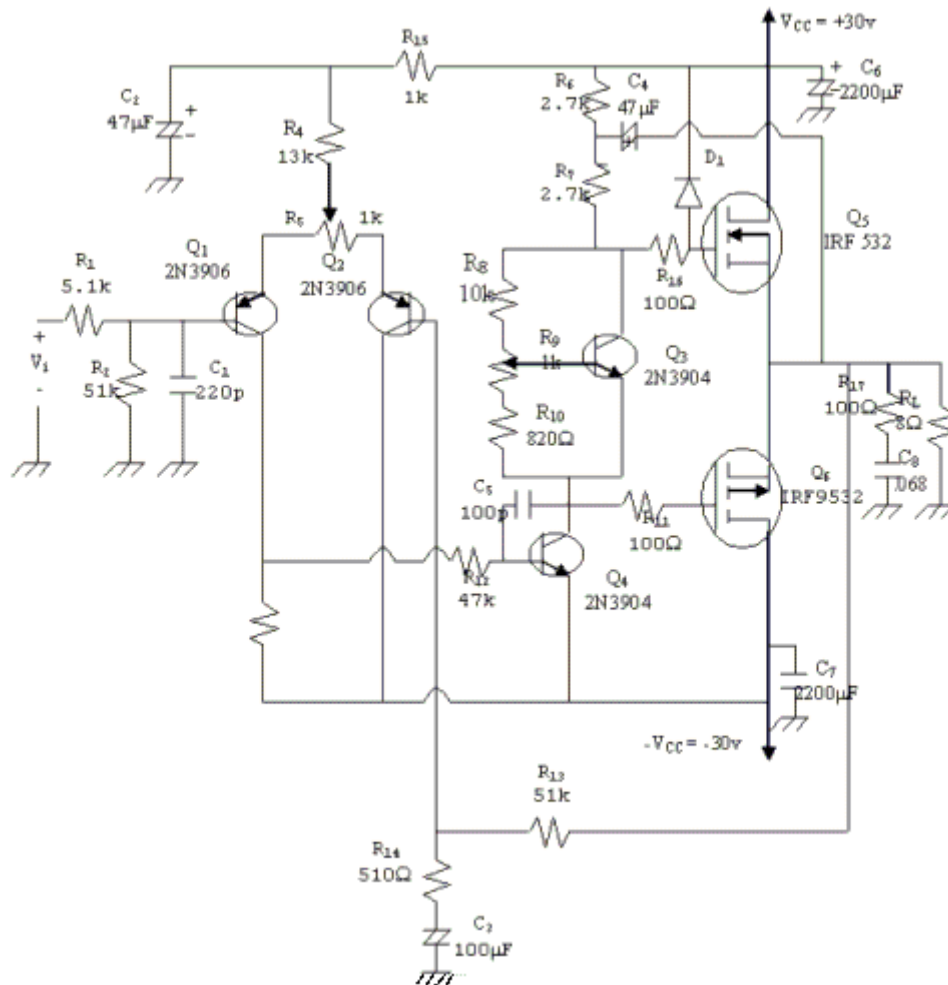


Hình 9.22: Dạng sóng của mạch khuếch đại

9.4.3.3 Mạch công suất dùng MOSFET:

Phần này giới thiệu một mạch dùng MOSFET công suất với tầng đầu là một mạch khuếch đại vi sai. Cách tính phân cực, về nguyên tắc cũng giống như phần trên. Ta chú ý một số điểm đặc biệt:

- Q_1 và Q_2 là mạch khuếch đại vi sai. R_2 để tạo điện thế phân cực cho cực nền của Q_1 . R_1, C_1 dùng để giới hạn tần số cao cho mạch (chống nhiễu ở tần số cao).
- Biến trở R_5 tạo cân bằng cho mạch khuếch đại vi sai.
- R_{13}, R_{14}, C_3 là mạch hồi tiếp âm, quyết định độ lợi điện thế của toàn mạch.
- R_{15}, C_2 mạch lọc hạ thông có tác dụng giảm sóng dư trên nguồn cấp điện của tầng khuếch đại vi sai.
- Q_4 dùng như một tầng đảo pha ráp theo mạch khuếch đại hạng A.
- Q_3 hoạt động như một mạch ổn áp để ổn định điện thế phân cực ở giữa hai cực công của cặp công suất.
- D_1 dùng để giới hạn biên độ vào cực công Q_5 . R_{16} và D_1 tác dụng như một mạch bảo vệ.
- R_{17} và C_8 tạo thành tải giả xoay chiều khi chưa mắc tải.



Hình 9.23 Công suất 30W dung MOSFET

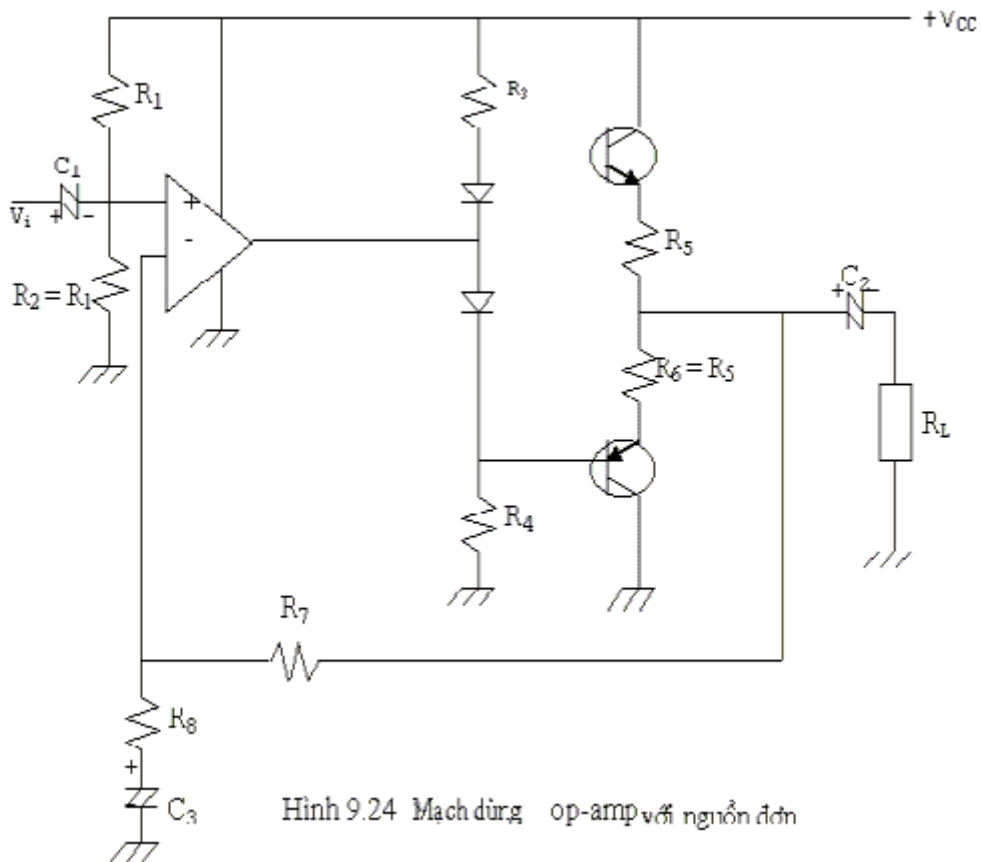
9.5 IC CÔNG SUẤT:

Trong mạch công suất mà tầng đầu là op-amp, nếu ta phân cực bằng nguồn đơn thì mạch có dạng như sau:

- R_1, R_2 dùng để phân cực cho ngõ vào có điện thế bằng $V_{CC}/2$.

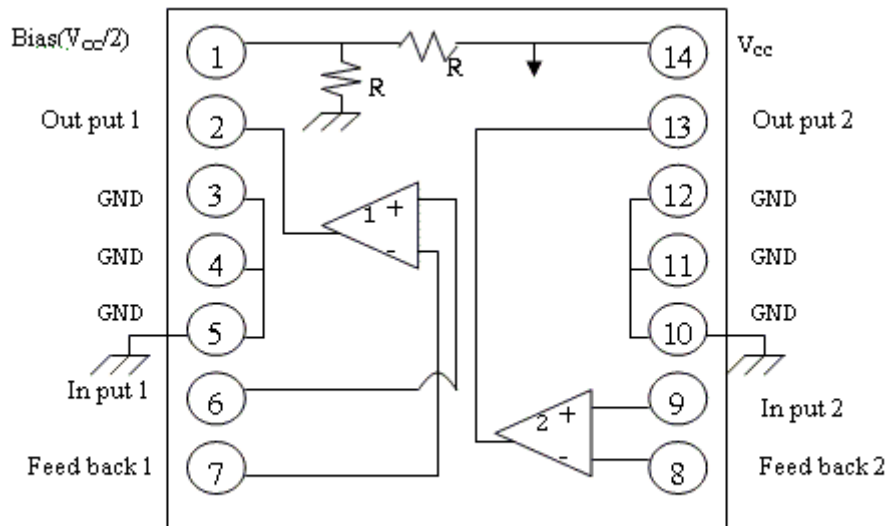
- Mạch hồi tiếp âm gồm R_7, R_8 và C_3 với $R_8 \ll R_7$. tụ C_3 để tạo độ lợi điện thế một chiều bằng đơn vị. Như vậy khi chưa có tín hiệu vào, ở hai ngõ vào + và ngõ vào - cũng như ở ngõ ra của tầng op-amp đều có điện thế phân cực bằng $V_{CC}/2$, bằng với điện thế một chiều ở ngõ ra của mạch công suất.

- Tụ C_2 (tụ xả) để ngăn điện thế một chiều qua tải và đảm bảo điện thế phân cực ngõ ra bằng $V_{CC}/2$.
- Độ lợi điện thế của toàn mạch: $A_v \approx 1 + R_7/R_8$



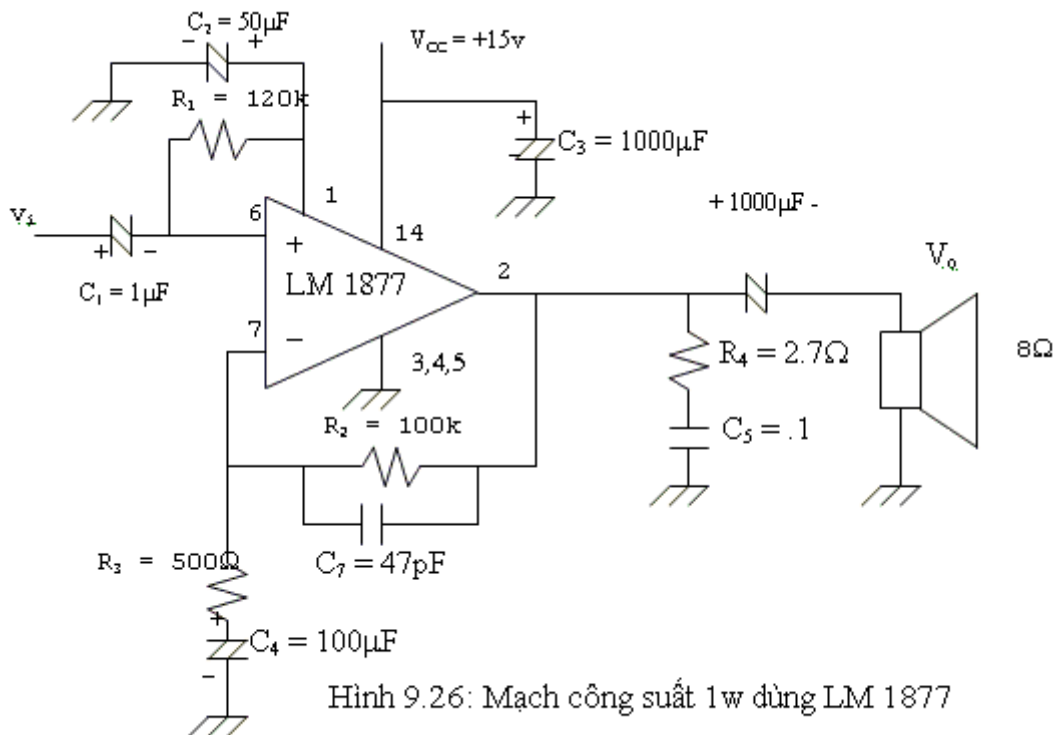
Các IC công suất thường được chế tạo bên trong có cấu trúc gần tương tự như mạch trên. Với những IC công suất lớn, tầng cuối có thể là các cặp darlington-cặp hồi tiếp. Ngoài ra để nâng cao chất lượng, người ta còn chế tạo thêm một số mạch có chức năng đặc biệt như bảo vệ nối tắt ngõ ra, bộ chỉnh tần số ...

Thí dụ ta xem IC công suất LM1877 (bên trong có 2 mạch công suất với công suất ra tối đa là 1w/kênh) có sơ đồ chân như sau:



Hình 9.25: Sơ đồ chân IC LM 1877

Mạch sau đây cho thấy cách ráp thành mạch công suất 1 watt với các linh kiện bên ngoài khi dùng 1 kênh.



Hình 9.26: Mạch công suất 1w dùng LM 1877

Trong đó chú ý một số đặc điểm:

- R_2, C_7, R_3, C_4 quyết định độ khuếch đại của mạch (mạch hồi tiếp âm).
- R_4, C_5 làm tải giả cho mạch và điều hòa tổng trở loa ở tần số cao.
- Tụ C_7 quyết định đáp ứng tần số cao.
- R_1 để phân cực ngõ vào.
- R_1 không được quá nhỏ sẽ làm biên độ tín hiệu vào.
- Độ khuếch đại của mạch ở tần số giữa

$$A_v = 1 + \frac{R_2}{R_3} = 1 + \frac{100 \cdot 10^3}{500} = 201$$

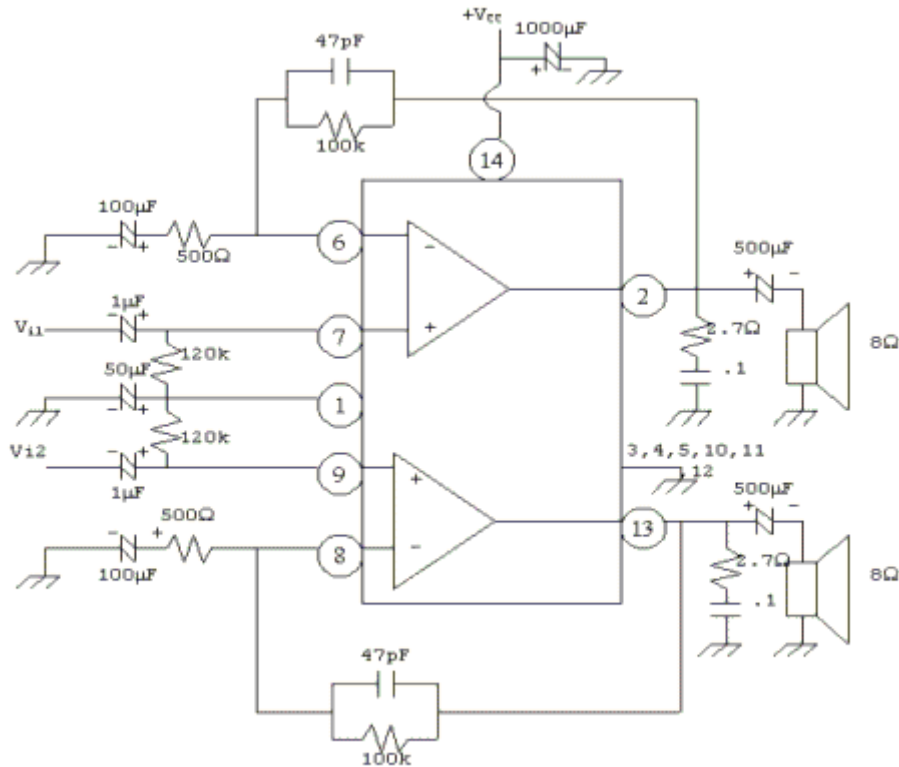
- Biên độ tín hiệu ra khi $v_i(p) = 20\text{mv}$

$$V_{o(p)} = 20 \cdot 201 \approx 4 \text{ volt}$$

- Công suất ra:

$$P_{0(ac)} = \frac{V_{o(p)}^2}{2R_L} = \frac{4^2}{2 \cdot 8} = 1 \text{ watt}$$

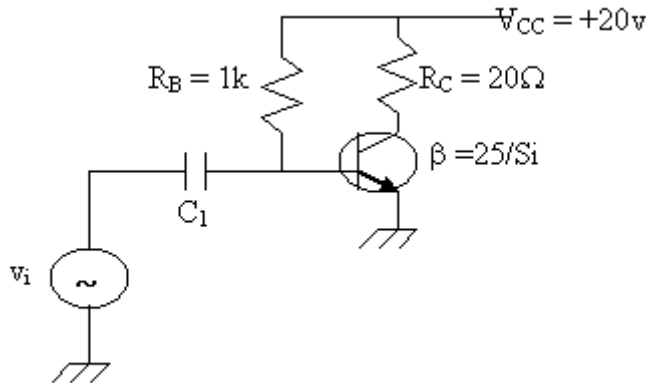
Trong trường hợp ráp 2 kênh, mạch điện như hình sau:



Hình 9.27: Mạch công suất stereo dùng LM 1877

BÀI TẬP CUỐI CHƯƠNG IX

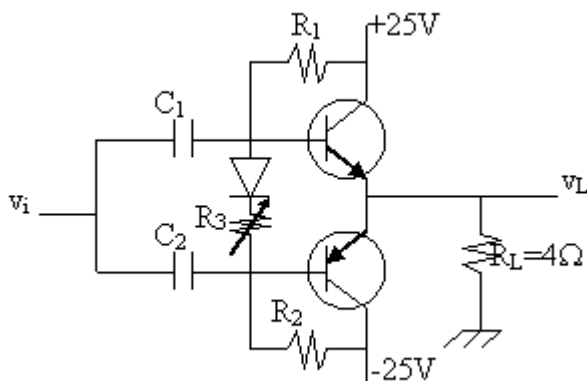
Bài 1: Tính công suất vào, công suất ra và hiệu suất của mạch sau, biết rằng khi có tín hiệu ở ngõ vào dòng I_B sẽ dao động với biên độ đỉnh là 10mA.



Bài 2: Trong mạch khuếch đại công suất sau đây:

1. Tính công suất vào, công suất ra và công suất tiêu phí trong mỗi transistor.
2. Tính công suất và hiệu suất của mạch khi tín hiệu vào có biên độ hiệu dụng là $12V(r_{ms})$.

là $12V(r_{ms})$.



Bài 3: Một mạch công suất loại A dùng biến thế với tỉ số vòng 4:1. Dùng nguồn cấp điện $V_{CC} = 36V$ để mạch cho công suất 2 watt trên tải 16Ω .

Tính:

- a/. $P_{(ac)}$ trên cuộn sơ cấp.
- b/. $V_{L(ac)}$.
- c/. $V_{(ac)}$ trên cuộn sơ cấp.
- d/. Trị hiệu dụng của dòng điện qua tải và trên cuộn sơ cấp.

Bài 4: Một mạch khuếch đại công suất loại A như hình vẽ. Xác định:

- a/. Độ lợi điện thế gần đúng của mạch.
- b/. Công suất vào $P_{i(dc)}$.
- c/. Công suất ra $P_{o(ac)}$.

Chương 10

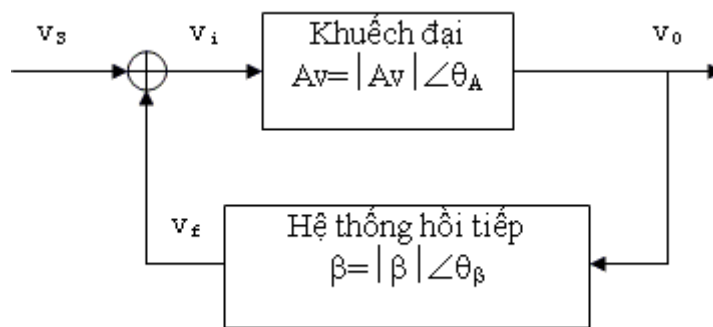
MẠCH DAO ĐỘNG (Oscillators)

Ngoài các mạch khuếch đại điện thế và công suất, dao động cũng là loại mạch căn bản của ngành điện tử. Mạch dao động được sử dụng phổ biến trong các thiết bị viễn thông. Một cách đơn giản, mạch dao động là mạch tạo ra tín hiệu.

Tổng quát, người ta thường chia ra làm 2 loại mạch dao động: Dao động điều hòa (harmonic oscillators) tạo ra các sóng sin và dao động tích thoát (thư giãn - relaxation oscillators) thường tạo ra các tín hiệu không sin như răng cưa, tam giác, vuông (sawtooth, triangular, square).

10.1 MẠCH DAO ĐỘNG SIN TẦN SỐ THẤP:

Ta xem lại mạch khuếch đại có hồi tiếp



$$v_i = v_s + v_f$$

$$A_v = \frac{v_o}{v_i}$$

$$\beta = \frac{v_f}{v_o}$$

- Nếu pha của v_f lệch 180° so với v_s ta có hồi tiếp âm.
 - Nếu pha của v_f cùng pha với v_s (hay lệch 360°) ta có hồi tiếp dương.
- Độ lợi của mạch khi có hồi tiếp:

$$\begin{aligned} A_r &= \frac{v_o}{v_s} = \frac{v_o}{v_i} \cdot \frac{v_i}{v_s} = A_v \cdot \frac{v_s + v_f}{v_s} \\ &= A_v \left(1 + \frac{v_f}{v_s}\right) = A_v \left(1 + \frac{\beta v_o}{v_s}\right) \\ &= A_v (1 + \beta A_r) = A_v + \beta A_v A_r \\ \Rightarrow A_r &= \frac{A_v}{1 - \beta A_v} \end{aligned} \quad (10.1)$$

Trường hợp đặc biệt $\beta A_v = 1$ được gọi là chuẩn cứ Barkausen (Barkausen criteria), lúc này A_f trở nên vô hạn, nghĩa là khi không có tín hiệu nguồn v_s mà vẫn có tín hiệu ra v_0 , tức mạch tự tạo ra tín hiệu và được gọi là mạch dao động. Tóm lại điều kiện để có dao động là:

$$\beta A_v = 1$$

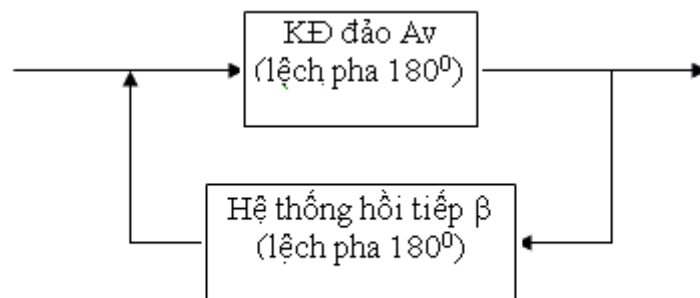
$\theta_A + \theta_B = 0^\circ$ (360°) điều kiện này chỉ thỏa ở một tần số nào đó, nghĩa là trong hệ thống hồi tiếp dương phải có mạch chọn tần số.

Nếu $\beta A_v \gg 1$ (đúng điều kiện pha) thì mạch dao động đạt ổn định nhanh nhưng dạng sóng méo nhiều (thiên về vuông) còn nếu $\beta A_v > 1$ và gần bằng 1 thì mạch đạt đến độ ổn định chậm nhưng dạng sóng ra ít méo. Còn nếu $\beta A_v < 1$ thì mạch không dao động được.

10.1.1 Dao động dịch pha (phase shift oscillator):

- Tạo sóng sin tần số thấp nhất là trong dải âm tần.
- Còn gọi là mạch dao động RC.
- Mạch có thể dùng BJT, FET hoặc Op-amp.
- Thường dùng mạch khuếch đại đảo (lệch pha 180°) nên hệ thống hồi tiếp phải lệch pha thêm 180° để tạo hồi tiếp dương.

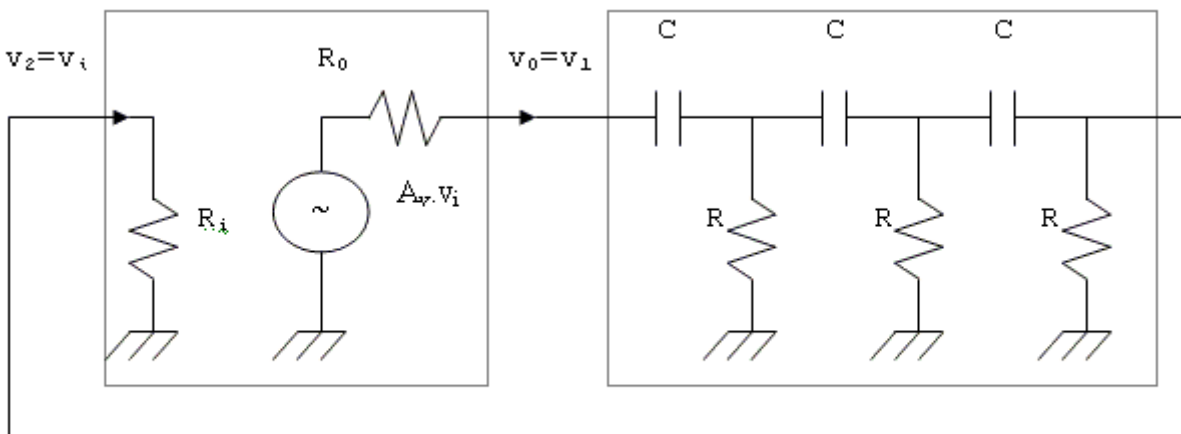
a. Nguyên tắc:



Hình.10.1

- Hệ thống hồi tiếp gồm ba mắc R-C, mỗi mắc có độ lệch pha tối đa 90° nên để độ lệch pha là 180° phải dùng ba mắc R-C.

- Mạch tương đương tổng quát của toàn mạch dao động dịch pha được mô tả ở hình 10.2



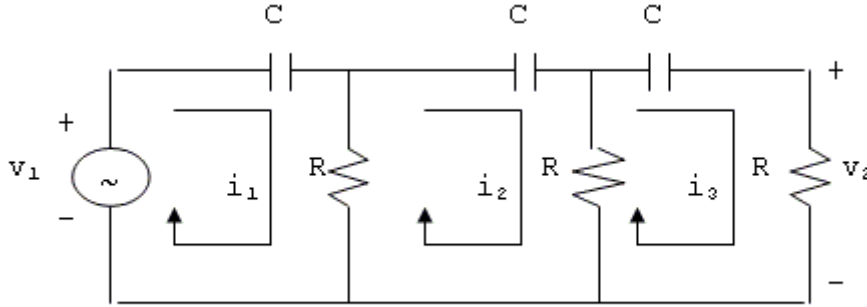
Hình 10.2

Nếu R_1 rất lớn và R_0 nhỏ không đáng kể

Ta có: $v_0 = v_1 = Av.v_i$

$$v_i = v_2$$

- Hệ thống hồi tiếp gồm 3 mắc C-R, và được vẽ lại như hình 10.3.



Hình 10.3

- Để phân giải mạch ta theo 4 bước:

+ Viết phương trình tính độ lợi điện thế $\beta = v_2/v_1$ của hệ thống hồi tiếp.

+ Rút gọn thành dạng $a + jb$

+ Cho $b = 0$ để xác định tần số dao động f_0

+ Thay f_0 vào phương trình của bước 1 để xác định giá trị của β tại f_0 .

$$\text{Đề ý: } \beta = v_2/v_1 = \frac{R.i_3}{v_1}$$

Từ hình 10.3, ta có:

$$-v_1 + (-j \frac{1}{\omega C})i_1 + R(i_1 - i_2) = 0 \quad (10.2)$$

$$R(i_2 - i_1) + (-j \frac{1}{\omega C})i_2 + R(i_2 - i_3) = 0 \quad (10.3)$$

$$R(i_3 - i_2) + (-j \frac{1}{\omega C})i_3 + Ri_3 = 0 \quad (10.4)$$

$$\text{Suy ra: } (R - j \frac{1}{\omega C})i_1 - Ri_2 + 0i_3 = v_1$$

$$-Ri_1 + (2R - j \frac{1}{\omega C})i_2 - Ri_3 = 0$$

$$0i_1 - Ri_2 + (2R - j \frac{1}{\omega C})i_3 = 0$$

Từ đó:

$$i_3 = \frac{\begin{vmatrix} R - \frac{j}{\omega C} & -R & v_1 \\ -R & 2R - \frac{j}{\omega C} & 0 \\ 0 & -R & 0 \end{vmatrix}}{\begin{vmatrix} R - \frac{j}{\omega C} & -R & 0 \\ -R & 2R - \frac{j}{\omega C} & -R \\ 0 & -R & 2R - \frac{j}{\omega C} \end{vmatrix}}$$

Và:

$$i_3 = \frac{\begin{bmatrix} R - \frac{j}{\omega C} \end{bmatrix} \begin{vmatrix} 2R - \frac{j}{\omega C} & 0 \\ -R & 0 \end{vmatrix} - \begin{bmatrix} R \end{bmatrix} \begin{vmatrix} -R & 0 \\ 0 & 0 \end{vmatrix} + \begin{bmatrix} v_1 \end{bmatrix} \begin{vmatrix} -R & 2R - \frac{j}{\omega C} \\ 0 & -R \end{vmatrix}}{\begin{bmatrix} R - \frac{j}{\omega C} \end{bmatrix} \begin{vmatrix} 2R - \frac{j}{\omega C} & -R \\ -R & 2R - \frac{j}{\omega C} \end{vmatrix} - \begin{bmatrix} -R \end{bmatrix} \begin{vmatrix} -R & -R \\ 0 & 2R - \frac{j}{\omega C} \end{vmatrix} + \begin{bmatrix} 0 \end{bmatrix} \begin{vmatrix} -R & 2R - \frac{j}{\omega C} \\ 0 & -R \end{vmatrix}}$$

$$\begin{aligned} \Rightarrow i_3 &= \frac{R^2 \cdot v_1}{\begin{bmatrix} R - \frac{j}{\omega C} \end{bmatrix} \left[(2R - \frac{j}{\omega C})^2 - R^2 \right] + (R)(-R)(2R - \frac{j}{\omega C})} \\ &= \frac{R^2 \cdot v_1}{\begin{bmatrix} R - \frac{j}{\omega C} \end{bmatrix} \left[4R^2 - j \frac{4R}{\omega C} - \frac{1}{(\omega C)^2} - R^2 \right] - (R^2)(2R - \frac{j}{\omega C})} \\ &= \frac{R^2 \cdot v_1}{\begin{bmatrix} R - \frac{j}{\omega C} \end{bmatrix} \left[3R^2 - j \frac{4R}{\omega C} - \frac{1}{(\omega C)^2} \right] - 2R^3 + j \frac{R^2}{\omega C}} \\ &= \frac{R^2 \cdot v_1}{R^3 - \frac{5R}{\omega^2 C^2} + j \left(\frac{1}{\omega^3 C^3} - \frac{6R^2}{\omega C} \right)} \end{aligned}$$

Thay $i_3 = \frac{v_2}{R}$

$$\begin{aligned} \Rightarrow v_2 &= \frac{R^3 \cdot v_1}{R^3 - \frac{5R}{\omega^2 C^2} + j \left(\frac{1}{\omega^3 C^3} - \frac{6R^2}{\omega C} \right)} \\ \Rightarrow \beta = \frac{v_2}{v_1} &= \frac{R^3}{\left(R^3 - \frac{5R}{\omega^2 C^2} \right) + j \left(\frac{1}{\omega^3 C^3} - \frac{6R^2}{\omega C} \right)} \\ \beta &= \frac{1}{\left(1 - \frac{5}{\omega^2 R^2 C^2} \right) + j \left(\frac{1}{\omega^3 R^3 C^3} - \frac{6}{R \omega C} \right)} \end{aligned}$$

Để mạch lệch pha 180° :

$$\frac{1}{\omega_0^3 R^3 C^3} - \frac{6}{R \omega_0 C} = 0 \Rightarrow \omega_0 RC = 6 \omega_0^3 R^3 C^3$$

$$\Rightarrow 1 = 6 \omega_0^2 R^2 C^2 \Rightarrow \omega_0^2 = \frac{1}{6 R^2 C^2}$$

$$\text{Từ đó: } \omega_0 = \frac{1}{\sqrt{6RC}} \quad (10.5)$$

$$\text{Và } f_0 = \frac{1}{2\pi\sqrt{6RC}} \quad (10.6)$$

Thay ω_0 vào biểu thức của β ta tìm được:

$$\beta = \frac{v_2}{v_1} = \frac{1}{1 - \frac{5}{\left(\frac{1}{\sqrt{6RC}}\right)^2 R^2 C^2}} = \frac{1}{1 - \frac{5}{\frac{1}{6}}} = -\frac{1}{29}$$

Dấu trừ cho biết hệ thống hồi tiếp có độ lệch pha 180° .

Từ $\beta A_v \geq 1 \Rightarrow$ Độ khuếch đại vòng hở $A_v \geq 29$.

Tóm lại:

$f_0 = \frac{1}{2\pi\sqrt{6RC}}$ $A_v \geq 29 \angle 180^\circ$

b. Mạch dịch pha dùng op-amp:

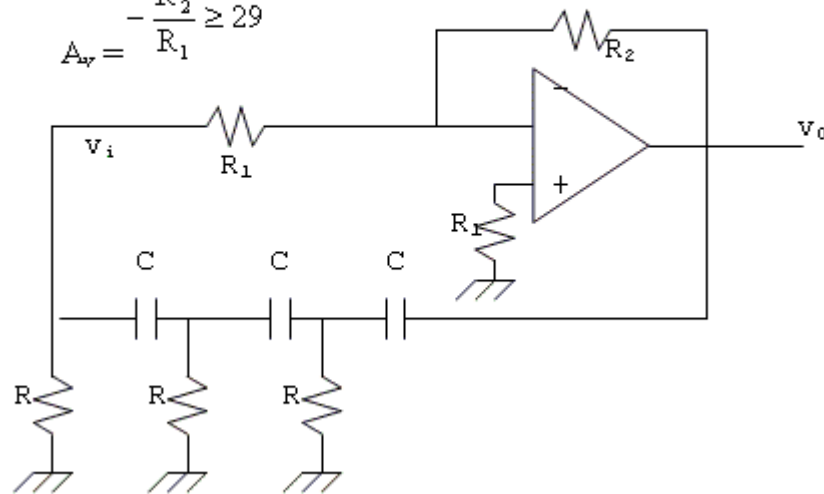
- Do op-amp có tổng trở vào rất lớn và tổng trở ra không đáng kể nên mạch dao động này minh họa rất tốt cho chuẩn cứ Barkausen. Mạch căn bản được vẽ ở hình 10.4

- Tần số dao động được xác định bởi:

$$f_0 = \frac{1}{2\pi\sqrt{6RC}}$$

và độ lợi vòng hở:

$$A_v = -\frac{R_2}{R_1} \geq 29$$



Hình 10.4

c. Mạch dao động dịch pha dùng FET:

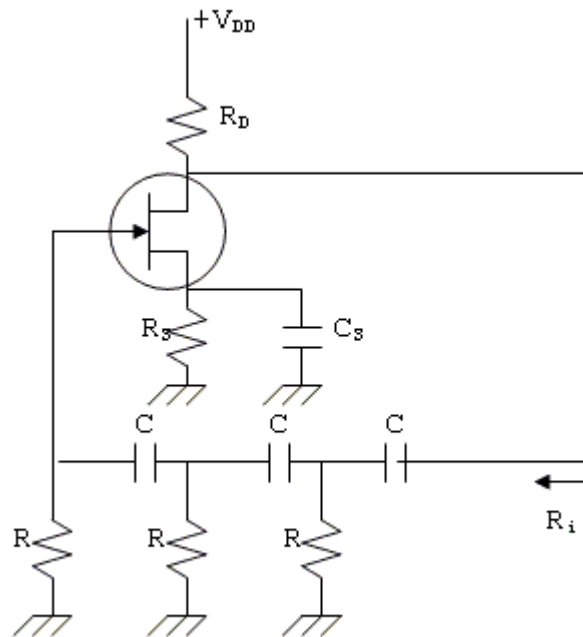
- Do FET có tổng trở vào rất lớn nên cũng thích hợp cho loại mạch này.
- Tổng trở ra của mạch khuếch đại khi không có hồi tiếp:

$R_0 = R_D || r_D$ phải thiết kế sao cho R_0 không đáng kể so với tổng trở vào của hệ thống hồi tiếp để tần số dao động vẫn thỏa mãn công thức:

$$f_0 = \frac{1}{2\pi\sqrt{6RC}}$$

Nếu điều kiện trên không thỏa mãn thì ngoài R và C, tần số dao động sẽ còn tùy thuộc vào R_0 (xem mạch dùng BJT).

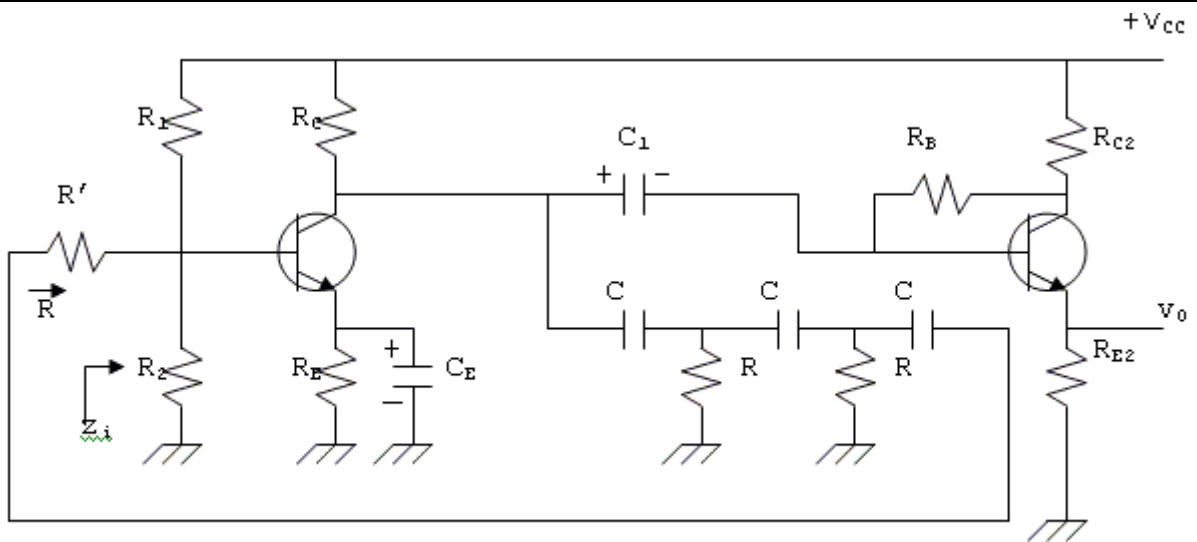
- Độ lợi vòng hở của mạch: $A_v = -g_m(R_D || r_D) \geq 29$ nên phải chọn Fet có g_m, r_D lớn và phải thiết kế với R_D tương đối lớn.



Hình 10.5

d. Mạch dùng BJT:

- Mạch khuếch đại là cực phát chung có hoặc không có tụ phân dòng cực phát.



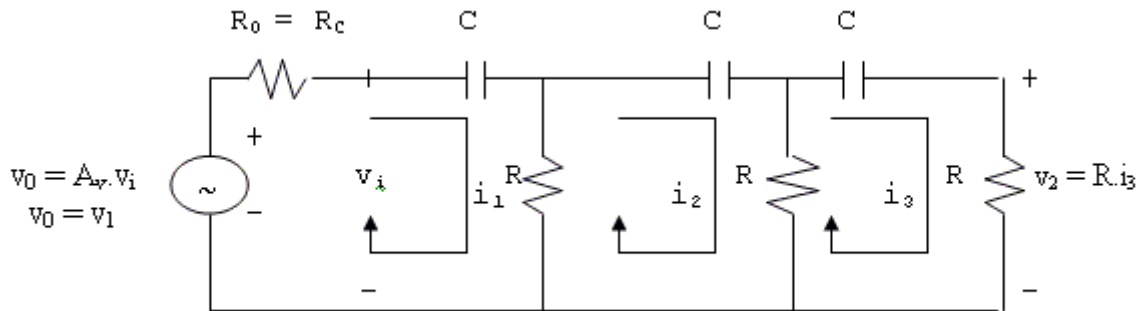
Hình 10.6

- Điều kiện tổng trở vào của mạch không thỏa mãn nên điện trở R cuối cùng của hệ thống hồi tiếp là:

$$R = R' + (R_1 || R_2 || Z_b) \quad (10.8)$$

Với $Z_b = \beta r_e$ nếu có C_E và $Z_b = \beta(r_e + R_E)$ nếu không có C_E .

- Tổng trở của mạch khi chưa có hồi tiếp $R_0 \approx R_C$ không nhỏ lắm nên làm ảnh hưởng đến tần số dao động. Mạch phân giải được vẽ lại



Hình 10.7

-Áp dụng cách phân giải như phần trước ta tìm được tần số dao động:

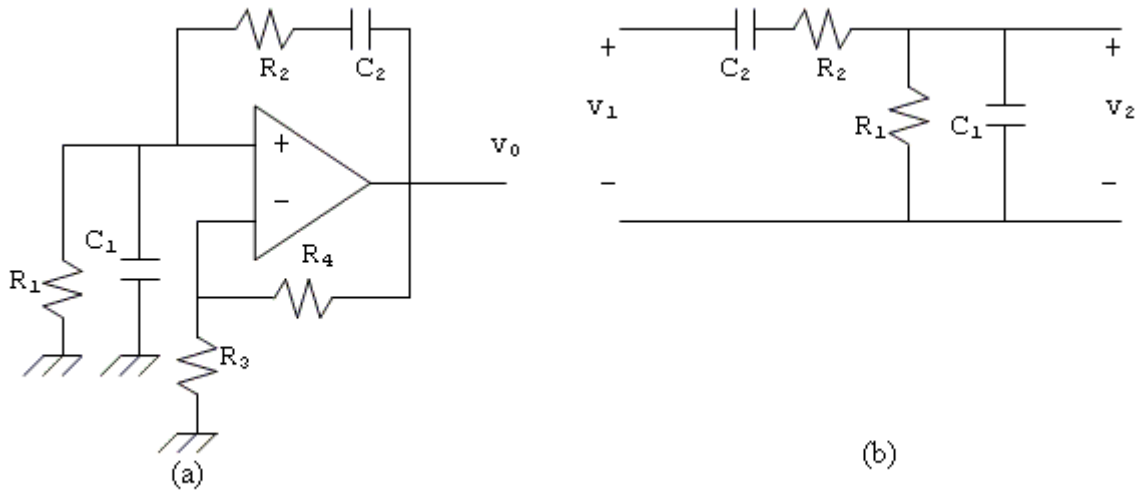
$$f_0 = \frac{1}{2\pi RC} \cdot \frac{1}{\sqrt{6 + 4 \frac{R_c}{R}}} \quad (10.9)$$

$$\text{và hệ số hồi tiếp } \beta = - \frac{1}{29 + 23 \frac{R_c}{R} + 4 \left(\frac{R_c}{R} \right)^2} \quad (10.10)$$

- Thường người ta thêm một tầng khuếch đại đệm cực thu chung để tải không ảnh hưởng đến mạch dao động.

10.1.2 Mạch dao động cầu Wien: (wien bridge oscillators)

- Cũng là một dạng dao động dịch pha. Mạch thường dùng op-amp ráp theo kiểu khuếch đại không đảo nên hệ thống hồi tiếp phải có độ lệch pha 0^0 . Mạch căn bản như hình 10.8a và hệ thống hồi tiếp như hình 10.8b



Hình 10.8

Ta có:

$$\beta = \frac{v_2}{v_1} = \frac{\frac{R_1}{(1 + j\omega R_1 C_1)}}{R_2 + \frac{1}{j\omega C_2} + \frac{R_1}{(1 + j\omega R_1 C_1)}}$$

$$= \frac{\frac{R_1}{(1 + j\omega R_1 C_1)}}{\left[\frac{R_2(j\omega C_2)(1 + j\omega R_1 C_1) + 1 + j\omega R_1 C_1 + j\omega R_1 C_2}{j\omega C_2(1 + j\omega R_1 C_1)} \right]}$$

$$= \frac{R_1}{(1 + j\omega R_1 C_1)} \cdot \frac{j\omega C_2(1 + j\omega R_1 C_1)}{(j\omega R_2 C_2 - \omega^2 R_1 R_2 C_1 C_2 + 1 + j\omega R_1 C_1 + j\omega R_1 C_2)}$$

$$= \frac{j\omega R_1 C_2}{(1 - \omega^2 R_1 R_2 C_1 C_2) + j\omega(R_1 C_1 + R_2 C_2 + R_1 C_2)}$$

$$= \frac{\omega R_1 C_2}{\omega(R_1 C_1 + R_2 C_2 + R_1 C_2) + j(\omega^2 R_1 R_2 C_1 C_2 - 1)}$$

Tại tần số dao động ω_0 :

$$\begin{aligned} \omega_0^2 R_1 R_2 C_1 C_2 - 1 &= 0 \\ \Rightarrow \omega_0 &= \frac{1}{\sqrt{R_1 R_2 C_1 C_2}} \Rightarrow f_0 = \frac{1}{2\pi \sqrt{R_1 R_2 C_1 C_2}} \quad (10.11) \end{aligned}$$

Khi đó:

$$\begin{aligned} \beta &= \frac{\omega_0 R_1 C_2}{\omega_0 (R_1 C_1 + R_2 C_2 + R_1 C_2)} = \frac{R_1 C_2}{R_1 C_1 + R_2 C_2 + R_1 C_2} \\ &= \frac{1}{1 + \frac{R_2}{R_1} + \frac{C_1}{C_2}} \quad (10.12) \end{aligned}$$

Nếu chọn $R_1 = R_2 = R$ và $C_1 = C_2 = C$. Ta có $\beta = \frac{RC}{RC + RC + RC} = \frac{1}{3}$

$$\Rightarrow A_v = 3 \text{ Và } f_0 = \frac{1}{2\pi RC} \quad (10.13)$$

Trong mạch cơ bản hình 10.8a, ta chú ý:

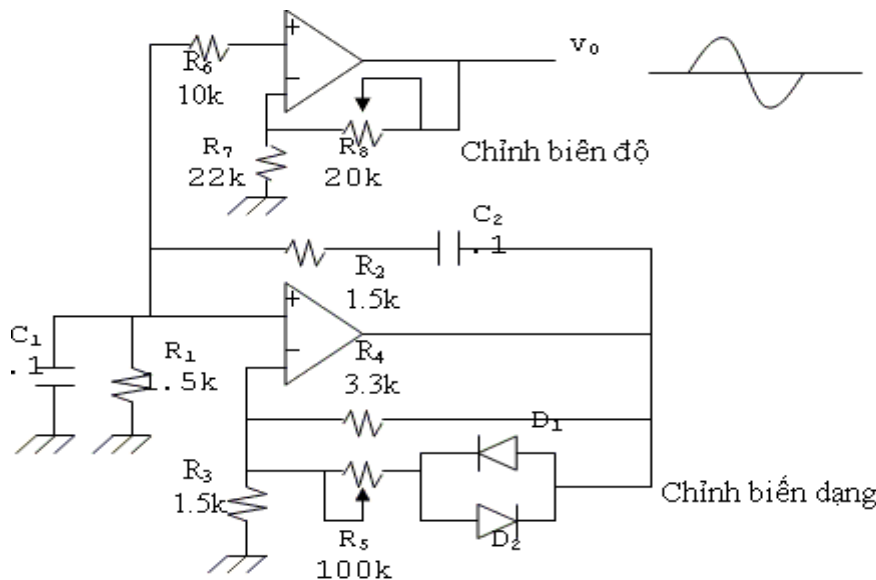
- Nếu độ lợi vòng hở $A_v < 3$ mạch không dao động
- Nếu độ lợi vòng hở $A_v \gg 3$ thì tín hiệu dao động nhận được bị biến dạng (đỉnh dương và đỉnh âm của hình sin bị cắt).

- Cách tốt nhất là khi khởi động, mạch tạo $A_v > 3$ (để dễ dao động) xong giảm dần xuống gần bằng 3 để có thể giảm thiểu tối đa việc biến dạng. Người ta có nhiều cách, hình 10.9 là một ví dụ dùng diode hoạt động trong vùng phi tuyến để thay đổi độ lợi điện thế của mạch.

- Khi biên độ của tín hiệu ra còn nhỏ, D_1, D_2 không dẫn điện và không ảnh hưởng đến mạch. Độ lợi điện thế của mạch lúc này là:

$$A_v = 1 + \frac{R_4}{R_3} = 3.2$$

- Độ lợi này đủ để mạch dao động. Khi điện thế đỉnh của tín hiệu ngang qua R_4 khoảng 0.5 volt thì các diode sẽ bắt đầu dẫn điện. D_1 dẫn khi ngõ ra dương và D_2 dẫn khi ngõ ra âm. Khi dẫn mạnh nhất, điện thế ngang diode xấp xỉ 0.7 volt. Để ý là hai diode chỉ dẫn điện ở phần đỉnh của tín hiệu ra và nó hoạt động như một điện trở thay đổi nối tiếp với R_5 và song song với R_4 làm giảm độ lợi của mạch, sao cho độ lợi lúc này xuống gần bằng 3 và có tác dụng làm giảm thiểu sự biến dạng. Việc phân giải hoạt động của diode trong vùng phi tuyến tương đối phức tạp, thực tế người ta mắc thêm một điện trở R_5 (như hình vẽ) để điều chỉnh độ lợi của mạch sao cho độ biến dạng đạt được ở mức thấp nhất.



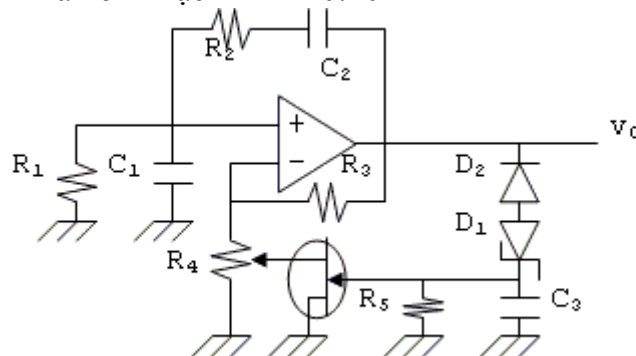
Hình 10.9

- Ngoài ra cũng nên để ý là độ biến dạng sẽ càng nhỏ khi biên độ tín hiệu ở ngõ ra càng thấp. Thực tế, để lấy tín hiệu ra của mạch dao động người ta có thể mắc thêm một mạch không đảo song song với R_1C_1 như hình vẽ thay vì mắc nối tiếp ở ngõ ra của mạch dao động. Do tổng trở vào lớn, mạch này gần như không ảnh hưởng đến hệ thống hồi tiếp nhưng tín hiệu lấy ra có độ biến dạng được giảm thiểu đáng kể do tác động lọc của R_1C_1 .

- Một phương pháp khác để giảm biến dạng và tăng độ ổn định biên độ tín hiệu dao động, người ta sử dụng JFET trong mạch hồi tiếp âm như một điện trở thay đổi. Lúc này JFET được phân cực trong vùng điện trở (ohmic region-vùng ID chưa bão hòa) và tác động như một điện trở thay đổi theo điện thế (VVR-voltage variable resistor).

$$r_{ds} = \frac{V_{DS}}{I_D} \bigg|_{V_{GS}}$$

- Ta xem mạch hình 10.10



Hình 10.10

- D_1, D_2 được dùng như mạch chỉnh lưu một bán kỳ (âm); C_3 là tụ lọc. Mạch này tạo điện thế âm phân cực cho JFET.

- Khi cấp điện, mạch bắt đầu dao động, biên độ tín hiệu ra khi chưa đủ làm cho D_1 và D_2 dẫn điện thì $V_{GS} = 0$ tức JFET dẫn mạnh nhất và r_{ds} nhỏ nhất và độ lợi điện thế của op-amp đạt giá trị tối đa.

- Sự dao động tiếp tục, khi điện thế đỉnh ngõ ra âm đạt trị số xấp xỉ $-(V_z + 0.7v)$ thì D_1 và D_2 sẽ dẫn điện và V_{GS} bắt đầu âm.

Chương 10: Mạch dao động

- Sự gia tăng của tín hiệu điện thế đỉnh ngõ ra sẽ làm cho V_{GS} càng âm tức r_{ds} tăng. Khi r_{ds} tăng, độ lợi A_v của mạch giảm để cuối cùng đạt được độ lợi vòng bằng đơn vị khi mạch hoạt động ổn định.

- Thực tế, để mạch hoạt động ở điều kiện tốt nhất, người ta dùng biến trở R_4 để có thể chỉnh đạt độ biến dạng thấp nhất.

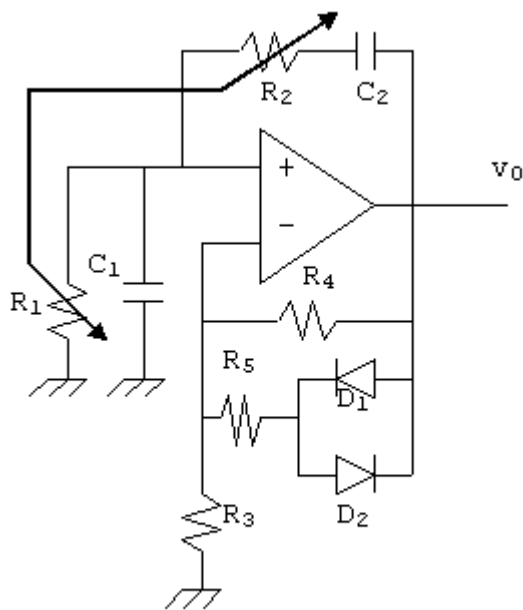
Vấn đề điều chỉnh tần số:

- Trong mạch dao động cầu Wien, tần số và hệ số hồi tiếp được xác định bằng công thức:

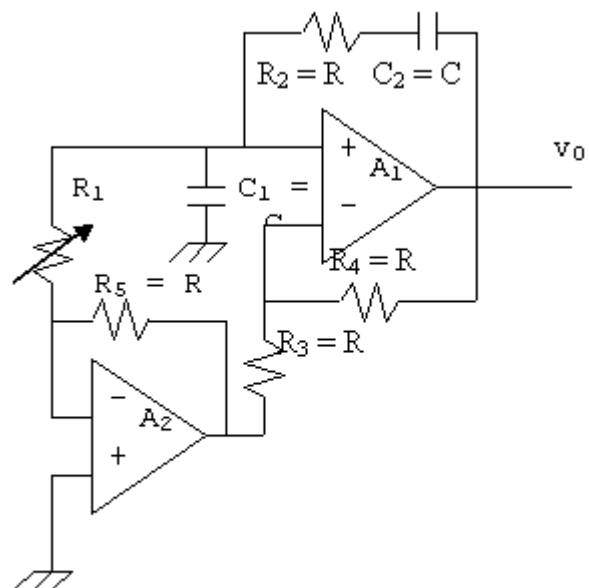
$$f_0 = \frac{1}{2\pi\sqrt{R_1 R_2 C_1 C_2}} \quad \beta = \frac{1}{1 + \frac{R_2}{R_1} + \frac{C_1}{C_2}}$$

- Như vậy để thay đổi tần số dao động, ta có thể thay đổi một trong các thành phần trên. Tuy nhiên, để ý là khi có hệ số hồi tiếp β cùng thay đổi theo và độ lợi vòng cũng thay đổi, điều này có thể làm cho mạch mất dao động hoặc tín hiệu dao động bị biến dạng.

- Để khắc phục điều này, người ta thường thay đổi R_1, R_2 hoặc C_1, C_2 cùng lúc (dùng biến trở đôi hoặc tụ xoay đôi) để không làm thay đổi hệ số β . Hình 10.11 mô tả việc điều chỉnh này.



Hình 10.11



Hình 10.12

- Tuy nhiên, hai biến trở rất khó đồng nhất và thay đổi giống hệt nhau nên β khó giữ vững. Một cách khác để điều chỉnh tần số dao động là dùng kỹ thuật hồi tiếp âm và chỉ thay đổi một thành phần mạch và không làm thay đổi độ lợi vòng dù β và A_v đều thay đổi. Mạch điện như hình 10.12

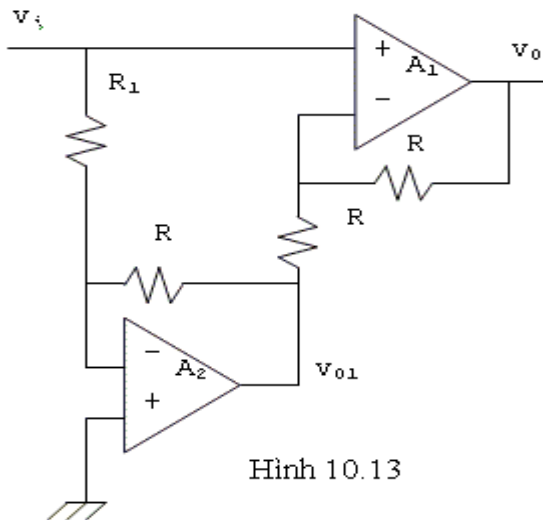
- Tần số dao động của mạch vẫn được xác định bởi:

$$f_0 = \frac{1}{2\pi\sqrt{R_1 R_2 C_1 C_2}}$$

Với $C_1 = C_2 = C$; $R_2 = R$ như hình vẽ, ta có: $f_0 = \frac{1}{2\pi C\sqrt{R_1 R}}$ (10.14)

Và hệ số hồi tiếp $\beta = \frac{1}{1 + \frac{R_2}{R_1} + \frac{C_1}{C_2}} = \frac{1}{2 + \frac{R}{R_1}}$ (10.15)

Vậy khi R_1 tăng thì f_0 giảm, β tăng. Ngược lại khi R_1 giảm thì f_0 tăng và β giảm. Mạch A_2 đưa vào trong hệ thống hồi tiếp dùng để giữ vững độ lợi vòng luôn bằng đơn vị khi ta điều chỉnh tần số (tức thay đổi R_1). Thật vậy, ta thử tính độ lợi vòng hở A_v của mạch



Ta có theo hình 10.13

$$\frac{v_i}{R_1} = -\frac{v_{01}}{R} \Rightarrow v_{01} = -\frac{R}{R_1} v_i$$

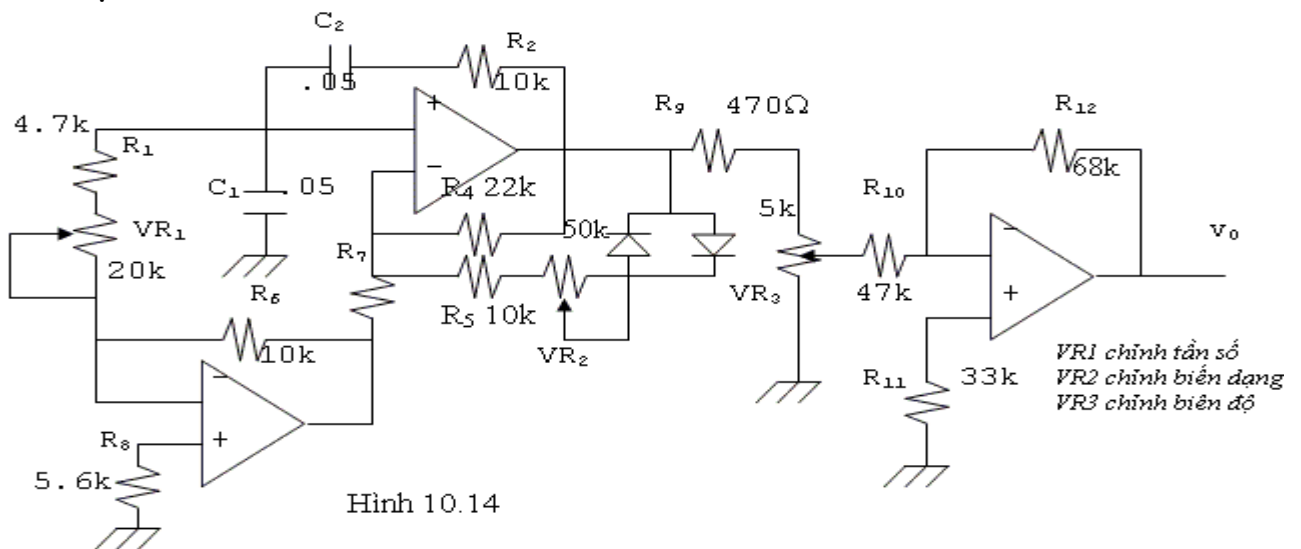
$$\frac{v_0 - v_i}{R} = \frac{v_i - v_{01}}{R} \Rightarrow v_0 - v_i = v_i - v_{01}$$

$$\Rightarrow 2v_i = v_0 + v_{01} = v_0 - \frac{R}{R_1} v_i$$

$$\Rightarrow A_v = \frac{v_0}{v_i} = 2 + \frac{R}{R_1}$$

$$\beta = \frac{1}{2 + \frac{R}{R_1}} \Rightarrow \beta A_v = 1$$

Toàn bộ mạch dao động cầu Wien có điều chỉnh tần số và biên độ dùng tham khảo được vẽ ở hình 10.14



*VR1 chỉnh tần số
VR2 chỉnh biên dạng
VR3 chỉnh biên độ*

10.2 MẠCH DAO ĐỘNG SIN TẦN SỐ CAO:

Dao động dịch pha không dùng được ở tần số cao do lúc đó tụ điện phải có điện dung rất nhỏ. Để tạo sóng tần số cao người ta thường đưa vào hệ thống hồi tiếp các mạch cộng hưởng LC (song song hoặc nối tiếp).

10.2.1 Mạch cộng hưởng (resonant circuit):

a. Cộng hưởng nối tiếp (series resonant circuit):

- Gồm có một tụ điện và một cuộn cảm mắc nối tiếp.
- Cảm kháng của cuộn dây là $jX_L = 2\pi f_L$

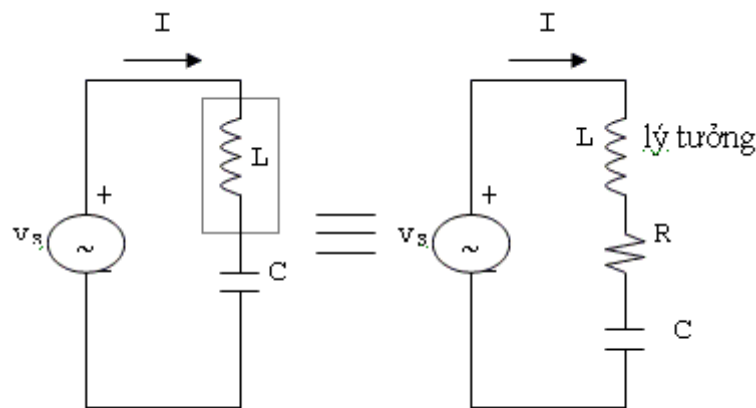
- Dung kháng của tụ điện là $-jX_C = \frac{1}{j2\pi fC}$

- Người ta định nghĩa tần số cộng hưởng của mạch là tần số f_0 mà tại đó $X_C = X_L$

$$2\pi f_0 L = \frac{1}{2\pi f_0 C} \Rightarrow f_0 = \frac{1}{2\pi\sqrt{LC}}$$

- Thực tế, cuộn cảm L luôn có nội trở R nên tổng trở thực của mạch là: $Z = R + jX_L - jX_C$.

- Tại tần số cộng hưởng f_0 thì $X_L = X_C$ nên $Z_0 = R$



Hình 10.15 (a)

- Vậy tại tần số cộng hưởng tổng trở của mạch có trị số cực tiểu.
- Khi tần số $f < f_0$ tổng trở có tính dung kháng.
- Khi tần số $f > f_0$ tổng trở có tính cảm kháng.

- Người ta định nghĩa băng tần (bandwidth) của mạch cộng hưởng B_w là: $B_w = f_2 - f_1$, trong đó

f_1 là hai tần số hai bên tần số cộng hưởng mà tại đó $|Z| = \sqrt{2} R$ hoặc $|I| = \frac{V_s}{\sqrt{2}R}$

- Nếu gọi Q là hệ số phẩm của cuộn dây (quality factor), ta có:

$$B_w = f_0 / Q, \text{ với } Q \text{ được định nghĩa: } Q = \frac{X_L}{R}$$

b. Cộng hưởng song song (parallel resonant circuit)

Tổng trở của mạch:

$$Z = (-jX_C) \parallel (R_S + jX_{L_s})$$

$$Z = \frac{(-jX_C)(R_S + jX_{L_s})}{-jX_C + R_S + jX_{L_s}} = \frac{X_C X_{L_s} - jX_C R_S}{R_S + jX_{L_s} - jX_C}$$

Tại tần số cộng hưởng f_0 ta có: $X_{L_s} = X_C$

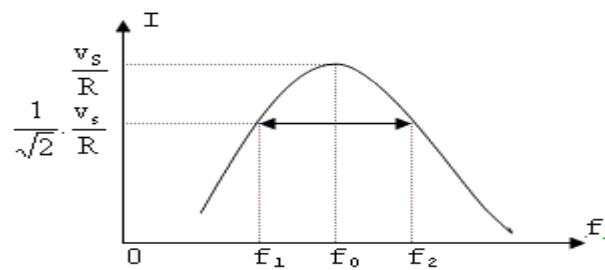
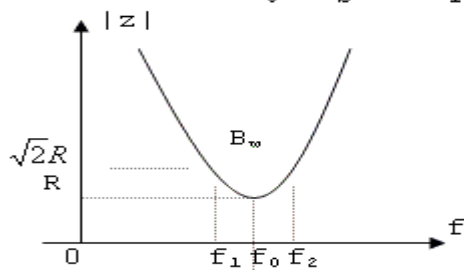
$$\text{Suy ra: } Z_0 = \frac{(X_{L_s})^2 - jX_{L_s} R_S}{R_S} = \frac{(X_{L_s})^2}{R_S} - jX_{L_s}$$

$$\text{Nhưng } Q = \frac{X_{L_s}}{R_S}$$

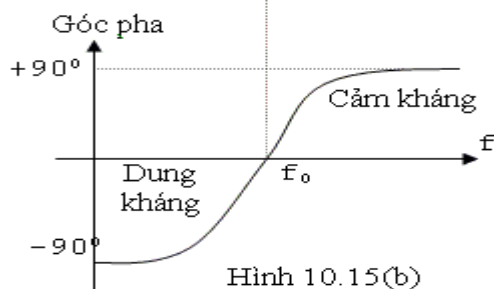
$$\Rightarrow Z_0 = \frac{R_S^2 Q^2}{R_S} - jR_S Q = R_S Q^2 - jR_S Q$$

Nếu Q lớn (tần số cao, nội trở R_S nhỏ)

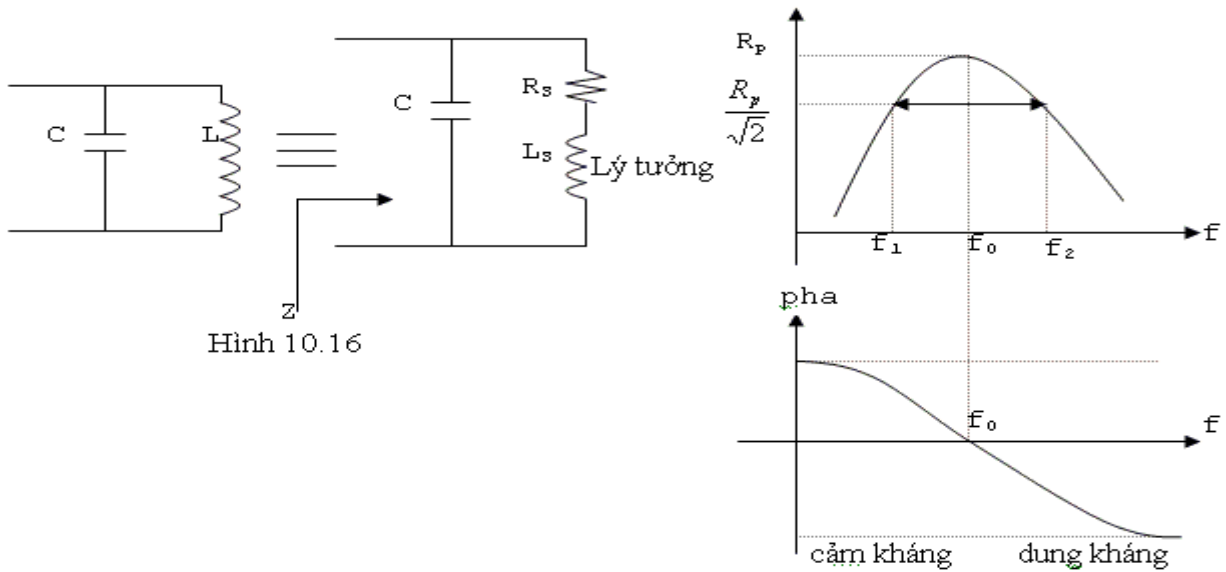
$$Z_0 \approx R_S Q^2 \approx R_p \text{ có giá trị như một điện trở.}$$



Hình 10.15(c)



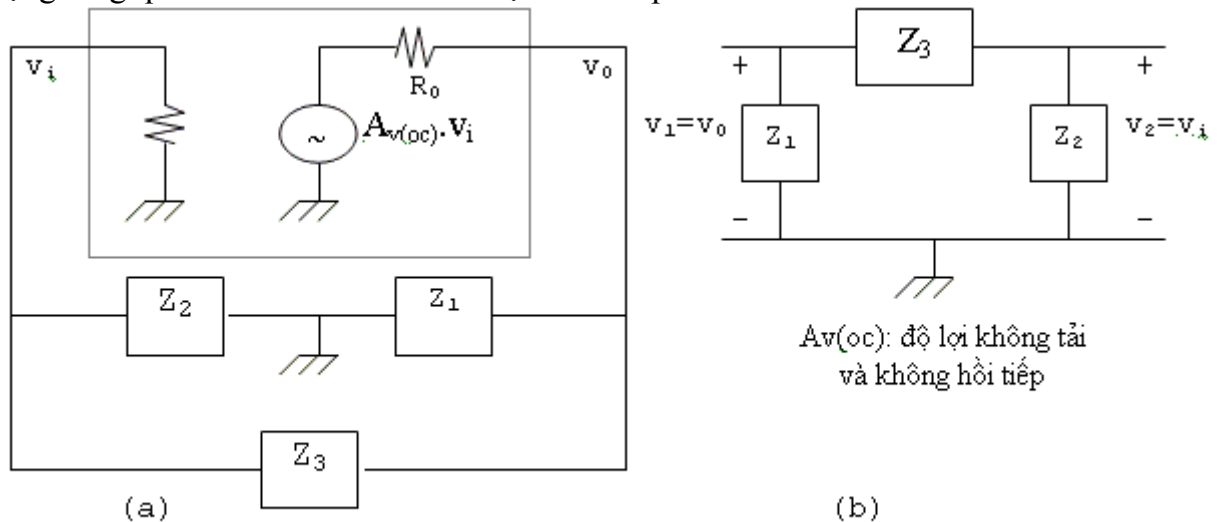
Hình 10.15(b)



Hình 10.16

10.2.2 Tổng quát về dao động LC:

-Dạng tổng quát như hình 10.17a và mạch hồi tiếp như hình 10.17b



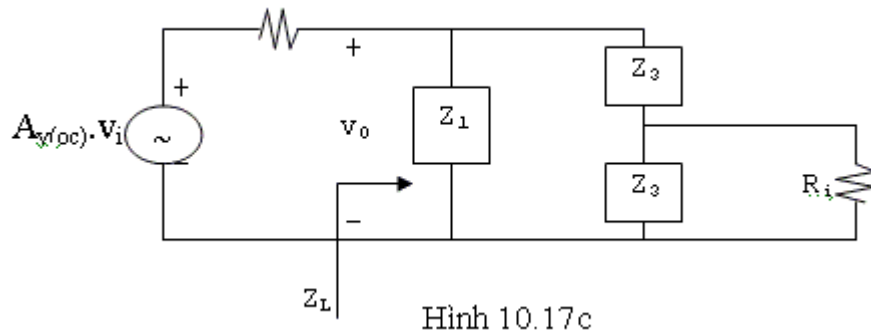
Hình 10.17

- Giả sử R_1 rất lớn đối với Z_2 (thường được thỏa vì Z_2 rất nhỏ)

Để tính hệ số hồi tiếp ta dùng hình 10.17b

$$v_2 = \frac{Z_2}{Z_2 + Z_3} v_1 \Rightarrow \beta = \frac{v_2}{v_1} = \frac{Z_2}{Z_2 + Z_3}$$

Để xác định A_v (độ lợi của mạch khuếch đại căn bản ta dùng mạch 10.17c



Hình 10.17c

Với $R_i \gg Z_2$. Nếu không, phải coi Z_2 như $R_i // Z_2$

Ta có:

$$Y_L = \frac{1}{Z_L} = \frac{1}{Z_1} + \frac{1}{Z_2 + Z_3} = \frac{Z_1 + Z_2 + Z_3}{Z_1(Z_2 + Z_3)}$$

$$\Rightarrow Z_L = \frac{Z_1(Z_2 + Z_3)}{Z_1 + Z_2 + Z_3}$$

$$\Rightarrow v_0 = \frac{Z_L}{R_0 + Z_L} \cdot A_{v(oc)} \cdot v_i = \frac{\frac{Z_1(Z_2 + Z_3)}{Z_1 + Z_2 + Z_3}}{R_0 + \frac{Z_1(Z_2 + Z_3)}{Z_1 + Z_2 + Z_3}} A_{v(oc)} v_i$$

$$\text{Và } A_v = \frac{v_0}{v_i} = \frac{Z_1(Z_2 + Z_3)}{Z_1(Z_2 + Z_3) + R_0(Z_1 + Z_2 + Z_3)} A_{v(oc)}$$

$$\text{Độ lợi vòng: } \beta A_v = \left(\frac{Z_2}{Z_2 + Z_3} \right) \left[\frac{Z_1(Z_2 + Z_3)}{Z_1(Z_2 + Z_3) + R_0(Z_1 + Z_2 + Z_3)} \right] A_{v(oc)}$$

$$= \frac{Z_1 Z_2}{Z_1(Z_2 + Z_3) + R_0(Z_1 + Z_2 + Z_3)} A_{v(oc)}$$

Tại tần số cộng hưởng: $Z_1 + Z_2 + Z_3 = 0$

$$\Rightarrow Z_2 + Z_3 = -Z_1 \Rightarrow \beta = \frac{Z_2}{Z_2 + Z_3} = -\frac{Z_2}{Z_1}$$

$$\Rightarrow \beta A_v = \frac{Z_2}{Z_2 + Z_3} A_{v(oc)} = -\frac{Z_2}{Z_1} A_{v(oc)}$$

Giải phương trình $Z_1 + Z_2 + Z_3 = 0$ ta tìm được f_0

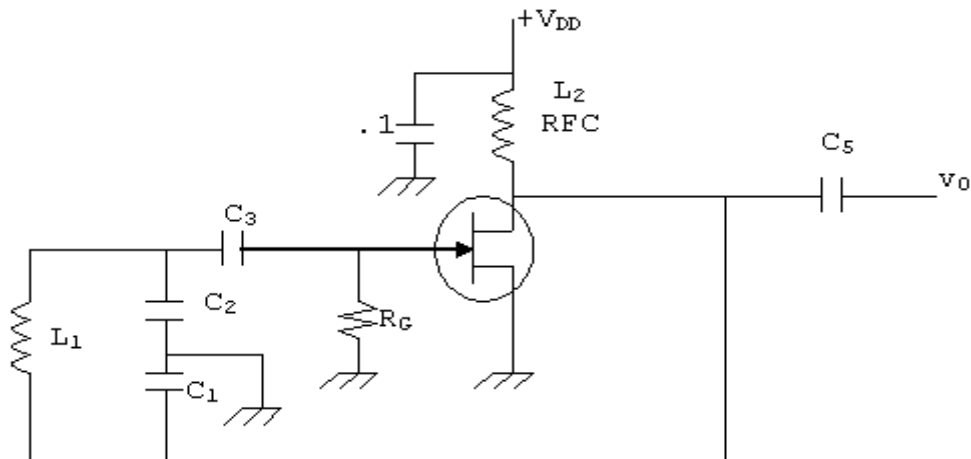
Điều kiện $\beta A_v \geq 1$, suy ra $-\frac{Z_2}{Z_1} A_{v(oc)} \geq 1 \Rightarrow A_{v(oc)} \leq -\frac{Z_1}{Z_2}$

Từ Z_1, Z_2, Z_3 là tụ điện hay cuộn cảm và tính chất của mạch khuếch đại, ta có các mạch dao động sau:

Mạch dao động	Z_1	Z_2	Z_3	Mạch khuếch đại
Hartley	L	L	C	Khuếch đại đảo
	L	C	L	Follower
Colpitts	C	C	L	Khuếch đại đảo
	L	C	C	Khuếch đại không đảo
Clapp	C	C	LC nối tiếp	Khuếch đại đảo
Pierce Crystal	C	C	XTAL (L)	Khuếch đại đảo

10.2.3 Mạch dao động Colpitts:

Ta xem mạch dùng JFET



Hình 10.18

So sánh với mạch tổng quát:

$Z_1 = C_1; Z_2 = C_2; Z_3 = L_1; C_3$: tụ liên lạc ngõ vào làm cách ly điện thế phân cực.

L_2 : cuộn chặn cao tần (Radio-frequency choke) có nội trở không đáng kể nhưng có cảm kháng rất lớn ở tần số dao động, dùng cách ly tín hiệu dao động với nguồn cấp điện.

Tại tần số cộng hưởng: $Z_1 + Z_2 + Z_3 = 0$

$$\Rightarrow -j\frac{1}{\omega_0 C_1} - j\frac{1}{\omega_0 C_2} + j\omega_0 L_1 = 0$$

$$\Rightarrow j\omega_0 L_1 = j\left(\frac{1}{\omega_0 C_1} + \frac{1}{\omega_0 C_2}\right) = j\frac{C_1 + C_2}{\omega_0 C_1 C_2}$$

$$\Rightarrow \omega_0^2 = \frac{1}{L_1 \left(\frac{C_1 C_2}{C_1 + C_2}\right)}$$

Nếu gọi $C_T = \frac{C_1 C_2}{C_1 + C_2}$, ta có $f_0 = \frac{1}{2\pi\sqrt{L_1 C_T}}$ (10.16)

Điều kiện độ lợi:

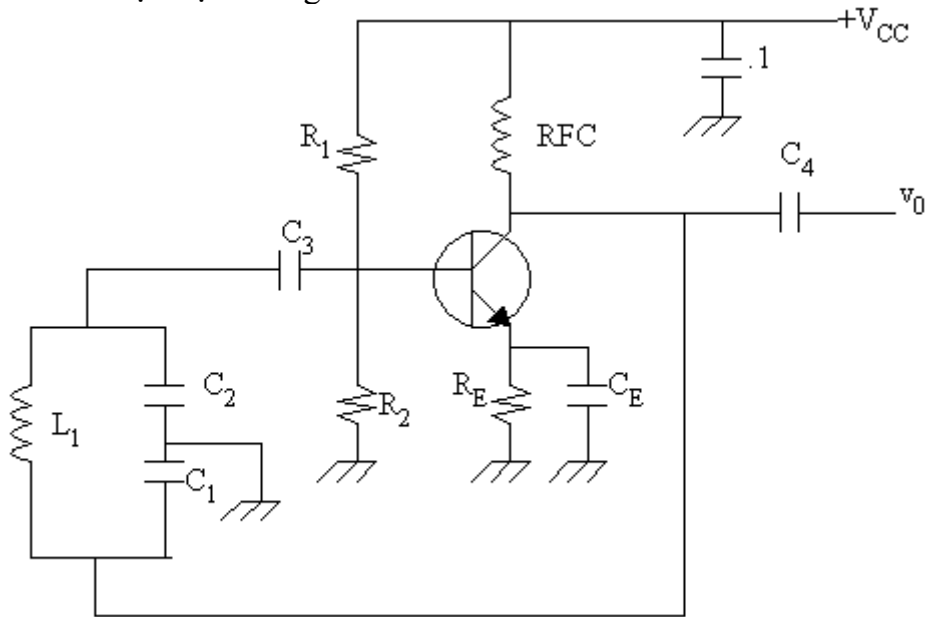
$$A_{v(oc)} < -\frac{Z_1}{Z_2} = -\frac{\frac{1}{j\omega_0 C_1}}{\frac{1}{j\omega_0 C_2}} = -\frac{C_2}{C_1}$$
 (10.17)

Kết quả trên cho thấy mạch khuếch đại phải là mạch đảo và độ lợi vòng hở phải có trị tuyệt đối lớn hơn C_2/C_1 .

$A_{v(oc)}$ là độ lợi không tải: $A_{v(oc)} = -g_m(r_d // X_{L2})$

Do X_{L2} rất lớn tại tần số cộng hưởng, nên: $A_{v(oc)} \approx -g_m r_d$

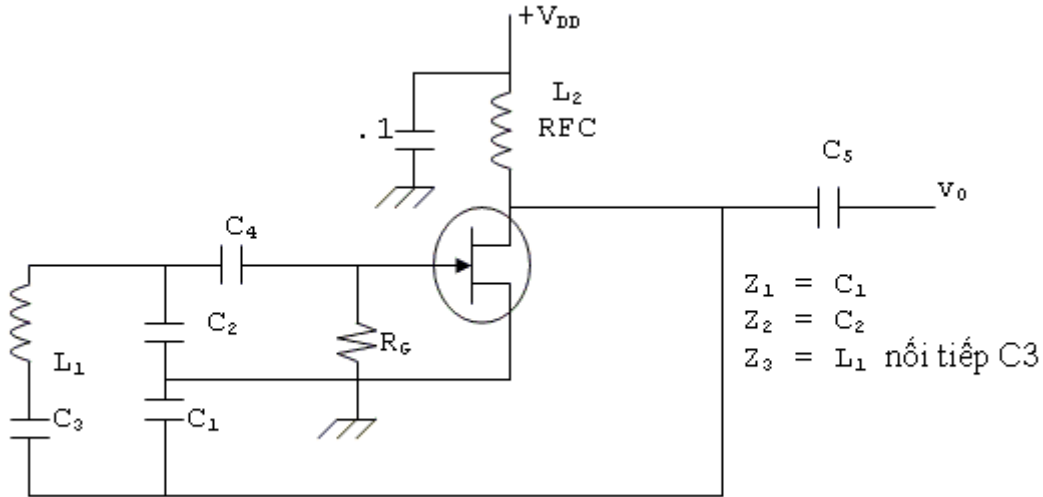
Một mạch dùng BJT



Hình 10.19

10.2.4 Dao động Clapp (clapp oscillator):

Dao động clapp thật ra là một dạng thay đổi của mạch dao động colpitts. Cuộn cảm trong mạch dao động colpitts đổi thành mạch LC nối tiếp. Tại tần số cộng hưởng, tổng trở của mạch này có tính cảm kháng.



Hình 10.20

Tại tần số cộng hưởng: $Z_1 + Z_2 + Z_3 = 0$

$$-j \frac{1}{\omega_0 C_1} - j \frac{1}{\omega_0 C_2} - j \frac{1}{\omega_0 C_3} + j \omega_0 L_1 = 0$$

$$\Rightarrow j \omega_0 L_1 = j \frac{1}{\omega_0} \left(\frac{1}{C_1} + \frac{1}{C_2} + \frac{1}{C_3} \right)$$

Nếu gọi: $\frac{1}{C_T} = \frac{1}{C_1} + \frac{1}{C_2} + \frac{1}{C_3}$

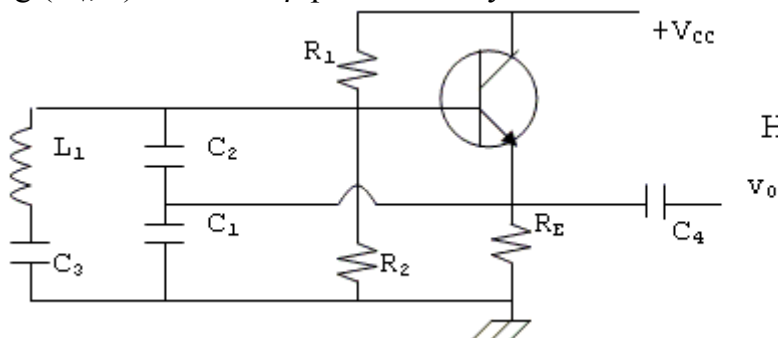
$$\Rightarrow j \omega_0 L_1 = j \frac{1}{\omega_0} \cdot \frac{1}{C_T} \Rightarrow \omega_0^2 = \frac{1}{L_1 C_T} \Rightarrow f_0 = \frac{1}{2\pi \sqrt{L_1 C_T}} \quad (10.18)$$

$$\text{và } A_{v(oc)} \leq -\frac{Z_1}{Z_2} = -\frac{C_2}{C_1} \quad (10.19)$$

Đề ý là do mạch $L_1 C_3$ phải có tính cảm kháng ở tần số dao động nên C_3 phải có trị số nhỏ, thường là nhỏ nhất trong C_1, C_2, C_3 và f_0 gần như chỉ tùy thuộc vào $L_1 C_3$ mắc nối tiếp.

Người ta cũng có thể dùng mạch clapp cải tiến như hình 10.21

Tần số dao động cũng được tính bằng công thức trên nhưng chú ý do dùng mạch cực thu chung ($A_v, 1$) nên hệ số β phải có trị tuyệt đối lớn hơn 1.



Hình 10.21

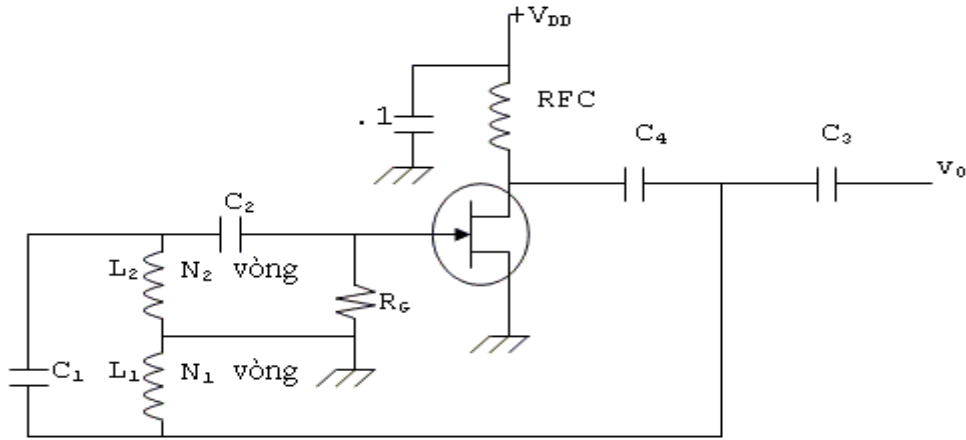
10.2.5 Dao động Hartley (hartley oscillators)

Cũng giống như dao động colpitts nhưng vị trí của cuộn dây và tụ hoán đổi nhau.

$$Z_1 = L_1; Z_2 = L_2; Z_3 = C_1$$

$$\text{Và } \beta = \frac{v_2}{v_1} = -\frac{N_2}{N_1}$$

Hai cuộn cảm L_1 và L_2 mắc nối tiếp nên điện cảm của toàn mạch là $L = L_1 + L_2 + 2M$ với M là hồ cảm.



Hình 10.22

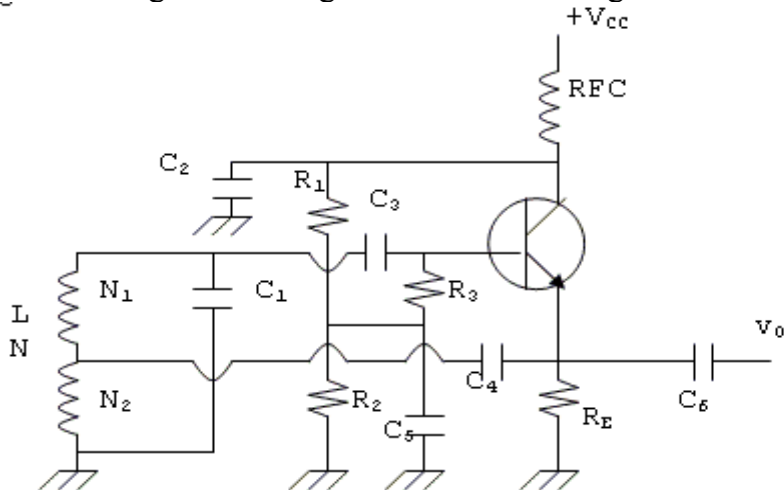
Từ điều kiện: $Z_1 + Z_2 + Z_3 = 0$ tại tần số cộng hưởng với $Z_1 + Z_2 = Z_L = j\omega_0 L$

$$\text{và } Z_3 = -j \frac{1}{\omega_0 C_1}$$

$$\Rightarrow j\omega_0 L = j \frac{1}{\omega_0 C_1} \Rightarrow \omega_0^2 = \frac{1}{LC_1} \Rightarrow f_0 = \frac{1}{2\pi\sqrt{LC_1}} \quad (10.20)$$

$$\text{với } L \text{ là điện cảm của cả cuộn dây và } A_{v(oc)} < -\frac{Z_1}{Z_2} = -\frac{L_1}{L_2} \quad (10.21)$$

Ta cũng có thể dùng mạch cực thu chung như hình 10.23



Hình 10.23

$$\text{Trương tự: } \beta = \frac{N}{N_2}; f_0 = \frac{1}{2\pi\sqrt{LC_1}}$$

$$A_{v(oc)} = \frac{R_E}{R_E + r_E}$$

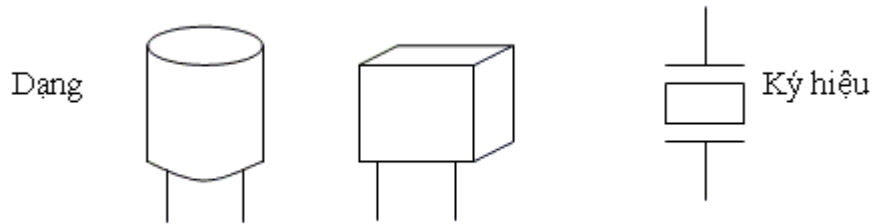
$$\beta A_v \approx \beta A_{v(oc)}$$

10.3 DAO ĐỘNG THẠCH ANH (crystal oscillators)

10.3.1 Thạch anh

Tinh thể thạch anh (quartz crystal) là loại đá trong mờ trong thiên nhiên, chính là dioxyt silicium (SiO_2).

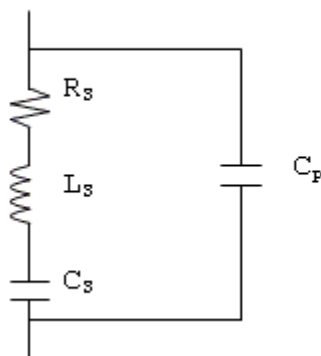
Tinh thể thạch anh dùng trong mạch dao động là một lát mỏng được cắt ra từ tinh thể. Tùy theo mặt cắt mà lát thạch anh có đặc tính khác nhau. Lát thạch anh có diện tích từ nhỏ hơn 1cm^2 đến vài cm^2 được mài rất mỏng, phẳng (vài mm) và 2 mặt thật song song với nhau. Hai mặt này được mạ kim loại và nối chân ra ngoài để dễ sử dụng.



Hình 10.24

Đặc tính của tinh thể thạch anh là tính áp điện (piezoelectric effect) theo đó khi ta áp một lực vào 2 mặt của lát thạch anh (nén hoặc kéo dãn) thì sẽ xuất hiện một điện thế xoay chiều giữa 2 mặt. Ngược lại dưới tác dụng của một điện thế xoay chiều, lát thạch anh sẽ rung ở một tần số không đổi và như vậy tạo ra một điện thế xoay chiều có tần số không đổi. Tần số rung động của lát thạch anh tùy thuộc vào kích thước của nó đặc biệt là độ dày mặt cắt. Khi nhiệt độ thay đổi, tần số rung động của thạch anh cũng thay đổi theo nhưng vẫn có độ ổn định tốt hơn rất nhiều so với các mạch dao động không dùng thạch anh (tần số dao động gần như chỉ tùy thuộc vào thạch anh mà không lệ thuộc mạch ngoài).

Mạch tương đương của thạch anh như hình 10.25



R_s : là điện trở biểu thị mức tiêu hao năng lượng thường từ vài ohm đến vài trăm ohm.

L_s : điện cảm

C_s : điện dung

C_p : tụ hình thành do hai lớp kim loại mạ ở hai mặt thạch anh.

Hình 10.25

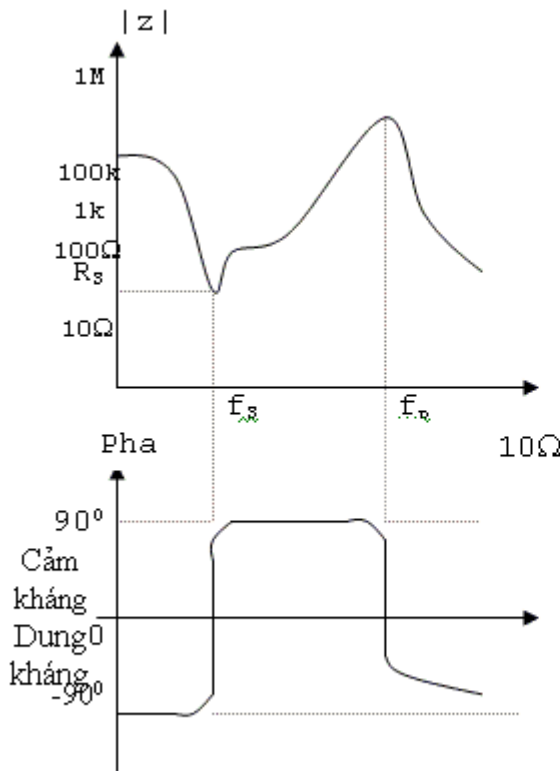
Tinh thể thạch anh cộng hưởng ở hai tần số khác nhau:

- Cộng hưởng nối tiếp ở tần số f_s do L_s và C_s

$$f_s = \frac{1}{2\pi\sqrt{L_s C_s}} \quad (10.22)$$

- Cộng hưởng ở tần số f_p do L_s , C_s và C_p mắc song song

$$f_p = \frac{1}{2\pi\sqrt{\frac{L_s}{(1/C_s + 1/C_p)}}} \quad (10.23)$$



Hình 10.26

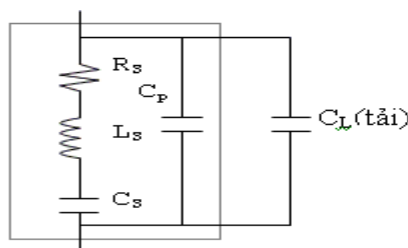
Hai tần số f_s và f_p tuy khác nhau nhưng không xa (dưới 1/100)

- Cũng cần chú ý là hệ số phẩm

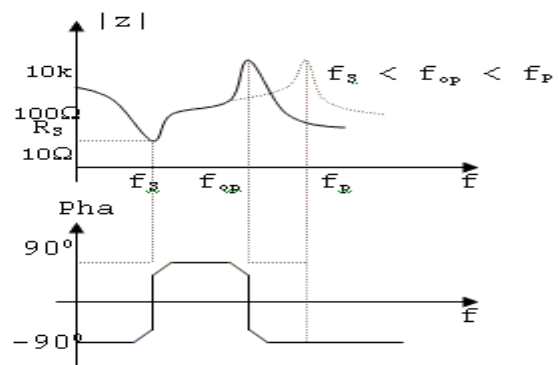
$$Q = 2\pi f_0 \frac{L_s}{R_s}$$

rất lớn từ vài ngàn đến trên một trăm ngàn nên thạch anh còn được dùng trong các mạch dải thông hẹp.

- Một điểm quan trọng khác nữa là ảnh hưởng của tụ điện mắc song song bên ngoài (tụ làm tải) sẽ làm giảm tần số cộng hưởng song song và làm cho tần số này càng gần f_s .



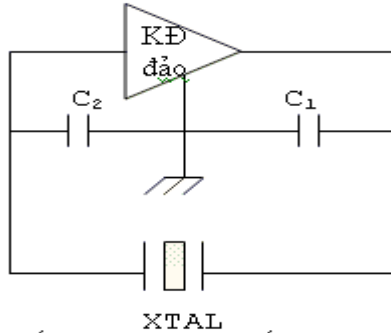
Hình 10.27



Ta có thể dùng thạch anh để thay thế mạch nối tiếp LC, mạch sẽ dao động ở tần số f_s . Còn nếu thay thế mạch song song LC, mạch sẽ dao động ở tần số f_p (hoặc f_{op}). Do thạch anh có điện cảm L_s lớn, điện dung nối tiếp rất nhỏ nên thạch anh sẽ quyết định tần số dao động của mạch; linh kiện bên ngoài không làm thay đổi nhiều tần số dao động (dưới 1/1000). Thường người ta chế tạo các thạch anh có tần số dao động từ 100kHz trở lên, tần số càng thấp càng khó chế tạo.

10.3.2 Dao động thạch anh:

Dao động dùng thạch anh như mạch cộng hưởng nối tiếp còn gọi là mạch dao động Pierce (Pierce crystal oscillator). Dạng tổng quát như sau:

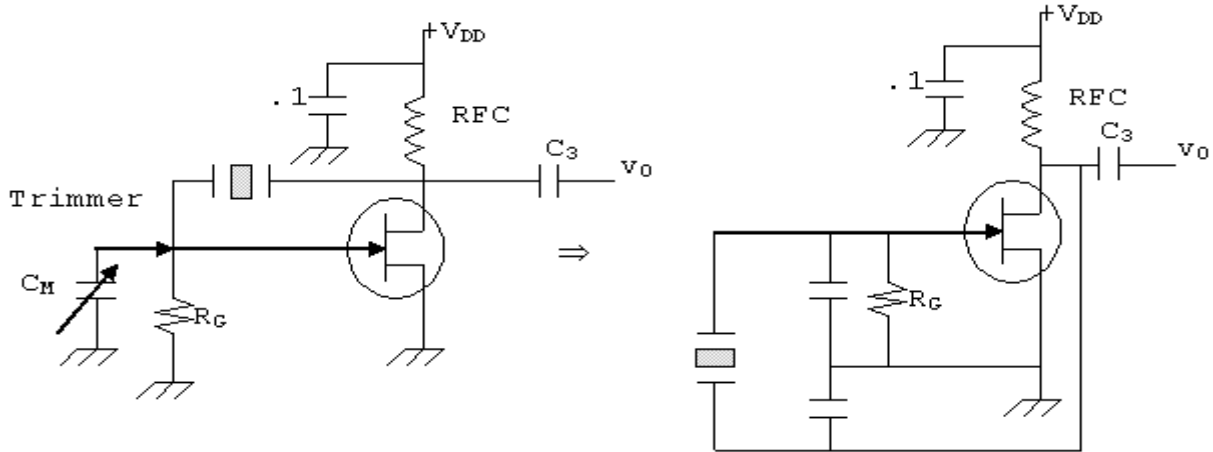


Với $R_S \ll X_{L_S}$

Hình 10.28

Ta thấy dạng mạch giống như mạch dao động clapp nhưng thay cuộn dây và tụ điện nối tiếp bằng thạch anh. Dao động Pierce là loại dao động thông dụng nhất của thạch anh.

Hình 10.29 là loại mạch dao động Pierce dùng rất ít linh kiện. Thạch anh nằm trên đường hồi tiếp từ cực thoát về cực cổng.



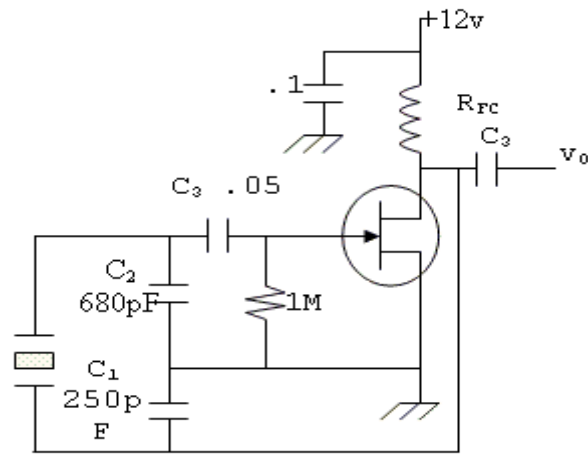
Hình 10.29

Trong đó $C_1 = C_{dS}$; $C_2 = C_{gS}$ tụ liên cực của FET.

Do C_1 và C_2 rất nhỏ nên tần số dao động của mạch:

$$f_0 = \frac{1}{2\pi \sqrt{\frac{L_S}{(1/C_S + 1/C_1 + 1/C_2 + 1/C_P)}}}$$

và thạch anh được dùng như mạch cộng hưởng song song.



Hình 10.30

Thực tế người ta mắc thêm một tụ tinh chỉnh C_M (Trimmer) như hình 10.29 và có tác động giảm biên dạng của tín hiệu dao động.

$$f_0 = \frac{1}{2\pi \sqrt{L_s \left(\frac{1}{C_s} + \frac{1}{C_p} + \frac{1}{C_M} + \frac{1}{C_1} + \frac{1}{C_2} \right)}}$$

Ta có thể dùng mạch hình 10.30 với C_1 và C_2 mắc bên ngoài.

Tần số dao động $f_0 = \frac{1}{2\pi \sqrt{L_s C_T}}$ với $\frac{1}{C_T} = \frac{1}{C_1} + \frac{1}{C_2} + \frac{1}{C_s}$

Thường thì C_s rất nhỏ so với C_1 và C_2 nên: $\frac{1}{C_T} \approx \frac{1}{C_s} \Rightarrow f_0 \approx \frac{1}{2\pi \sqrt{L_s C_s}}$

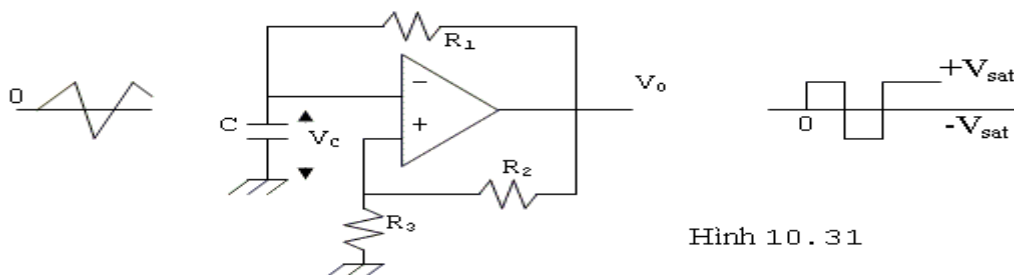
Trường hợp này ta thấy thạch anh được dùng như một mạch cộng hưởng

nổi tiếp $\beta = -\frac{C_1}{C_2}; A_{v(oc)} \leq -\frac{C_2}{C_1}$

10.4 DAO ĐỘNG KHÔNG SIN

10.4.1 Dao động tích thoát dùng OP-AMP (op-amp relaxation oscillator)

Đây là mạch tạo ra sóng vuông còn gọi là mạch dao động đa hài phi ổn (astable multivibrator). Hình 10.31 mô tả dạng mạch căn bản dùng op-amp



Hình 10.31

Ta thấy dạng mạch giống như mạch so sánh đảo có hồi tiếp dương với điện thế so sánh vì được thay bằng tụ C.

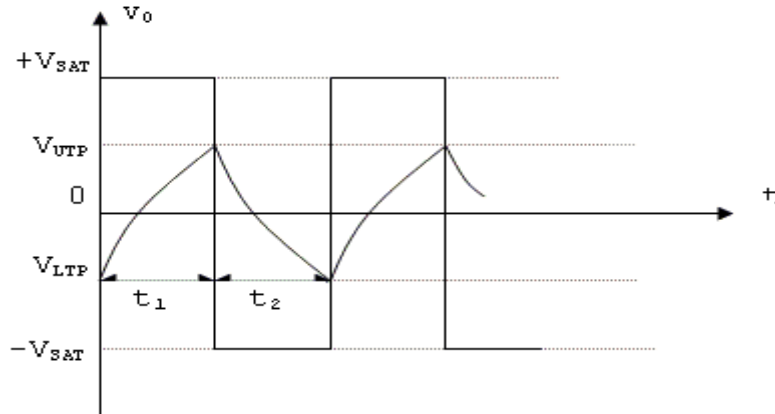
Hệ số hồi tiếp $\beta = \frac{R_3}{R_2 + R_3}$; điện thế hồi tiếp dương $v_f = \frac{v_o R_3}{R_2 + R_3}$

Điện thế thêm trên $V_{UTP} = \beta \cdot (+V_{SAT}) > 0$

Điện thế thêm dưới $V_{LTP} = \beta \cdot (-V_{SAT}) < 0$

Giả sử khi mở điện $v_0 = +V_{SAT}$, tụ C nạp điện, điện thế hai đầu tụ tăng dần, khi V_C (điện thế ngõ vào -) lớn hơn $v_f = V_{UTP}$ (điện thế ngõ vào +) ngõ ra đổi trạng thái thành $-V_{SAT}$ và v_f bây giờ là: $v_f = V_{LTP} = \beta \cdot (-V_{SAT})$. Tụ C bắt đầu phóng điện qua R1, khi $V_C = 0$ tụ C nạp điện thế âm đến trị số V_{LTP} thì mạch lại đổi trạng thái (v_0 thành $+V_{SAT}$). Hiện tượng trên cứ tiếp tục tạo ra ở ngõ ra một dạng sóng vuông với đỉnh dương là $+V_{SAT}$ và đỉnh âm là $-V_{SAT}$. Thời gian nạp điện và phóng điện của tụ C là chu kỳ của mạch dao động.

Do tụ C nạp điện và phóng điện đều qua điện trở R1 nên thời gian nạp điện bằng thời gian phóng điện.



Hình 10.32

Khi C nạp điện, điện thế 2 đầu tụ là:

$$V_C = V_{LTP} + (+V_{SAT} - V_{LTP})(1 - e^{-t/\tau}) \quad \text{với } \tau = RC$$

$$= \beta \cdot (-V_{SAT}) + [(+V_{SAT}) - \beta \cdot (-V_{SAT})] [1 - e^{-t/\tau}]$$

$$\text{Khi } t = t_1 \Rightarrow V_C = V_{UTP} = \beta \cdot (+V_{SAT})$$

$$\beta \cdot (+V_{SAT}) = \beta \cdot (-V_{SAT}) + [+V_{SAT} - \beta \cdot (-V_{SAT})] [1 - e^{-t_1/\tau}]$$

Giả sử: $|+V_{SAT}| = |-V_{SAT}|$

$$\Rightarrow \beta = -\beta + (1 + \beta)(1 - e^{-t_1/\tau})$$

$$2\beta = (1 + \beta)(1 - e^{-t_1/\tau})$$

$$\Rightarrow 1 - e^{-t_1/\tau} = \frac{2\beta}{1 + \beta} \Rightarrow e^{-t_1/\tau} = 1 - \frac{2\beta}{1 + \beta} = \frac{1 - \beta}{1 + \beta}$$

$$\Rightarrow e^{t_1/\tau} = \frac{1 + \beta}{1 - \beta}$$

$$\Rightarrow \frac{t_1}{\tau} = \ln \frac{1 + \beta}{1 - \beta} \Rightarrow t_1 = \tau \ln \frac{1 + \beta}{1 - \beta}$$

$$\text{Suy ra chu kỳ: } T = 2t_1 = 2R_1 C \ln \frac{1 + \beta}{1 - \beta} \quad (10.25)$$

Và tần số dao động: $f = \frac{1}{T} = \frac{1}{2R_1 C \ln \left[\frac{1+\beta}{1-\beta} \right]}$ (10.26) Với $\beta = \frac{R_3}{R_2 + R_3}$

Nếu ta chọn $\beta = \frac{R_3}{R_2 + R_3} = 0.462$ thì $\frac{1+\beta}{1-\beta} = \frac{1.46}{0.538} \approx 2.178$

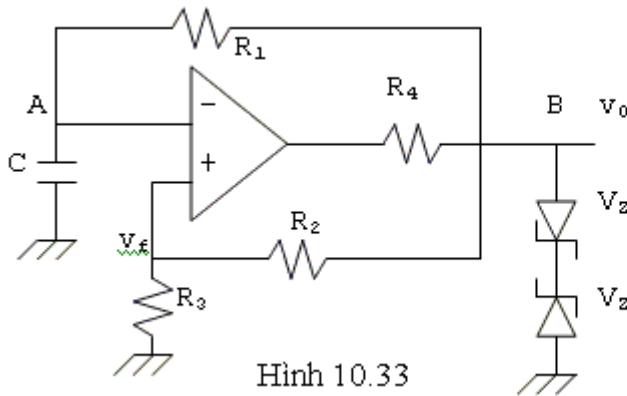
Tức $\ln \frac{1+\beta}{1-\beta} = 1$

Và $R_3 - 0.462R_3 = 0.462R_2$

$R_3 = 0.86R_2$

Lúc này: $f = \frac{1}{2R_1 C} \Big|_{R_3=0.86R_2}$

Thực tế $|+V_{SAT}|$ có thể khác $|-V_{SAT}|$ nên để được sóng vuông đối xứng, có thể sử dụng mạch như hình 10.33



Hình 10.33

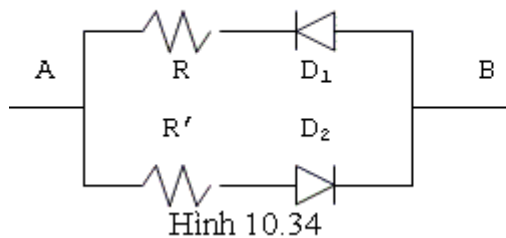
Cách phân tích trên vẫn đúng,

chỉ cần lưu ý: $\beta = \frac{R_3}{R_2 + R_3}$

$v_f = v_0 \frac{R_3}{R_2 + R_3} = \beta v_0$

Điện thế ngõ ra:
 $v_{op} = \pm [V_z | + 0.7v]$

Trong các mạch hình trên ở ngõ ra ta được sóng vuông đều ($t_1 = t_2$). Muốn $t_1 \neq t_2$ ta có thể thế R_2 bằng mạch



Hình 10.34

Trong khoảng thời gian t_1 , tụ nạp qua R_1 và D_1 và trong t_2 tụ phóng qua R' và D_2 .
 Nếu $D_1 = D_2$ và $R = R'$ ta được $t_1 = t_2$
 Nếu $R \neq R'$ ta được $t_1 \neq t_2$
 Nếu $R' = 2R$ ta được $t_2 = 2t_1$

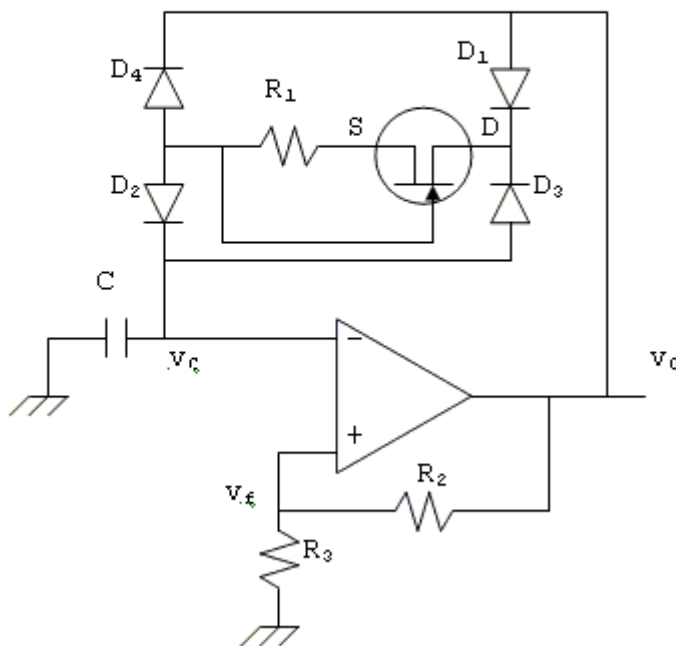
10.4.2 Tạo sóng vuông, tam giác và răng cưa với mạch dao động đa hài:

Dạng tín hiệu ra của mạch dao động tích thoát có thể thay đổi nếu ta thay đổi các thành phần của hệ thống hồi tiếp âm.

a. Tạo sóng tam giác:

Một cầu chỉnh lưu và JFET được đưa vào hệ thống hồi tiếp âm như hình 10.35. Để ý là điện thế tại cực thoát D của JFET luôn dương hơn cực nguồn S (bất chấp trạng thái của ngõ ra V₀). JFET như vậy hoạt động như một nguồn dòng điện và trị số của nguồn này tùy thuộc JFET và R₁ khi V_{DS} lớn hơn 3v. Thí dụ với JFET 2N4221, ta có:

R _f	0Ω	0.5kΩ	1kΩ	5kΩ	10kΩ
I	3.2 mA	1.4mA	1mA	0.3mA	0.16mA

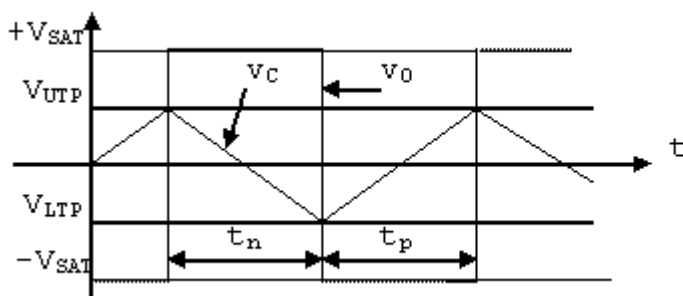


Hình 10.35

- Giả sử v₀ = +V_{SAT} thì D₁, D₂ dẫn. Dòng điện qua D₁, JFET, D₂ nạp vào tụ C từ

số $V_{LTP} = \frac{R_3}{R_2 + R_3} (-V_{SAT})$ đến trị số $V_{UTP} = \frac{R_3}{R_2 + R_3} (+V_{SAT})$ trong khoảng thời gian t_p.

- Khi v_c = V_{UTP}, v₀ đổi trạng thái thành -V_{SAT}; D₃, D₄ dẫn, tụ C phóng điện cho đến hết và nạp điện thế âm đến V_{LTP} trong thời gian t_n. Sau đó hiện tượng lại tiếp tục.



Hình 10.36

Do I là dòng điện một chiều nên: $I = C \cdot \frac{(V_{UTP} - V_{LTP})}{t_p}$

$\Rightarrow I = \frac{C \cdot V_H}{t_p}$ với $V_H = V_{UTP} - V_{LTP}$

Nếu 4 diode đồng nhất thì ta có thời gian nạp điện bằng thời gian phóng điện, tức $t_p = t_n$, và chu kỳ dao động $T = t_p + t_n = 2t_p$

$\Rightarrow I = \frac{2 \cdot C \cdot V_H}{T} \Rightarrow T = \frac{2 \cdot C \cdot V_H}{I}$ hay tần số dao động $f = \frac{1}{2 \cdot C \cdot V_H} \cdot I$ (10.28)

Như vậy ở ngõ ra ta có sóng vuông và ở ngõ vào trừ ta có sóng tam giác.

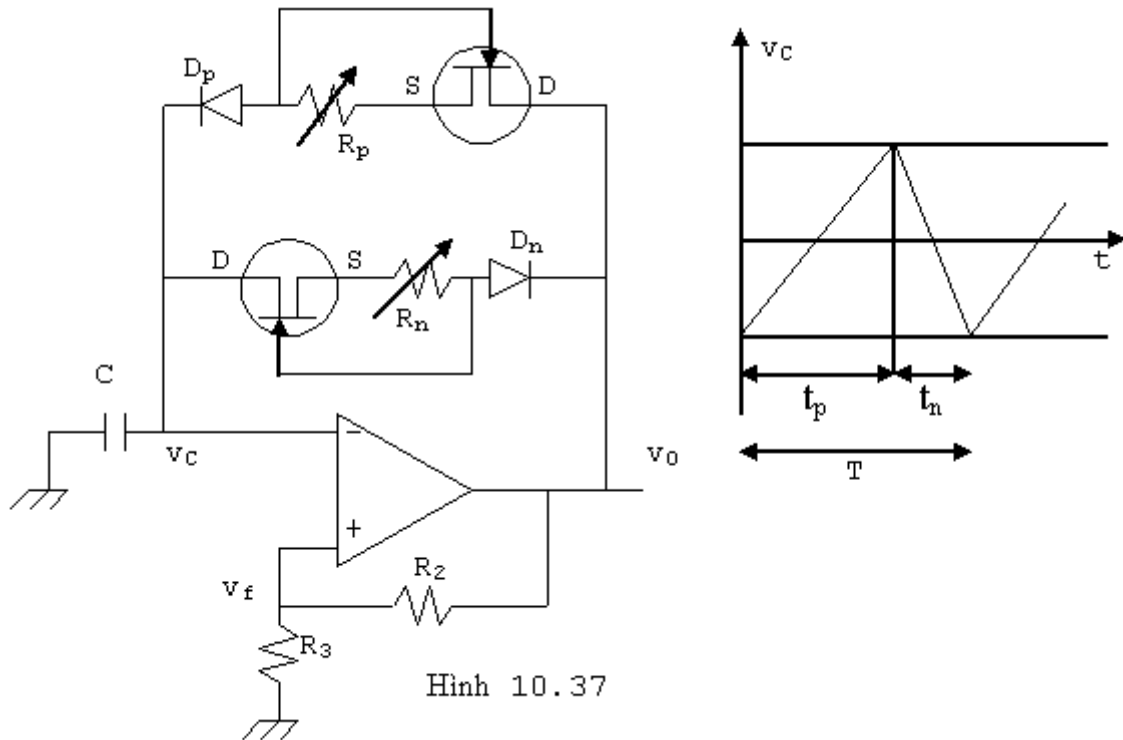
b. Thay đổi độ dốc của sóng tam giác

Để thay đổi độ dốc của sóng tam giác ta phải thay đổi t_p và t_n (nếu $t_p \neq t_n$ ta có sóng tam giác không đều). Muốn vậy ta tạo dòng nạp và dòng phóng khác nhau.

Gọi dòng phóng là I_n và dòng nạp là I_p , ta có:

$t_n = \frac{C \cdot V_H}{I_n}; t_p = \frac{C \cdot V_h}{I_p}$

Mạch minh họa như hình 10.37



Hình 10.37

c. Tạo sóng răng cưa:

Để tạo sóng răng cưa ta tìm cách giảm thật nhỏ thời gian phóng điện. Có thể dùng mạch như hình 10.38

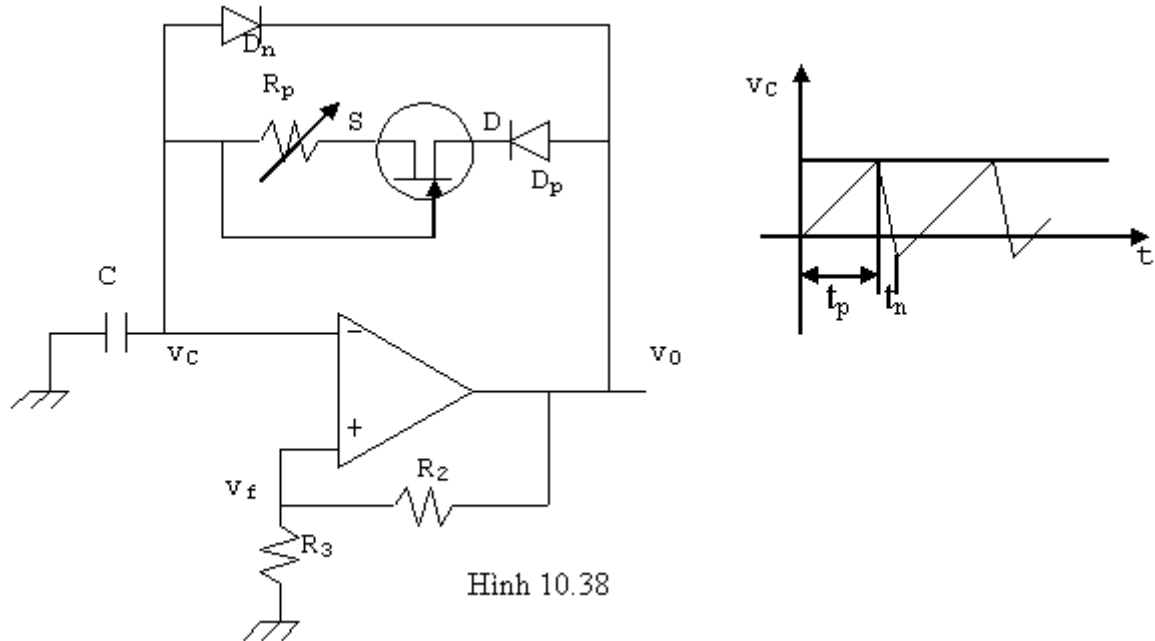
- Thời gian C nạp điện:

$$t_p = \frac{C(V_{UTP} - V_{LTP})}{I_p} \quad (10.29)$$

Nếu diode Si thì $V_{LTP} = -0.7v$ nên:

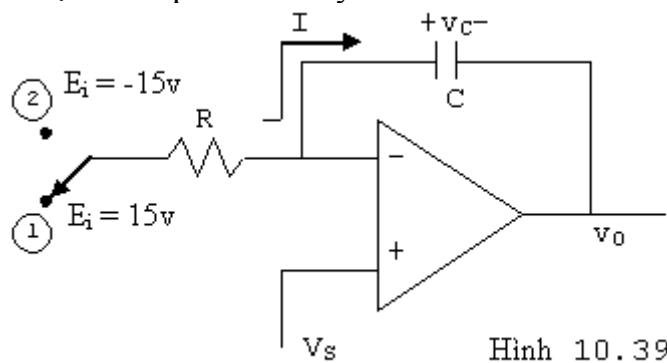
$$t_p = \frac{C(V_{UTP} + 0.7v)}{I_p} \quad (10.30)$$

- Thời gian C phóng điện qua D_n rất nhỏ (vài chục micro giây).
- Chu kỳ dao động $T = t_p + t_n \neq t_p$



10.4.3 Tạo sóng tam giác từ mạch so sánh và tích phân:

Ta xem mạch tích phân sau đây:



Giả sử ở thời điểm $t = 0$, SW ở vị trí 1 ($E_i = 15v$) dòng điện qua R là:

$$I = \frac{E_i - V_s}{R}$$

Dòng điện này sẽ nạp vào tụ C để tạo ra v_0 (giảm dần)

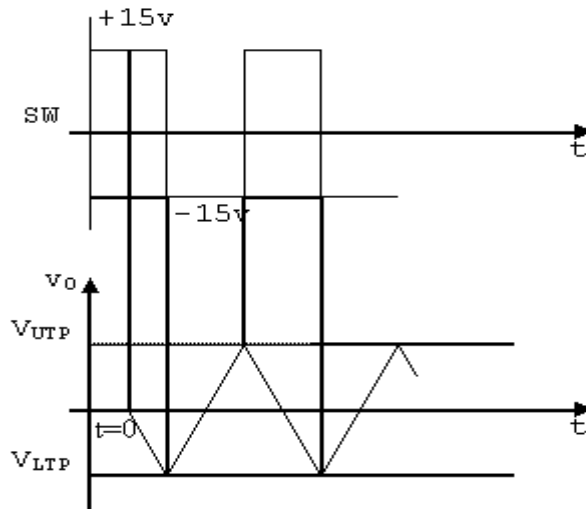
$$I = C \cdot \frac{dV_c}{dt} = \frac{E_i - V_s}{R} > 0 \Rightarrow \frac{dV_c}{dt} = \frac{E_i - V_s}{R \cdot C} = \frac{V_s - v_0}{t}$$

$$\Rightarrow v_0 = -\frac{(E_i - V_s)}{R \cdot C} \cdot t + V_s; \text{ Với } E_i \text{ là trị đại số.}$$

Giả sử khi $v_0 = V_{LTP}$ ta chuyển SW sang vị trí 2, tụ C sẽ phóng điện và nạp theo chiều ngược lại để tạo ra v_0 (dương dần).

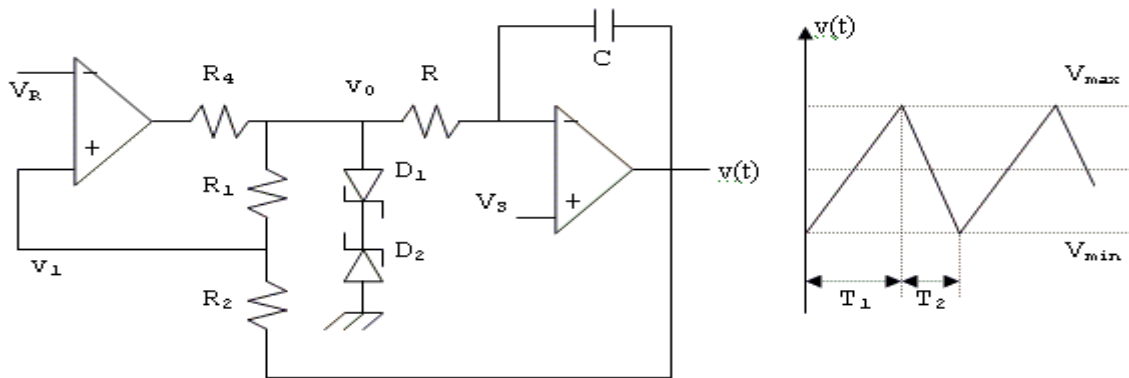
$$I = \frac{V_s - E_i}{R} = C \cdot \frac{dV_c}{dt} \Rightarrow \frac{dV_c}{dt} = \frac{V_s - E_i}{R \cdot C} = \frac{v_0 - V_s}{t} \Rightarrow v_0 = \frac{V_s - E_i}{R \cdot C} \cdot t + V_s$$

Khi $v_0 = V_{UTP}$ ta chuyển SW sang vị trí 1. Mạch tiếp tục hoạt động như trước.



Hình 10.40

Để tự động bộ giao hoán và tạo dòng hằng cho tụ điện của mạch tích phân, người ta có thể dùng một mạch so sánh và mạch tích phân ghép với nhau; xong lấy ngõ ra của mạch tích phân làm điện thế điều khiển cho mạch so sánh. Toàn bộ mạch có dạng như hình 10.41



Hình 10.41

Để phân giải mạch ta chú ý là khi ngõ ra của mạch so sánh bảo hòa dương ($+V_{SAT}$) thì $v_0 = V_Z + 0.7v = V_0 > 0$. Còn khi bảo hòa âm $v_0 = -(V_Z + 0.7v) = -V_0 < 0$.

Ta có:

$$\frac{v_0 - v_1}{R_1} = \frac{v_1 - v(t)}{R_2} \Rightarrow \frac{v_1}{R_1} + \frac{v_1}{R_2} = \frac{v_0}{R_1} + \frac{v(t)}{R_2} \Rightarrow v_1 = \frac{R_2}{R_1 + R_2} v_0 + \frac{R_1}{R_1 + R_2} v(t)$$

$$v(t) = V_{\max} = V_{\text{UTP}} \text{ khi } v_1 = V_R \text{ và } v_0 = -V_0 = -(V_Z + V_D)$$

$$\Rightarrow V_R = -\frac{R_2}{R_1 + R_2} V_0 + \frac{R_1}{R_1 + R_2} V_{\max}$$

$$\Rightarrow V_{\max} = \frac{R_1 + R_2}{R_1} V_R + \frac{R_2}{R_1} V_0 \quad (10.31)$$

$$\text{Tương tự, } v(t) = V_{\min} = V_{\text{LTP}} \text{ khi } v_1 = V_R \text{ và } v_0 = +V_0 = +(V_Z + V_D)$$

$$\Rightarrow V_{\min} = \frac{R_1 + R_2}{R_1} V_R - \frac{R_2}{R_1} V_0 \quad (10.32)$$

Điện thế đỉnh - đỉnh của tam giác:

$$V_{\max} - V_{\min} = 2 \frac{R_2}{R_1} V_0$$

Chú ý là nếu $V_R = 0$ thì $V_{\max} = -V_{\min}$

Xác định tần số:

$$+ \text{ Khi } V_S = 0, \text{ ta có: } i = \frac{dV_C}{dt}; (V_C = -v(t))$$

Khi $v_0 = -V_0$ (đường tiến) thì ta có:

$$i = -\frac{V_0}{R} \Rightarrow \frac{dV(t)}{dt} = \frac{V_0}{RC} = \frac{V_{\max} - V_{\min}}{T_1}$$

$$\Rightarrow T_1 = \frac{V_{\max} - V_{\min}}{V_0} RC = \frac{2V_0 \frac{R_2}{R_1}}{V_0} RC = 2RC \frac{R_2}{R_1} \quad (10.33)$$

Khi $v_0 = V_0$ (đường giảm) thì ta có:

$$i = \frac{V_0}{R} \Rightarrow \frac{dV(t)}{dt} = -\frac{V_0}{R.C} = \frac{V_{\min} - V_{\max}}{T_2}$$

$$\Rightarrow T_2 = -\frac{V_{\min} - V_{\max}}{V_0} RC = -\frac{-2V_0 \frac{R_2}{R_1}}{V_0} RC = 2RC \frac{R_2}{R_1} \quad (10.34)$$

$$\text{Chu kỳ dao động } T = T_1 + T_2 = 4RC \frac{R_2}{R_1} \text{ hay } f = \frac{1}{T} = \frac{R_1}{4R_2 RC} \quad (10.35)$$

+ Khi $V_S \neq 0$

Khi $v_0 = -V_0$ (đường tiến) thì ta có:

$$i = \frac{-V_0 - V_s}{R} \Rightarrow \frac{dV(t)}{dt} = \frac{V_0 + V_s}{R.C} = \frac{V_{\max} - V_{\min}}{T_1} = \frac{2V_0 \frac{R_2}{R_1}}{T_1} \Rightarrow T_1 = \frac{2V_0 \frac{R_2}{R_1}}{V_0 + V_s} RC$$

Khi $v_0 = V_0$ (đường giảm) thì ta có:

$$i = \frac{V_0 - V_s}{R} \Rightarrow \frac{dV(t)}{dt} = -\frac{V_0 - V_s}{R.C} = \frac{V_{\min} - V_{\max}}{T_2} = -\frac{2V_0 \frac{R_2}{R_1}}{T_2} \Rightarrow T_2 = \frac{2V_0 \frac{R_2}{R_1}}{V_0 - V_s} RC$$

Chu kỳ dao động:

$$T = T_1 + T_2 = \frac{2V_0 RC \frac{R_2}{R_1}}{V_0 + V_s} + \frac{2V_0 RC \frac{R_2}{R_1}}{V_0 - V_s} = \frac{4RCR_2}{R_1} \left(\frac{V_0^2}{V_0^2 - V_s^2} \right)$$

$$\rightarrow \text{tần số dao động: } f = \frac{1}{T} = \frac{R_1}{4R_2 RC} \left[1 - \left(\frac{V_s}{V_0} \right)^2 \right] \quad (10.36)$$

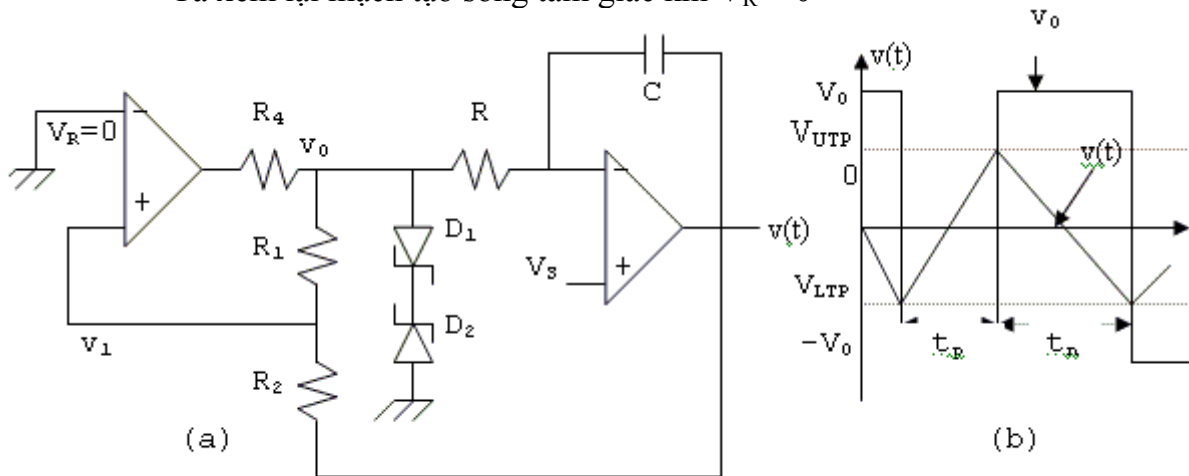
Chú ý:

$$\frac{T_1}{T_2} = \frac{V_0 - V_s}{V_0 + V_s} \Rightarrow T_2 = T_1 \frac{V_0 + V_s}{V_0 - V_s} \Rightarrow T = T_1 + T_2 = T_1 \left(1 + \frac{V_0 + V_s}{V_0 - V_s} \right)$$

$$\rightarrow \text{chu kỳ thao tác: } \delta = \frac{T_1}{T} = \frac{1}{2} \left(1 - \frac{V_s}{V_0} \right)$$

10.4.4 Tạo sóng tam giác đơn cực:

Ta xem lại mạch tạo sóng tam giác khi $V_R = 0$



Hình 10.42

$$V_{UTP} = V_{\max} = \frac{R_2}{R_1} V_0$$

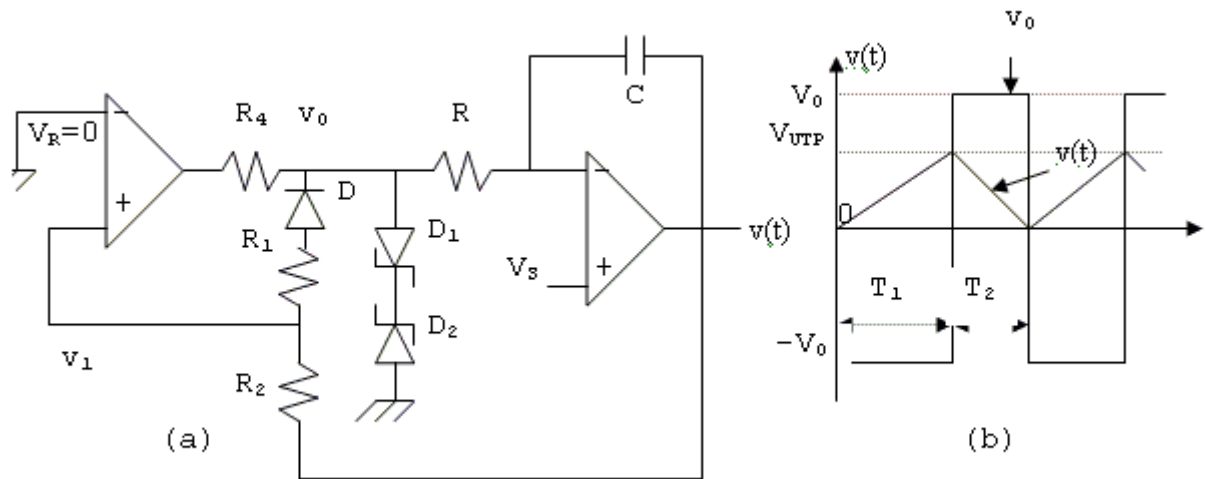
$$\text{Luc này } V_{UTP} = V_{\max} = \frac{R_2}{R_1} V_0 \text{ và } V_{LTP} = V_{\min} = -\frac{R_2}{R_1} V_0$$

Và khi $V_s = 0 \rightarrow t_p = t_n$

Để tạo sóng tam giác đơn cực (giả sử dương) ta mắc thêm một diode nối tiếp với R_1 như hình 10.43a

Khi $v_0 = -V_0$: diode D dẫn

Khi $v_0 = +V_0$: diode D ngưng



Hình 10.43

Vậy: $V_{UTP} = V_{\max} = \frac{R_2}{R_1} V_0$ (xác định khi $v_0 = -V_0$ tức D dẫn)

Và $V_{LTP} = V_{\min} = -\frac{R_2}{R_1} V_0$ (xác định khi $v_0 = +V_0$ tức D ngưng dẫn)

Lúc này do diode ngưng nên $R_1 + r_{\text{diode}} \rightarrow \infty$ nên $V_{LTP} = 0$

$$\text{Từ } \frac{V_0 + V_s}{RC} = \frac{V_{UTP} - V_{LTP}}{T_1} = \frac{\frac{R_2}{R_1} V_0}{T_1} \Rightarrow T_1 = \frac{V_0 \frac{R_2}{R_1} RC}{V_0 + V_s}$$

$$\text{Và từ: } -\frac{V_0 - V_s}{RC} = \frac{V_{LTP} - V_{UTP}}{T_2} = \frac{-\frac{R_2}{R_1} V_0}{T_2} \Rightarrow T_2 = \frac{V_0 \frac{R_2}{R_1} RC}{V_0 - V_s}$$

$$T = T_1 + T_2 = \frac{V_0 RC \frac{R_2}{R_1}}{V_0 + V_s} + \frac{V_0 RC \frac{R_2}{R_1}}{V_0 - V_s} = \frac{2RCR_2}{R_1} \left(\frac{V_0^2}{V_0^2 - V_s^2} \right)$$

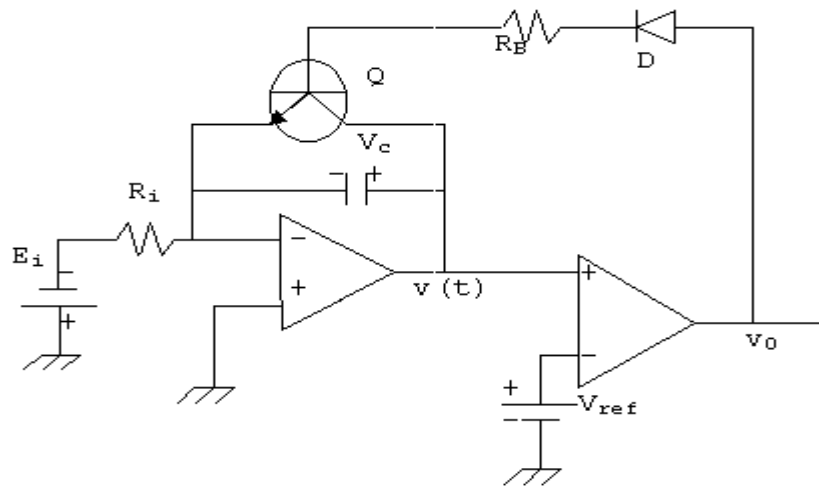
$$\rightarrow \text{Tần số dao động: } f = \frac{1}{T} = \frac{R_1}{2R_2 RC} \left[1 - \left(\frac{V_s}{V_0} \right)^2 \right] \quad (10.37)$$

$$\text{khi } V_s = 0 \text{ ta có: } f = \frac{1}{T} = \frac{R_1}{2R_2 RC} \text{ và } \frac{T_1}{T_2} = \frac{V_0 - V_s}{V_0 + V_s} \Rightarrow \delta = \frac{T_1}{T_2} = \frac{1}{2} \left(1 - \frac{V_s}{V_0} \right) \quad (10.38)$$

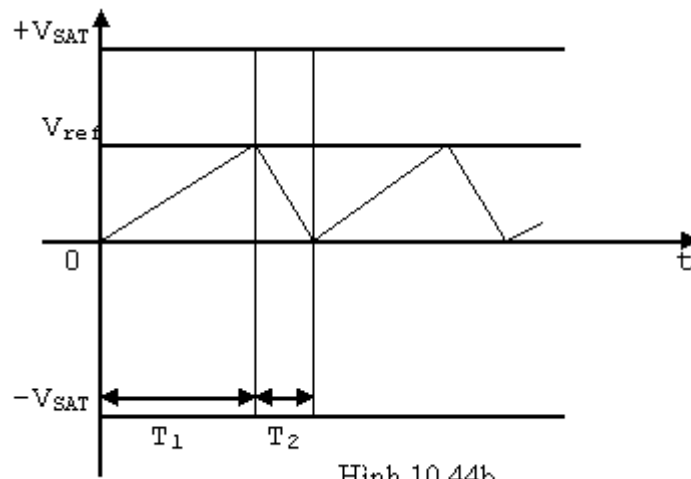
Muốn tạo sóng tam giác đơn cực âm ta chỉ cần đổi chiều của diode D. Tần số dao động không thay đổi.

10.4.5 Tạo sóng răng cưa:

Như phân trước, để tạo sóng răng cưa, ta giảm nhỏ T_2 . Muốn vậy, ta tạo điều kiện cho tụ C của mạch tích phân phóng điện nhanh. Ta có thể dùng mạch như hình 10.44. Do E_i âm, khi mở điện tụ C nạp tạo $v(t)$ dương (tích phân đảo) tăng dần từ 0v. Lúc này do $V_{\text{ref}} > 0$ và lớn hơn $v(t)$ nên v_0 ở trạng thái $-V_{\text{SAT}}$ (diode D và transistor Q ngưng không ảnh hưởng đến mạch tích phân. Tín hiệu răng cưa tăng dần, khi $V_c = V_{\text{ref}}$ mạch so sánh đổi trạng thái và v_0 thành $+V_{\text{SAT}}$ làm cho D và Q dẫn bảo hòa. Tụ C phóng nhanh qua Q kéo $v(t)$ xuống 0v. Mạch so sánh lại đổi trạng thái...



Hình 10.44a



Hình 10.44b

$$I = C \frac{dV_c}{dt} = \frac{E_i}{R_i} = C \frac{V_{ref} - 0}{T_1} \Rightarrow T_1 = \frac{R_i C V_{ref}}{E_i}$$

$$T_2 \approx 0$$

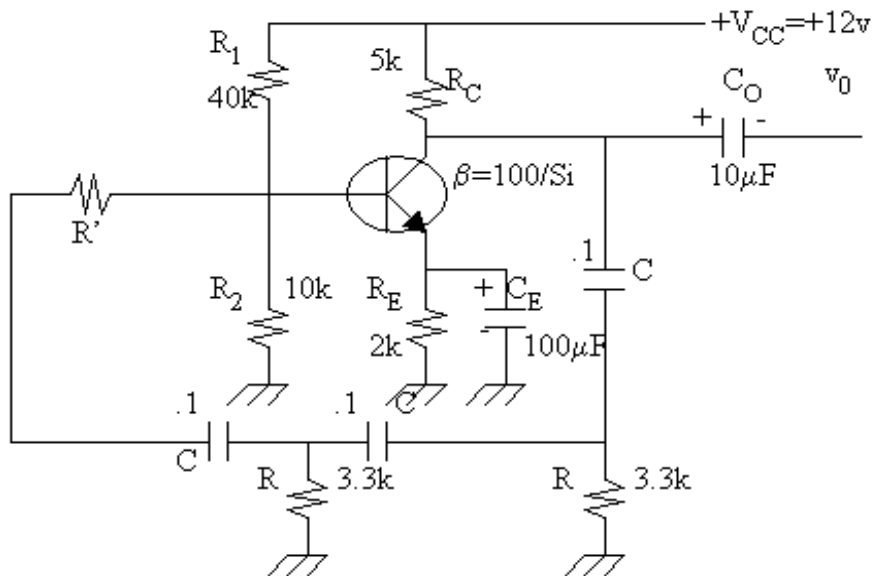
$$\Rightarrow T = T_1 + T_2 \approx \frac{R_i C V_{ref}}{E_i}$$

$$\Rightarrow f = \frac{1}{T} = \frac{1}{R_i C} \cdot \frac{E_i}{V_{ref}} \quad (10.39)$$

Ta cũng có thể thay Q bằng SCR.

BÀI TẬP CUỐI CHƯƠNG X

Bài 1: Cho mạch dao động dịch pha R_C như sau:

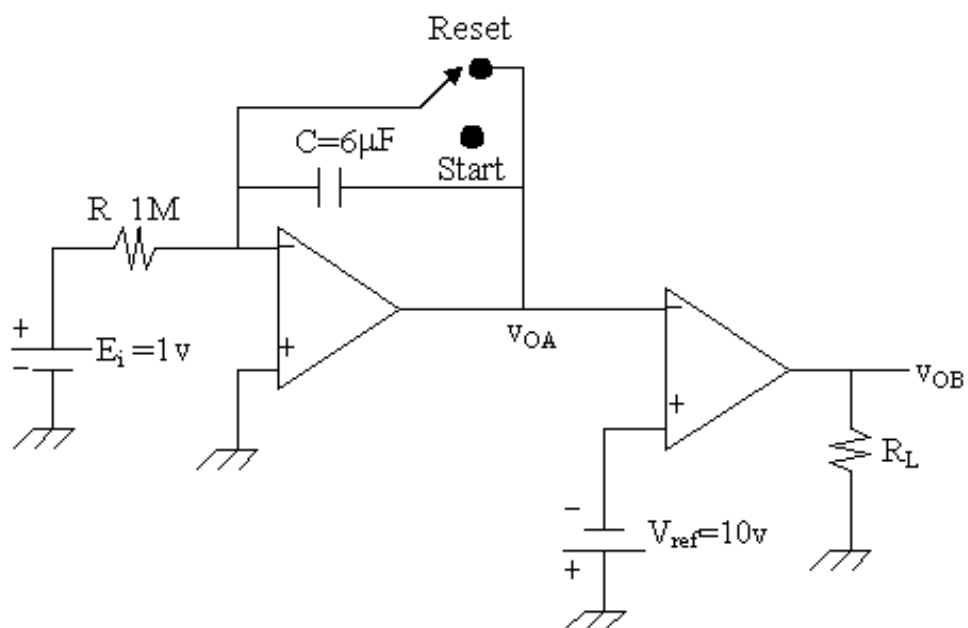


1. Chứng minh rằng tần số dao động cho bởi

$$f_0 = \frac{1}{2\pi RC} \cdot \frac{1}{\sqrt{6 + 4 \frac{R_C}{R}}}$$

2. Tìm giá trị của R'

Bài 2: Cho mạch điện:



Cho biết $\pm V_{SAT} = \pm 15v$

Ở thời điểm $t = 0$ bộ giao hoán SW bắt qua vị trí Start

Hãy vẽ dạng sóng của v_{OA} và v_{OB}

Bài 3: Cho mạch điện:

D_1, D_2 cấu tạo bằng Si có điện thế Zener lần lượt là V_{Z1} và V_{Z2}

1. Chứng minh rằng độ rộng của xung dương của v_0 cho bởi:

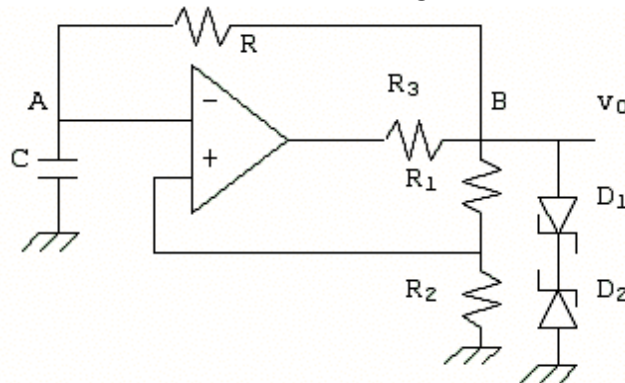
$$T_1 = RCLn \frac{1 + \frac{\beta(V_{Z2} + 0.7v)}{V_{Z1} + 0.7v}}{1 - \beta} \quad \text{với} \quad \beta = \frac{R_2}{R_1 + R_2}$$

2. Chứng minh rằng độ rộng của xung âm của v_0 cho bởi:

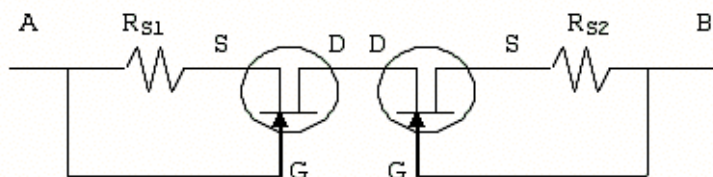
$$T_2 = RCLn \frac{1 + \frac{\beta(V_{Z1} + 0.7v)}{V_{Z2} + 0.7v}}{1 - \beta}$$

3. Nếu $V_{Z1} > V_{Z2}$ thì T_1 lớn hơn hay nhỏ hơn T_2 . Giải thích.

4. Tìm tần số f của mạch dao động khi $V_{Z1} = V_{Z2} = V_Z$



Bài 4: Trong mạch điện bài 3 thay R bởi mạch sau:



1. Giải thích hoạt động của mạch (JFET hoạt động ở vùng I_D bão hòa).

2. Nếu dùng JFET 2N4869 có đặc điểm khi I_D bão hòa:

$$V_{GS} = -1V, \quad I_D = 3mA$$

$$V_{GS} = -2V, \quad I_D = 1mA$$

Trong điều kiện khi op-amp bão hòa $|v_0| = 20v$; $R_1 = R_2$. Để dòng nạp của tụ là 3mA, dòng phóng là 1mA và cho chu kỳ $T = 1ms$ thì R_{S1}, R_{S2}, C phải bằng bao nhiêu.